PC-9800シリーズ

テクニカルデータブック

PC-9801/E/F/M/U/UV/VF/VM 対応

アスキー出版局 テクライト編

PC-9800

アスキー出版局

PC-9800シリーズ
テクニカルデータブック

PC-9801/E/F/M/U/UV/VF/VM 対応

アスキー出版局 テクライト編

PC-9800

アスキー出版局

はじめに

1982年に発表されて以来，PC-9800 シリーズは国産16ビットパーソナルコンピュータのベストセラーの地位を築きました．

使用される台数の増加にともない，PC-9800 シリーズのハードウェア，ソフトウェアを作成するユーザーも増え，PC-9800 シリーズのハード，ソフトの両面に関する詳しいデータが，広く一般にも求められるようになりました．

また PC-9800 シリーズは，幾度もの改良を経て多数の機種が発表されてきましたが，すべての機種を包含した資料はまったく見あたりませんでした．

本書は，PC-9800 シリーズ パーソナルコンピュータの機能をより高度に活用するために，ハードウェア，ソフトウェアの両面におけるデータをシリーズ全機種について網羅したものです．

ソフトウェアから見たハードウェアの動作を理解し，基本入出力プログラムを活用することは，より効率的なプログラム開発につながります．そしてハードウェアの動作の理解は，特殊な周辺装置の接続などを可能にし，PC-9800 シリーズを応用した，ユーザーの目的にかなったシステムの構築に役立つものとなるでしょう．

なお本書は，限られたページの中に膨大なデータを記載するために，解説書ではなくデータブックとして作られました．そのため，本書を利用する場合には，ハードウェア，ソフトウェアについて，ある程度以上の知識を必要とします．特にハードウェアにおいては，使用しているデバイスの一般的な解説などは行っていません．必要な場合には，各デバイスのデータシートなど参考にしてください．

本書の内容については，万全を期していますが，万一不審な点や誤り，記載もれなどがある場合には御容赦願います．また本書に記載してある事項は，特別な条件の下では正確に機能しない場合があるかも知れません．このような場合には責任が負えませんので，使用される場合には，前もって充分な評価を行ってください．

本書中の表記について

■本体の名称

本書では表記の重複を避けるため，特に明記する必要のない場合には，内蔵されているディスクドライブの数による区別(PC-9801F1 と PC-9801F2 の区別等)を行っていない．原則として，本書中で PC-9800 シリーズの本体を指す場合，各機種固有の型名ではなく，その種別を表す一般名称を用いている．

本書中で使用する表記と，それによって示される型名の対応は次のようになる．

本書中の表記	表記によって示される型名
PC-9801	PC-9801
PC-9801E	PC-9801E
PC-9801F	PC-9801F1，F2，F3
PC-9801M	PC-9801M2，M3
PC-9801U	PC-9801U2
PC-9801UV	PC-9801UV2
PC-9801VF	PC-9801VF2
PC-9801VM	PC-9801VM0，VM2，VM4

また，複数の機種を指す場合，2種類目から「PC-9801」の表記を省略し，アルファベットの部分だけをスラッシュで区切って列記している．PC-9801 を含む表記に注意すること．

(例)

PC-9801/E/F1	PC-9801，PC-9801E，PC-9801F1 の 3 機種を指す．
PC-9801F3/M	PC-9801F3，PC-9801M1，PC-9801M2，PC-9801M3 の 4 機種を指す．

■ディスクドライブの名称

ディスクドライブ，ディスクユニットを指す場合，原則として〝640KBFD〟などの一般名称を用いている．この一般名称によって示されるドライブの固有の品名と型名は次のとおり．

なお，本書の中で，「ディスクユニット」と言った場合は，通常ディスクドライブが2台内蔵されているものを指す．

●360KB FD

ミニフロッピーディスクユニット (5インチ両面倍密度)	PC-80S31K
拡張用ミニフロッピーディスクユニット (5インチ両面倍密度)	PC-80S32

●640KB FD

PC-9801F/VF 内蔵型（5インチ両面倍密度倍トラック）

PC-9801U 内蔵型（3.5インチ両面倍密度倍トラック）

ミニフロッピーディスクユニット（5インチ両面倍密度倍トラック）	PC-9831-4W
拡張用ミニフロッピーディスクユニット（5インチ両面倍密度倍トラック）	PC-9832-4W
増設用ドライブユニット(PC-9801F1 内蔵用)	PC-9831-FD4
マイクロフロッピーディスクユニット（3.5インチ両面倍密度倍トラック）	PC-9831-UW2
	PC-9831-UW1（1ドライブのみ実装）
増設用ドライブユニット（PC-9831-UW1 への増設用）	PC-9831-FU

●1MB FD

PC-9801M 内蔵型（5インチ高密度）

ミニフロピーディスクユニット（5インチ高密度）	PC-9831-MW
拡張用ミニフロッピーディスクユニット（5インチ高密度）	PC-9832-MW
8インチ標準フロッピーディスクユニット	PC-9881N（PC-9881K）
拡張用8インチ標準フロッピーディスクユニット	PC-8882

●1MB/640KB 両用 FD

PC-9801UV 内蔵型（3.5インチ）

PC-9801VM 内蔵型（5インチ）

マイクロフロッピーディスクユニット（3.5インチ）	PC-9831-VW2
増設用ドライブユニット（PC-9801VM0 内蔵用）	PC-98XA-05

目　次

第2部 ハードウェア

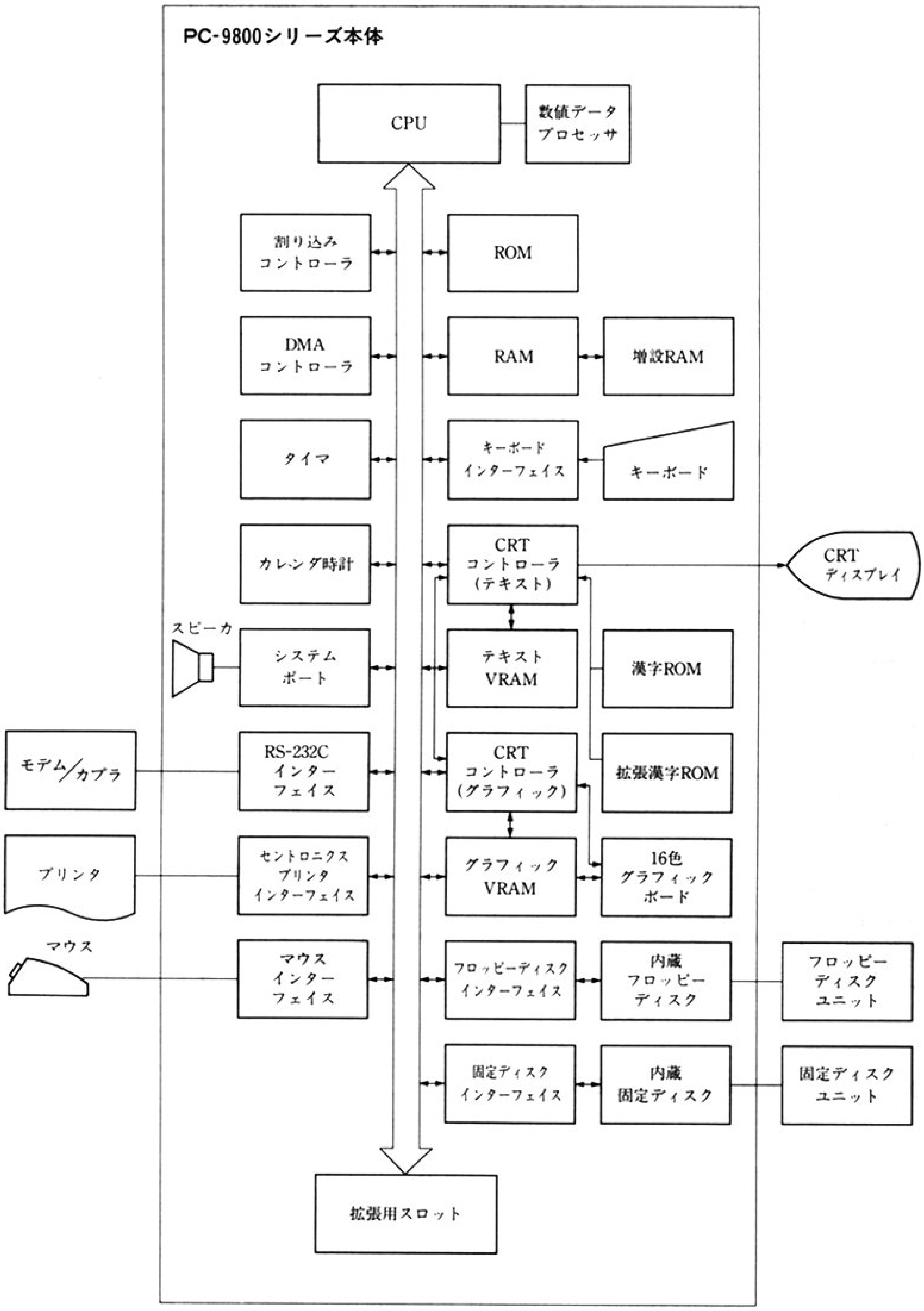
第3部 基本入出力プログラム

第4部　外部インターフェイス仕様

第1部
PC-9800シリーズシステム構造

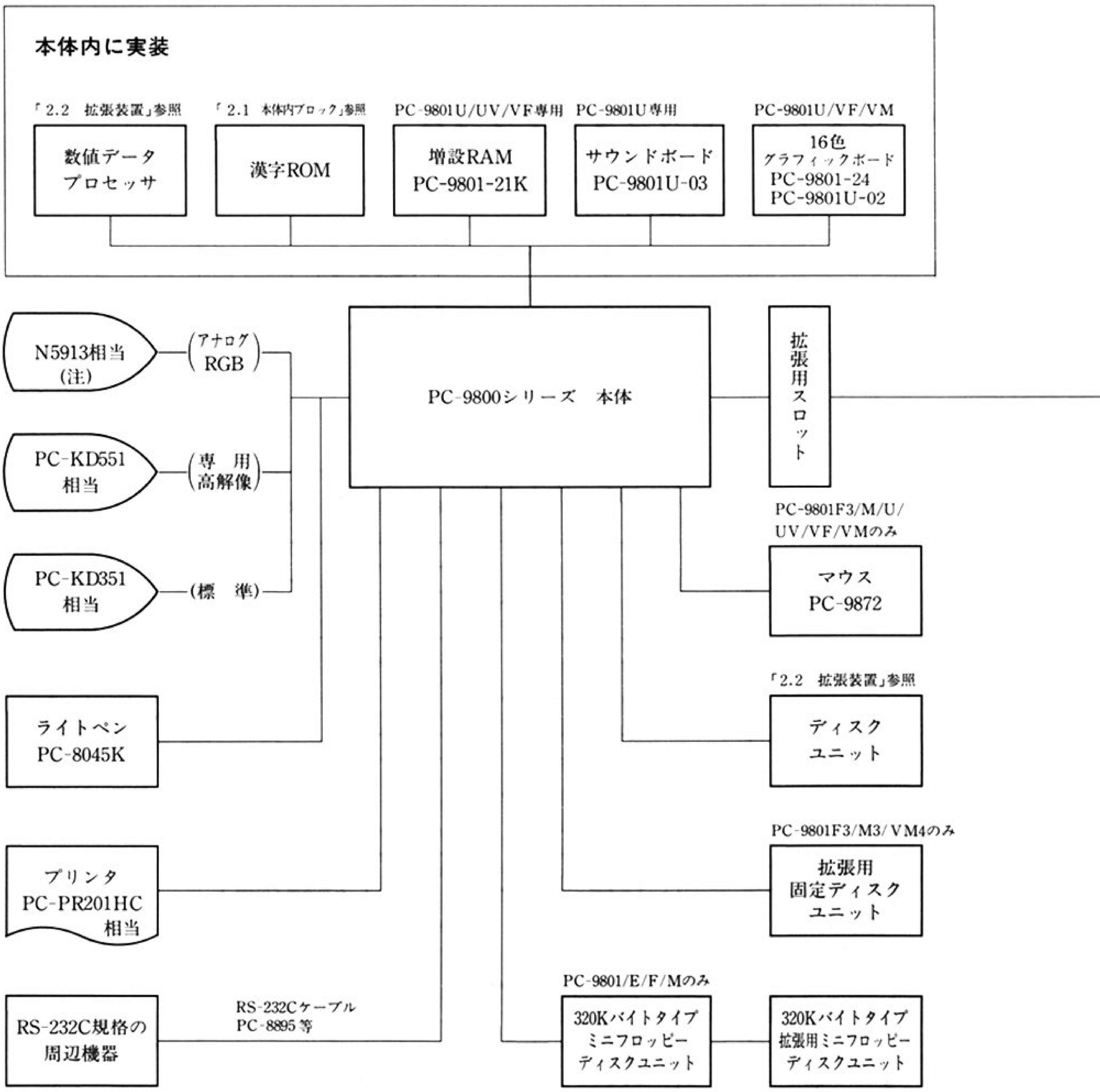
第1章
システム概要

1.1 システムブロックダイアグラム

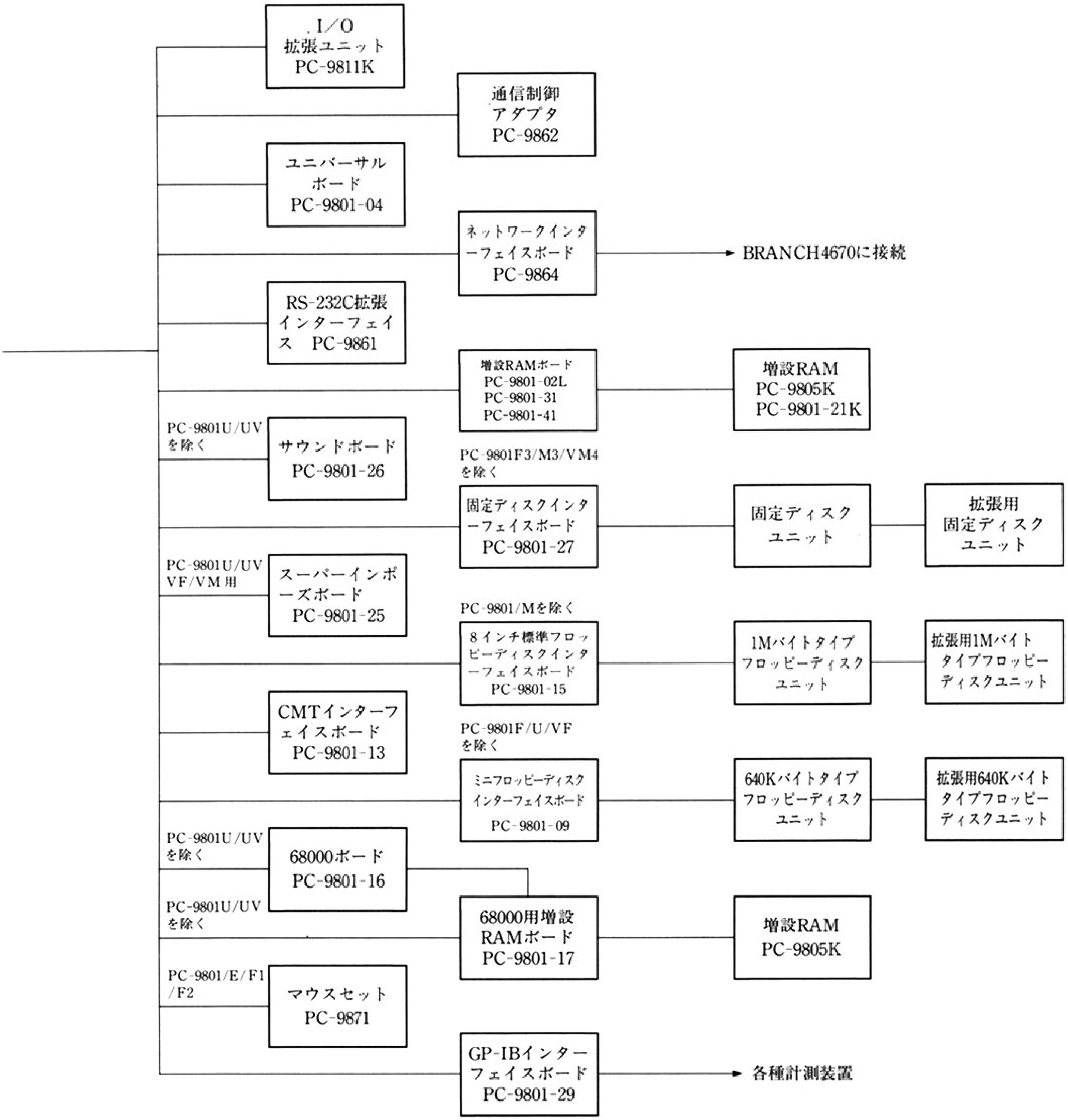


注：機種により，内蔵しているインターフェイス，メモリ容量などが異なる.「第2章 ハードウェア概説」および「第3章 PC-9800シリーズ機器仕様一覧」を参照のこと.

1.2　システム接続図



注：N5913はデジタルRGBでも使用可能



I/O
拡張ユニット
PC-9811K
通信制御
アダプタ
PC-9862
ユニバーサル
ボード
PC-9801-04
ネットワークインタ
ーフェイスボード
PC-9864
BRANCH4670に接続
RS-232C拡張
インターフェイ
ス　PC-9861
増設RAMボード
PC-9801-02L
PC-9801-31
PC-9801-41
増設RAM
PC-9805K
PC-9801-21K
PC-9801U/UV
を除く
サウンドボード
PC-9801-26
PC-9801F3/M3/VM4
を除く
固定ディスクインタ
ーフェイスボード
PC-9801-27
固定ディスク
ユニット
拡張用
固定ディスク
ユニット
PC-9801U/UV
VF/VM用
スーパーインポ
ーズボード
PC-9801-25
PC-9801/Mを除く
8インチ標準フロッ
ピーディスクインタ
ーフェイスボード
PC-9801-15
1Mバイトタイプ
フロッピーディスク
ユニット
拡張用1Mバイト
タイプフロッピー
ディスクユニット
CMTインターフ
ェイスボード
PC-9801-13
PC-9801F/U/VF
を除く
ミニフロッピーディスク
インターフェイスボード
PC-9801-09
640Kバイトタイプ
フロッピーディスク
ユニット
拡張用640Kバイト
タイプフロッピー
ディスクユニット
PC-9801U/UV
を除く
68000ボード
PC-9801-16
PC-9801U/UV
を除く
68000用増設
RAMボード
PC-9801-17
増設RAM
PC-9805K
PC-9801/E/F1
/F2
マウスセット
PC-9871
GP-IBインター
フェイスボード
PC-9801-29
各種計測装置

第2章
ハードウェア概説

2.1 本体内ブロック

(1) CPU

・μPD8086 相当 ……………… PC-9801

・μPD8086-2 相当 …………… PC-9801E/F/M

・μPD70116 ………………… PC-9801U/UV/VF/VM

・16ビット マイクロプロセッサ

・クロック

PC-9801

5MHz(4.91MHz)

基本クロックサイクル 203ns(4.91MHz)

PC-9801E/F/M

5MHz(4.91MHz)/8MHz(7.99MHz)切り換え

基本クロックサイクル 203ns(4.91MHz)/125.2ns(7.99MHz)

PC-9801U/VF

8MHz(7.99MHz)

基本クロックサイクル 125.2ns(7.99MHz)

PC-9801UV/VM

8MHz(7.99MHz)/10MHz(9.83MHz)切り換え

基本クロックサイクル 125.2ns(7.99MHz)/101.7ns(9.83MHz)

・プロセッサバスサイクル　4 クロックサイクル

・自動的挿入される WAIT クロックサイクルは次のとおり.

	PC-9801/E/F/M		PC-9801U/UV/VF/VM	
	5MHz	8MHz	8MHz	10MHz
メモリアクセス	0	1	1	1
I/O アクセス	1	2	2	3

(2) ROM

・N_{88}-BASIC(86)およびモニタ 96K バイト内蔵.

(3) RAM

・標準実装容量

PC-9801/E/F1/F2/U2 ……… 128K バイト
PC-9801F3/M/VF ………… 256K バイト
PC-9801UV/VM …………… 384K バイト

・増設単位 128K バイト(PC-9801-41 使用時 256K バイト).
・内蔵 RAM とあわせて最大 640K バイトまで増設可能.
・PC-9801U/VF のメモリを増設する場合, 合計 384K バイトまでは, 本体内 CPU ボードに付加されている専用コネクタに PC-9801-21K を接続する.
・PC-9801UV は, 専用コネクタに PC-9801-21K を 2 個接続することにより, 本体内のみで 640K バイトまでの増設が可能.
・PC-9801F3/M は, 拡張用スロット#M(メモリスロット)に PC-9801-02L 相当のボード実装済.
・PC-9801U/VF を 384K バイト以上に拡張する場合, および他の機種を拡張する場合は, 拡張用スロットに PC-9801-41 または PC-9801-02L, PC-9805K を接続する.
・PC-9801-02L および PC-9805K は, CPU クロック 8MHz 以下でのみ使用可能.
・PC-9801VM を CPU クロック 10MHz にて使用する場合には, 増設 RAM ボードとして, PC-9801-41 または PC-9801-31, PC-9801-21K を使用すること.

(4) 漢字 ROM

・文字構成16×16ドット.
・JIS 第一水準

JIS 第一水準漢字2965字.
非漢字　グラフィック表示用885字, テキスト表示用609字.
PC-9801 ではオプション(PC-9801-01 または PC-9801-10, 日本語表示用テキスト VRAM 4K バイト実装, 利用者定義文字使用不可).
PC-9801E ではオプション(PC-9801-10, 日本語表示用テキスト VRAM 4K バイト実装, 利用者定義文字63字).
PC-9801U/F/M では内蔵(利用者定義文字63字).
PC-9801UV/VF/VM では内蔵(利用者定義文字188字).

・JIS 第二水準

JIS 第二水準の漢字3384字.
PC-9801/E/F/M ではオプション(PC-9801-12).

PC-9801ではJIS第一水準漢字ROMとしてPC-9801-10を使用した場合にのみ実装可(利用者定義文字は使用不可).

PC-9801U/UV/VF/VMでは内蔵.

・拡張漢字ROMチップ(オプション)

PC-9801-18(PC-9801E/F/M)

PC-9801-28(PC-9801U/UV/VF/VM)

JIS第一，第二水準にない漢字388字.

(5) VRAM

・キャラクタVRAM

テキストVRAM　　4Kバイト

属性VRAM　　4Kバイト

日本語表示用VRAM 4Kバイト(PC-9801/Eではオプションの漢字ROMボードに内蔵)

・グラフィックVRAM

96Kバイト(PC-9801/U)

(PC-9801Uでは，16色グラフィックボード使用時，VRAM 128Kバイトとなる).

192Kバイト(PC-9801E/F/M/VF/VM)

(PC-9801VF/VMでは，16色グラフィックボード使用時，VRAM 256Kバイトとなる).

256Kバイト(PC-9801UV)

(6) CRTコントローラ(キャラクタ)

・GDC　μPD7220A相当.

・キャラクタVRAM 8K(日本語テキスト表示時12K)バイト使用.

・テキスト表示(画面当り文字数)

4通りの表示可能

行当り文字数 ＼ 画面当り行数	40文字	80文字
20　行	40×20	80×20
25　行	40×25	80×25

・アトリビュート(キャラクタ単位に指定可能)

リバース，ブリンク，シークレット，アンダーライン，バーチカルライン，

カラー8色(R,G,B)

・日本語テキスト

漢字 ROM 実装時，専用高解像度ディスプレイ装置(640×400ドット)を接続して表示可能.

(7) CRT コントローラ(グラフィック)

・μPD7220A 相当.

・グラフィック VRAM

96Kバイト(PC-9801/U)

192Kバイト(PC-9801E/F/M/VF/VM)

256Kバイト(PC-9801UV) ―― 16色グラフィックボード実装済

16色グラフィックボード使用時

256Kバイト(PC-9801VF/VM)

128Kバイト(PC-9801U)

・分解能(ドット数)と画面数

● PC-9801E/F/M/UV/VF/VM

ドット数	640×400	640×200
カラー	2 画面	4 画面
モノクロ	6(8)画面	12(16)画面

● PC-9801/U

ドット数	640×400	640×200
カラー	1 画面	2 画面
モノクロ	3(4)画面	6(8)画面

注：640×400ドットは，専用高解像度ディスプレイでのみ表示可能.
モノクロ画面の場合，3画面を1組とした合成表示可能.
カッコ内の数字は，16色グラフィックボード使用時.

・カラー表示

ドット単位にカラー8色が指定可(PC-9801UV，または PC-9801U/VF/VM に16色グラフィックボード使用時は4096色中16色表示可能).

パレットによる色指定可能：8色中8色(PC-9801UV，または PC-9801U/VF/VM に16色グラフィックボード使用時は4096色中16色).

テキスト画面，カラーグラフィック画面の合成表示可.

・16色グラフィックボード(オプション)

アナログ RGB 対応のディスプレイが必要.

PC-9801/E/F/M には接続不可.

PC-9801UV には実装済.

PC-9801-24(PC-9801VF/VM)

16色パレット対応用VRAM64KB実装.

PC-9801U-02(PC-9801U)

16色パレット対応用VRAM32KB実装.

グラフィック描画高速処理対応.

(8) ディスク インターフェイス

・同一タイプのフロッピーディスクドライブを，内蔵のドライブとあわせて最大4ドライブまで制御可能.

・320KBタイプ

μPD8255A-5相当.

PC-9801/E/F/Mに内蔵.

・640KBタイプ

μPD765A相当.

PC-9801F/U/VFに内蔵.

PC-9801/E/M/UV/VMではオプション.

・1MBタイプ

μPD765A相当.

PC-9801/Mに内蔵.

PC-9801F/U/VFではオプション.

・1MB/640KB両用タイプ

μPD765A相当.

PC-9801UV/VMに内蔵.

・固定ディスク

PC-9801F3/M3/VM4に内蔵.

その他の機種ではオプション.

(9) ディスクドライブ

・PC-9801/E

内蔵ドライブ無し.

・PC-9801F1

5インチ640KBタイプディスクドライブを1台内蔵.

本体内にPC-9831-FD4を1台増設可能.

さらに拡張用640KBタイプディスクユニットを1台接続可能.

・PC-9801F2

5インチ640KBタイプディスクドライブを2台内蔵.

さらに拡張用640KBタイプディスクユニットを1台接続可能.

・PC-9801F3

5インチ640KBタイプディスクドライブを1台，および5インチ10MB固定ディスクユニットを内蔵.

さらに拡張用640KBタイプディスクユニットを1台，および拡張用固定ディスクユニットを1台接続可能.

・PC-9801M2

5インチ1MBタイプディスクドライブを2台内蔵.

さらに1MBタイプディスクユニットを1台接続可能.

・PC-9801M3

5インチ1MBタイプディスクドライブを1台，および5インチ20MB固定ディスクユニットを内蔵.

さらに1MBタイプディスクユニットを1台,および拡張用固定ディスクユニットを1台接続可能.

・PC-9801U2

3.5インチ640KBタイプディスクドライブを2台内蔵.

さらに640KBタイプディスクユニットを1台接続可能.

・PC-9801UV2

3.5インチ1MB/640KB両用タイプディスクドライブを2台内蔵.

さらに1MBタイプディスクユニットを1台接続可能.

・PC-9801VF2

5インチ640KBタイプディスクドライブを2台内蔵.

さらに640KBタイプディスクユニットを1台接続可能.

・PC-9801VM0

標準実装では内蔵ドライブ無し.

本体内に5インチ1MB/640KB両用タイプディスクドライブ(PC-98XA-05)を2台増設可能.

さらに1MBタイプディスクユニットを1台接続可能.

・PC-9801VM2

5インチ1MB/640KB両用タイプディスクドライブを2台内蔵.

さらに1MBタイプディスクユニットを1台接続可能.

・PC-9801VM4

5インチ1MB/640KB両用タイプディスクドライブを2台，および3.5インチ20MB固定ディスクユニットを内蔵.

さらに1MBタイプディスクユニットを1台，および拡張用固定ディスクユニットを1台接続可能.

(10) キーボード インターフェイス

・μPD8251A 相当.

・シリアル－パラレル変換.

(11) キーボード

・英数カナキー(ANK キー)

JIS 標準配列準拠.

・制御キー

[BS], [XFER], [DEL], カーソル移動キー4種([↑], [↓], [←], [→]), [ESC], [TAB], [RET], [SP], [STOP], [COPY], [ROLL UP], [ROLL DOWN], [HOME CLR], [HELP], [INS].

PC-9801U/UV/VF/VM では，以上のキーの他に [NFER] キーあり.

・プログラムファンクションキー

10種([f・1]～[f・10]).

・「英数カナキー」を制御するキー

[CTRL], [CAPS], [SHIFT], [カナ], [GRPH].

[CAPS] および [カナ] キーにはメカニカルロック機構あり.

・テンキー

・キーボード　リピート開始時間

1秒(PC-9801)

0.5秒(上記を除く全機種)

・PC-9801 では，キートップに「{， }， ~， |」の4種の刻印無し.

(12) プリンタ インターフェイス

・μPD8255A-5 相当.

・セントロニクス社仕様に準拠.

・PC-PR201HC 相当のプリンタが使用可能.

(13) マウス インターフェイス

・PC-9801F3/M/U/UV/VF/VM では本体内に実装済.

・PC-9801/E/F1/F2 ではオプション(PC-9871).

・μPC8255A-5 相当.

・ボード上のジャンパースイッチにより，割り込みレベル変更可能.

(14) RS-232C インターフェイス

・μPD8251A 相当，1チャンネル.

・RS-232C 規格準拠.

・同期式半二重，調歩同期式全二重/半二重通信可(ターミナルモードで使用可).
・通信速度

　　同期式　　600～9600BPS　5種
　　調歩同期式　75～9600BPS　8種(ターミナルモードで使用可)

(15) システムポートとスピーカー

・μPD8255A-5 相当.
・各デバイス用LSIの入出力動作だけでは処理できないシステム内情報の入出力のために使用.

(16) 割り込みコントローラ

・μPD8259A 相当を2個使用.
・割り込みレベル15レベル，内8レベルは拡張用スロットバスに割り当てられる.
・4レベルはユーザで使用可能.

(17) DMA コントローラ

・μPD8237A-5 相当.
・メモリと周辺装置間の高速データ転送を行う.
・データ転送幅8ビット(PC-9801では8または16ビット).
・アドレス20ビット
・4チャンネル

　　メモリリフレッシュ，
　　1MB タイプフロッピーディスク，
　　固定ディスク，
　　640KB タイプフロッピーディスク，に使用.

・640KB タイプフロッピーディスク用DMAチャンネルは，他のデバイスと兼用可能.

(18) カレンダ時計

・μPD1990C 相当.
・時，分，秒，月，日，曜日のデータを保持(BASICでは，曜日は使用しない).
・バッテリによるバックアップ.

(19) タイマ

・μPD8253-C 相当.
・カウントレート

　　500.8ns/1.9968MHz(CPU クロック 8MHz 時)
　　406.9ns/2.4576MHz(CPU クロック 5/10MHz 時)

・3組の16ビットタイマカウンタ

　インターバルタイマ，

　スピーカ周波数設定，

　RS-232C，に使用．

(20) 拡張用スロット

・PC-9801

　5スロット(6スロットのうち，#RにROMを実装済み)

・PC-9801E

　6スロット

・PC-9801F1/F2/VF/VM

　4スロット

・PC-9801F3/M3

　2スロット(3スロットのうち，#MにPC-9801-02L相当のボードを実装済み)

・PC-9801M2

　3スロット(4スロットのうち，#MにPC-9801-02L相当のボードを実装済み)

・PC-9801U/UV

　2スロット

・1MBタイプフロッピーディスクインターフェイスボードは，各機種(PC-9801/Mを除く)ともに，最大の番号をもつスロットにのみ接続可能．

(21) 電　源

AC100V±10%，50/60Hz

消費電力　最小構成(オプション無し)／オプションボードをすべて使用時(本体のみ)

PC-9801	70W/141W
PC-9801E	50W/65W
PC-9801F1	60W/80W
PC-9801F2	70W/80W
PC-9801F3	110W/115W
PC-9801M2	72.5W/80W
PC-9801M3	90W/110W
PC-9801U2	65W/75W
PC-9801UV2	100W/120W
PC-9801VF2	100W/120W
PC-9801VM2	100W/120W

(22) 使用条件

気温 10～35℃，湿度20～80%(ただし結露しないこと)

(23) 外形寸法(突起部を含まず)

・PC-9801

本体	500(W)×400(D)×125(H)mm
キーボード	480(W)×210(D)×63(H)mm

・PC-9801E

本体	420(W)×345(D)×125(H)mm
キーボード	470(W)×195(D)×38(H)mm

・PC-9801U/UV

本体	398(W)×335(D)×87(H)mm
キーボード	435(W)×180(D)×34(H)mm

・PC-9801VM4

本体	470(W)×345(D)×150(H)mm
キーボード	470(W)×195(D)×38(H)mm

・PC-9801F/M/VF/VM0/VM2

本体	420(W)×345(D)×150(H)mm
キーボード	470(W)×195(D)×38(H)mm

(24) 重　量

PC-9801	本体 9.6kg	キーボード 2kg
PC-9801E	本体 7.5kg	キーボード 1.6kg
PC-9801F1	本体 9.4kg	キーボード 1.6kg
PC-9801F2	本体 10.6kg	キーボード 1.6kg
PC-9801F3	本体 10.9kg	キーボード 1.6kg
PC-9801M2	本体 10.0kg	キーボード 1.6kg
PC-9801M3	本体 10.9kg	キーボード 1.6kg
PC-9801U2	本体 5.6kg	キーボード 1.2kg
PC-9801UV2	本体 7.8kg	キーボード 1.2kg
PC-9801VF2	本体 10.3kg	キーボード 1.6kg
PC-9801VM0	本体 8.3kg	キーボード 1.6kg
PC-9801VM2	本体 10.3kg	キーボード 1.6kg
PC-9801VM4	本体 12.5kg	キーボード 1.6kg

2.2 拡張装置

(1) 増設RAMボード(PC-9801-02L)

・RAM128Kバイトが実装されたメモリボード.
・拡張用スロットに接続(1スロット当り最大256Kバイト).
・増設RAM128Kバイト(PC-9805K)の実装が可能.
・CPUクロック8MHz以下でのみ使用可能.
・PC-9801U/VFのメモリを増設する場合，合計384Kバイトまでは，本体内CPUボードに付加されている専用コネクタにPC-9801-21Kを接続する.
・PC-9801UV/VMをCPUクロック10MHzにて使用する場合には，増設RAMボードとして，PC-9801-41(256Kバイト)，PC-9801-31(128Kバイト)およびPC-9801-21Kを使用すること.

(2) 1MBタイプ フロッピーディスク インターフェイスボード(PC-9801-15)

・μPD765A相当.
・1MBタイプディスクユニットを最大2台(1ユニットは2ドライブ)まで制御可能.
・拡張用スロットに接続.
・PC-9801UV/VMでは，CPUクロック8MHzで，本体実装のインターフェイスを640KB用に設定した時のみ使用可.
・PC-9801/Mでは実装不可(同等のインターフェイス内蔵済).

(3) 1MBタイプ フロッピーディスクユニット

・PC-9801M/UV/VM2/VM4は，拡張用として，すべての1MBタイプディスクユニットのうち1台が使用可能.
・PC-9801E/F/U/VFに8インチ標準ディスクインターフェイスボードを使用した場合，およびPC-9801/VM0では，1，2ドライブ用としてPC-9881NまたはPC-9831-MW，PC-9831-VW2が使用可能．また，3，4ドライブ用として，PC-9881N，PC-8882またはPC-9832-MW，PC-9831-VM2が使用可能.

(4) 640KBタイプ フロッピーディスク インターフェイスボード

PC-9801-08(PC-9801)
PC-9801-09(PC-9801E/M/UV/VM)

・μPD765A相当.
・640KBタイプディスクユニットを最大2台(1ユニットは2ドライブ)まで制御可能.
・拡張用スロットに接続.
・PC-9801UV/VMでは，CPUクロック8MHzで，本体実装のインターフェイスを1MB用に設定した時のみ使用可.

・PC-9801F/U/VFでは実装不可(同等のインターフェイス内蔵済).

(5) 640KB タイプ フロッピーディスクユニット

・PC-9801F/U/VF は，拡張用として，すべての640KB タイプディスクユニットのうち1台が使用可能.

・PC-9801/E/M/UV/VM にミニフロッピーディスクインターフェイスボード(640KB タイプ)を使用した場合，1，2ドライブ用としてPC-9831-UW2，PC-9831-VW2 または PC-9831-4W が使用可能，また，3，4ドライブ用として，PC-9831-VW2，PC-9832-4W が使用可能.

(6) 固定ディスク インターフェイスボード(PC-9801-27)

・5インチ固定ディスクユニット(5M/10M/20M/40M バイト)を2台まで制御可能.

・拡張用スロットに接続.

・PC-9801F3/M3/VM4では実装不可(同等のインターフェイス内蔵済).

(7) 固定ディスクユニット

・PC-9801F3/M3/VM4 は，拡張用固定ディスクユニット1台が使用可能.

・PC-9801/E/F1/F2/M2/U/UV/VM0/VM2に固定ディスクインターフェイスボードを使用した場合，1台目として PC-98H31，PC-98H33K，PC-98H51，PC-98H53 または PC-98H81 が使用可能. また，2台目として，PC-98H32，PC-98H34，PC-98H52，または PC-98H54 が使用可能 (PC-98H53，PC-58H54 は MS-DOS Ver3.1 または PC-UX Rel 2.0でのみ 40MB 単位で使用可能).

(8) 数値データプロセッサ

PC-9806(PC-9801)
PC-9808(PC-9801E/F/M)
PC-9801-22(PC-9801UV/VF/VM)
PC-9801U-01(PC-9801U)

・数値計算を高速で行うための副プロセッサ.

・本体内専用ソケットに実装.

・PC-9801-22 は，CPU クロック 8MHz 時のみ使用可能.

(9) マウス(PC-9872)

・PC-9801F3/M/U/UV/VF/VMで使用可能.

・PC-9801/E/F1/F2 では，マウスセット(PC-9871)を使用.

(10) 16色グラフィックボード

PC-9801-24(PC-9801 VF/VM)

PC-9801U-02(PC-9801U)

・16色パレット対応用 VRAM64KB(PC-9801-24)/32KB(PC-9801U-02)実装.
・本体内専用コネクタに接続.
・アナログ RGB 対応のディスプレイが必要.
・PC-9801/E/F/Mには接続不可.
・PC-9801UV には実装済.

(11) サウンドボード

PC-9801-26(PC-9801U/UV を除く全機種)

PC-9801U-03(PC-9801U, 本体内専用コネクタに接続)

・YM-2203 相当.
・8オクターブ6重和音のサウンド機能を持つ FM 音源.
・オーディオ出力端子付き.
・ジョイスティックインターフェイス搭載(コネクタ2ポート).
・PC-9801UV には実装済(ジョイスティックインターフェイスを除く).

(12) GP-IB(IEEE-488)インターフェイスボード(PC-9801-29)

・コンピュータまたは計測器との標準的な接続インターフェイス.
・拡張用スロットに接続.

(13) スーパーインポーズボード(PC-9801-25)

・PC-9801U/UV/VF/VM 専用.
・コンピュータの画面とテレビや VTR の画面を合成する.
・640×200ドット RGB 8色.
・640×200ドットのビデオ入力を持ったディスプレイが必要.
・640×400ドットのディスプレイは使用不可.
・拡張用スロットに接続.

(14) 68000ボード(PC-9801-16)

・68000(8MHz)を実装した CPU ボード.
・拡張用スロットに接続.
・PC-9801VM では, CPU クロック 8MHz 時にのみ実装および動作可能.
・PC-9801U/UV には, 68000 ボード, 68000 用 RAM ボードは接続不可.

(15) 68000用増設RAMボード(PC-9801-17)

・128Kバイトのメモリを実装したボード.

・ボード上にPC-9805Kを実装することにより，256Kバイトまで拡張可能.

・拡張用スロットに接続.

・PC-9801VMでは，CPUクロック8MHz時にのみ実装および動作可能.

・PC-9801U/UVには，68000ボード，68000用RAMボードは接続不可.

(16) ユニバーサルボード(PC-9801-04)

・自作回路用汎用ボード.

・拡張用スロットに接続.

(17) CMTインターフェイスボード

PC-9801-03(PC-9801)

PC-9801-13(PC-9801E/F/M/U/UV/VF/VM)

・オーディオカセットテープ(PC-6081/2等)とのインターフェイス.

・μPD8251A相当.

・600ボー／1200ボー

・拡張用スロットに接続.

(18) 拡張用スロットに接続できる上記以外のボード

・PC-9801-14	ミュージックジェネレータボード(4オクターブ8重和音)
・PC-9861	RS-232C拡張インターフェイスボード(第2～3回線用)
・PC-9862	通信制御アダプタ(3270S日本語エミュレータ)
・PC-9863	モデムボード
・PC-9864	ネットワーク インターフェイスボード
・PC-9864-02	ネットワーク用ROM
・PC-9873	タッチスクリーン

第3章

PC-9800シリーズ機器仕様一覧

		PC-9801	PC-9801E	PC-9801F1	PC-9801F2	PC-9801F3	PC-9801M2
CPU		μPD8086相当	μPD8086-2相当	μPD8086-2相当	μPD8086-2相当	μPD8086-2相当	μPD8086-2相当
クロック		4.91MHz	4.91/7.99MHz	4.91/7.99MHz	4.91/7.99MHz	4.91/7.99MHz	4.91/7.99MHz
バスサイクル		203ns	203/125.2ns	203/125.2ns	203/125.2ns	203/125.2ns	203/125.2ns
VRAM	キャラクタVRAM	8K	8K	12K	12K	12K	12K
	グラフィックVRAM	96K	192K	192K	192K	192K	192K
	16色対応	不可	不可	不可	不可	不可	不可
画面数(640×400カラー)		1	2	2	2	2	2
RAM	標準実装容量	128K	128K	128K	128K	256K	256K
	増設～256K	(PC-9801-02L)	(PC-9801-02L)	(PC-9801-02L)	(PC-9801-02L)	…	…
	増設～384K	(PC-9805K)	(PC-9805K)	(PC-9805K)	(PC-9805K)	(PC-9805K)	(PC-9805K)
	増設～512K	(PC-9801-02L)	(PC-9801-02L)	(PC-9801-02L)	(PC-9801-02L)	(PC-9801-02L)	(PC-9801-02L)
	増設～640K	(PC-9805K)	(PC-9805K)	(PC-9805K)	(PC-9805K)	(PC-9805K)	(PC-9805K)
漢字ROM	JIS第一水準	(PC-9801-10)	(PC-9801-10)	内蔵	内蔵	内蔵	内蔵
	JIS第二水準	(PC-9801-12)	(PC-9801-12)	(PC-9801-12)	(PC-9801-12)	(PC-9801-12)	(PC-9801-12)
	拡張チップ	(PC-9801-18)	(PC-9801-18)	(PC-9801-18)	(PC-9801-18)	(PC-9801-18)	(PC-9801-18)
	外字登録	不可	63字	63字	63字	63字	63字
ディスクインターフェイス	320KBタイプ	内蔵	内蔵	内蔵	内蔵	内蔵	内蔵
	640KBタイプ	(PC-9801-08)	(PC-9801-09)	内蔵	内蔵	内蔵	(PC-9801-09)
	1MBタイプ	内蔵	(PC-9801-15)	(PC-9801-15)	(PC-9801-15)	(PC-9801-15)	内蔵
	固定ディスク	(PC-9801-27)	(PC-9801-27)	(PC-9801-27)	(PC-9801-27)	内蔵	(PC-9801-27)
内蔵ディスクドライブ		無し	無し	5″640KB1台	5″640KB2台	5″640KB1台 5″10MB	5″1MB2台
マウスインターフェイス		(PC-9871)	(PC-9871)	(PC-9871)	(PC-9871)	内蔵	内蔵
マウス						(PC-9872)	(PC-9872)
NFERキー		無し	無し	無し	無し	無し	無し
拡張用スロット使用可能数		5	6	4	4	2	3
消費電力	最小	70W	50W	60W	70W	110W	72.5W
	最大	141W	65W	80W	80W	115W	80W
外形寸法	本体	500×400×125	420×345×125	420×345×150	420×345×150	420×345×150	420×345×150
	キーボード	480×210×63	470×195×38	470×195×38	470×195×38	470×195×38	470×195×38
重量	本体	9.6kg	7.5kg	9.4kg	10.6kg	10.9kg	10.0kg
	キーボード	2kg	1.6kg	1.6kg	1.6kg	1.6kg	1.6kg

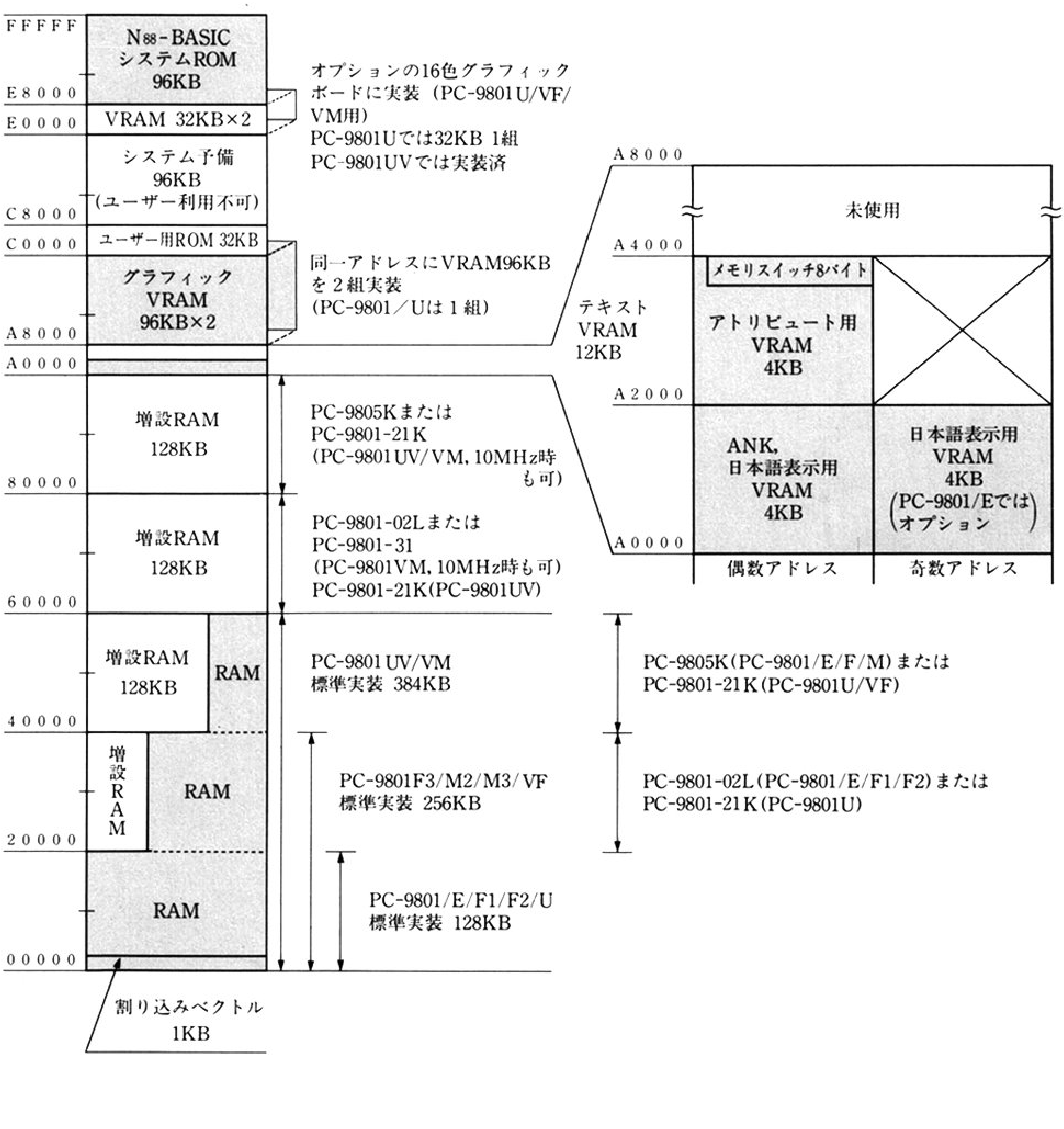
注：PC-9801/E/F1/F2において，128KBから384KBにRAMを増設する場合，およびPC-9801UVを除き，384KBから640KBにRAMを増設する場合には，PC-9801-41(256KB RAMボード)の使用が可能.

		PC-9801M3	PC-9801U2	PC-9801VF2	PC-9801VM0	PC-9801VM2	PC-9801VM4	PC-9801UV2
CPU		μPD8086-2相当	μPD70116	μPD70116	μPD70116	μPD70116	μPD70116	μPD70116
クロック		4.91/7.99MHz	7.99MHz	7.99MHz	7.99/9.83MHz	7.99/9.83MHz	7.99/9.83MHz	7.99/9.83MHz
バスサイクル		203/125.2ns	125.2ns	125.2ns	125.2/101.7ns	125.2/101.7ns	125.2/101.7ns	125.2/101.7ns
VRAM	キャラクタVRAM	12K	12K	12K	12K	12K	12K	12K
	グラフィックVRAM	192K	96K	192K	192K	192K	192K	256K
	16色対応	不可	(PC-9801U-02)	(PC-9801-24)	(PC-9801-24)	(PC-9801-24)	(PC-9801-24)	標準実装
画面数(640×400カラー)		2	1	2	2	2	2	2
RAM	標準実装容量	256K	128K	256K	384K	384K	384K	384K
	増設～256K	…	(PC-9801-21K)	…	…	…	…	…
	増設～384K	(PC-9805K)	(PC-9801-21K)	(PC-9801-21K)	…	…	…	…
	増設～512K	(PC-9801-02L)	(PC-9801-02L)	(PC-9801-02L)	(PC-9801-31)	(PC-9801-31)	(PC-9801-31)	(PC-9801-21K)
	増設～640K	(PC-9805K)	(PC-9805K)	(PC-9805K)	(PC-9801-21K)	(PC-9801-21K)	(PC-9801-21K)	(PC-9801-21K)
漢字ROM	JIS第一水準	内蔵	内蔵	内蔵	内蔵	内蔵	内蔵	内蔵
	JIS第二水準	(PC-9801-12)	内蔵	内蔵	内蔵	内蔵	内蔵	内蔵
	拡張チップ	(PC-9801-18)	(PC-9801-28)	(PC-9801-28)	(PC-9801-28)	(PC-9801-28)	(PC-9801-28)	(PC-9801-28)
	外字登録	63字	63字	188字	188字	188字	188字	188字
ディスクインターフェイス	320KBタイプ	内蔵	不可	不可	不可	不可	不可	不可
	640KBタイプ	(PC-9801-09)	内蔵	内蔵	(PC-9801-09)	(PC-9801-09)	(PC-9801-09)	(PC-9801-09)
	1MBタイプ	内蔵	(PC-9801-15)	(PC-9801-15)	1M/640K両用内蔵	1M/640K両用内蔵	1M/640K両用内蔵	1M/640K両用内蔵
	固定ディスク	内蔵	(PC-9801-27)	(PC-9801-27)	(PC-9801-27)	(PC-9801-27)	内蔵	(PC-9801-27)
内蔵ディスクドライブ		5″1MB1台 5″20MB	3.5″640KB2台	5″640KB2台	無し	5″1M/640K両用2台	5″1M/640K両用2台 3.5″20M	3.5″1M/640K両用2台
マウスインターフェイス		内蔵	内蔵	内蔵	内蔵	内蔵	内蔵	内蔵
マウス		(PC-9872)	(PC-9872)	(PC-9872)	(PC-9872)	(PC-9872)	(PC-9872)	(PC-9872)
NFERキー		無し	有り	有り	有り	有り	有り	有り
拡張用スロット使用可能数		2	2	4	4	4	4	2
消費電力	最小	90W	65W	100W	100W	100W	130W	100W
	最大	110W	75W	120W	120W	120W	160W	120W
外形寸法	本体	420×435×150	398×335×87	420×345×150	420×345×150	420×345×150	470×345×150	398×335×87
	キーボード	470×195×38	435×180×34	470×195×38	470×195×38	470×195×38	470×195×38	435×180×34
重量	本体	10.9kg	5.6kg	10.3kg	8.3kg	10.3kg	12.5kg	7.8kg
	キーボード	1.6kg	1.2kg	1.6kg	1.6kg	1.6kg	1.6kg	1.2kg

注:(　)はオプションボードの型番を表す.

第4章

メモリマップ



FFFFF
N88-BASIC
システムROM
96KB
E8000
E0000
VRAM 32KB×2
オプションの16色グラフィック
ボードに実装（PC-9801U/VF/
VM用）
PC-9801Uでは32KB 1組
PC-9801UVでは実装済
システム予備
96KB
(ユーザー利用不可)
C8000
C0000
ユーザー用ROM 32KB
グラフィック
VRAM
96KB×2
同一アドレスにVRAM96KB
を2組実装
(PC-9801／Uは1組)
A8000
A0000
テキスト
VRAM
12KB
A8000
未使用
A4000
メモリスイッチ8バイト
アトリビュート用
VRAM
4KB
A2000
ANK,
日本語表示用
VRAM
4KB
日本語表示用
VRAM
4KB
(PC-9801/Eでは
オプション)
A0000
偶数アドレス
奇数アドレス
増設RAM
128KB
PC-9805Kまたは
PC-9801-21K
(PC-9801UV/VM, 10MHz時
も可)
80000
増設RAM
128KB
PC-9801-02Lまたは
PC-9801-31
(PC-9801VM, 10MHz時も可)
PC-9801-21K(PC-9801UV)
60000
増設RAM
128KB
RAM
PC-9801UV/VM
標準実装 384KB
PC-9805K(PC-9801/E/F/M)または
PC-9801-21K(PC-9801U/VF)
40000
増設RAM
RAM
PC-9801F3/M2/M3/VF
標準実装 256KB
PC-9801-02L(PC-9801/E/F1/F2)または
PC-9801-21K(PC-9801U)
20000
RAM
PC-9801/E/F1/F2/U
標準実装 128KB
00000
割り込みベクトル
1KB

第5章
I/Oポート

5.1 I/Oポートアドレス

ポートアドレス 7 6 5 4 3 2 1 0	装　置　名
0 0 0 0 0 × A_0 0	割り込みコントローラ μPD8259A(マスタ)
0 0 0 0 1 × A_0 0	割り込みコントローラ μPD8259A(スレーブ)
0 0 0 A_3 A_2 A_1 A_0 1	DMA コントローラ μPD8237A-5
0 0 1 0 × × × 0	カレンダ時計 μPD1990
0 0 1 0 × A_1 A_0 1	DMA バンク
0 0 1 1 × × A_0 0	RS-232C インターフェイス μPD8251A
0 0 1 1 × A_1 A_0 1	システムポート μPD8255A-5
0 1 0 0 × A_1 A_0 0	プリンタインターフェイス μPD8255A-5
0 1 0 0 × × A_0 1	キーボードインターフェイス μPD8251A
0 1 0 1 × × A_0 0	NMI
0 1 0 1 × A_1 A_0 1	320KB タイプフロッピーディスクインターフェイス μPD8255A-5
0 1 1 0 A_2 A_1 A_0 0	CRT コントローラ μPD7220(テキスト)
0 1 1 0 × × × 1	予約
0 1 1 1 A_2 A_1 A_0 0	CRT コントローラ μPD52611
0 1 1 1 × A_1 A_0 1	タイマコントローラ μPD8253-5
1 0 0 0 0 A_1 A_0 0	固定ディスクインターフェイス
1 0 0 0 0 × × 1	予約
1 0 0 0 0 A_1 A_0 1	BRANCH4670
1 0 0 0 1 A_1 A_0 0	サウンドボード
1 0 0 1 × A_1 A_0 0	1MB タイプフロッピーディスクコントローラ μPD765A
1 0 0 1 0 A_1 A_0 1	カセット MT インターフェイス μPD8251A
1 0 0 1 1 0 A_0 1	GPIB スイッチ
1 0 0 1 1 1 0 1	予約
1 0 1 0 A_2 A_1 A_0 0	CRT コントローラ μPD7220(グラフ)
1 0 1 0 A_2 A_1 A_0 1	文字パターン ROM
1 0 1 1 0 A_1 A_0 0	HDLC/SDLC μPD7201
1 0 1 1 1 × × 0	予約
1 0 1 1 × × × 1	HDLC/SDLC 8253/8255
1 1 0 0 0 A_1 A_0 0	プリンタインターフェイス(ODA)μPD8255A-5
1 1 0 0 1 A_1 A_0 0	640KB タイプフロッピーディスクコントローラ μPD765A
1 1 0 0 A_2 A_1 A_0 1	GPIBμPD7210
1 1 0 1 × A_1 A_0 1	マウスコントロール(A_{15}～A_8要設定)
1 1 0 1 1 0 1 1	内部サウンド周波数設定(A_{15}～A_8要設定)
1 1 0 1 1 A_1 A_0 1	マウス割り込みタイマ設定(A_{15}～A_8要設定)
1 1 1 0 0 0 0 0 ～ 1 1 1 0 1 1 0 0	キーボード(スキャン方式)

注：ユーザーが自由に使用できるI/Oポートアドレスは，D0H，D2H，D4H，D6H，D8H，EDH～F0Hのみであり，これらを除いたすべてのI/Oポートアドレスは，システムで使用済みか予約されている．
DBHの内部サウンド周波数設定およびD9H～DFHのマウス割り込みタイマ設定はPC-9801U/UV/VF/VMでのみ使用．

CPUと関係をもったすべての装置は，それぞれ個有のI/Oポートアドレスをもっている．たとえば割り込みコントローラ，DMAコントローラを制御することも，そこからのステータス情報を得ることも，それぞれのI/Oポートアドレスをアクセスすることによって行われる．

IN/OUT命令からみると，それぞれのインターフェイス以降で役割りをはたすデータも，プログラマブルなLSIに対する制御情報も，すべて均一なデータとして扱われる．また，IN/OUT命令とI/Oポートアドレスとで，入出力するデータの意味が確定できるので，I/Oポートアドレスは入出力命令に近い役割りを持つ．

周辺装置を制御するためには，コントローラのコマンド，パラメータなどを，各I/Oポートアドレスに対して送信することによって行う．たとえば，GDC，FDCなどを制御するためには，それぞれのコマンド，パラメータを，定義されたI/Oポートアドレスを通して送信することによって行う．

5.2　周辺LSIの連続アクセスについての制限事項

PC-9800シリーズでは，CPUから周辺LSIに対して連続したアクセス(OUT，IN命令の実行)を行うとき，最初のアクセスに対して周辺LSI側の動作が完了しない状態で，CPUから次のアクセスが行われる場合がある．このようなことが起こると正常な動作とならず，結果として誤動作になる．正常な動作を保証するためには，CPU側で最初のI/O命令実行直後に必要なクロック数をNOPでとり，周辺LSIの動作完了を待って次のI/O命令実行を要求する必要がある．

次に，連続したアクセスに対して遅延させるべきクロック数を保証するためのNOP命令の実行回数を示す．CPU動作モードによって基本サイクルタイムが異なるので，それぞれのモードによって異なった数のNOP命令，または同等なクロック数を有する命令を必要回数実行する必要がある．PUSH，POP命令を使用してもよい．

● PC-9801U/VF/VM

周辺LSI ＼ 連続アクセスタイプ / CPU動作モード		IN→IN		OUT→OUT		OUT→IN		IN→OUT	
		8MHz	10MHz	8MHz	10MHz	8MHz	10MHz	8MHz	10MHz
8237-5　DMAC		0	0	0	0	1NOP	1NOP	0	0
8255A-5　PIO		1NOP	1NOP	1NOP	1NOP	2NOP	3NOP	0	0
8253-5　タイマ		1NOP	2NOP	1NOP	2NOP	2NOP	3NOP	0	0
8251A　SIO	モード初期化	0	0	6NOP	6NOP	0	0	0	0
	ライトデータ同期	0	0	20NOP	20NOP	0	0	0	0
	ライトデータ非同期	0	0	9NOP	9NOP	0	0	0	0
8259A　PIC　(t_{RV} =190ns)		0	0	0	0	0	0	0	0
765AC　FDC		0	0	0	0	0	0	0	0
7210　GPIB		0	0	0	0	0	1NOP	0	0
7220A　GDC	標準CRT	4NOP	5NOP	4NOP	5NOP	5NOP	6NOP	3NOP	4NOP
グラフ2.5M	高解像CRT	2NOP	2NOP	2NOP	2NOP	3NOP	3NOP	1NOP	2NOP
7220A　GDC	標準CRT	0	1NOP	0	1NOP	1NOP	2NOP	0	0
テキスト，グラフ5M	高解像CRT	0	0	0	0	1NOP	1NOP	0	0
7220A　GDC	テキスト	1NOP	2NOP	1NOP	2NOP	2NOP	3NOP	1NOP	1NOP
スーパーインポーズ	グラフ	4NOP	6NOP	4NOP	6NOP	5NOP	7NOP	4NOP	5NOP
7201		0	0	0	0	1NOP	1NOP	0	0

● PC-9801/E/F/M

周辺LSI ＼ 連続アクセスタイプ / CPU動作モード		IN→IN		OUT→OUT		OUT→IN		IN→OUT	
		5MHz	8MHz	5MHz	8MHz	5MHz	8MHz	5MHz	8MHz
8237-5　DMAC		0	0	0	0	0	1NOP	0	0
8255A-5　PIO		0	1NOP	0	1NOP	1NOP	2NOP	0	1NOP
8253-5　タイマ		0	1NOP	0	1NOP	1NOP	2NOP	0	1NOP
8251A　SIO	モード初期化	0	0	3NOP	6NOP	0	0	0	0
	ライトデータ同期	0	0	8NOP	16NOP	0	0	0	0
	ライトデータ非同期	0	0	4NOP	8NOP	0	0	0	0
8259A　PIC　(t_{RV} =500ns)		0	0	0	0	1NOP	1NOP	0	0
765AC　FDC		0	0	0	0	0	0	0	0
7210　GPIB		0	0	0	0	0	1NOP	0	0
7220A　GDC	標準CRT	0	3NOP	0	3NOP	0	3NOP	0	3NOP
グラフ	高解像CRT	0	2NOP	0	2NOP	0	2NOP	0	2NOP

参考のために，次にPC-9801U/UV/VF/VMにおける周辺LSIのリカバリータイムと，CPUがI/O命令を実行する場合のクロック数を示す．なお，PC-9801/E/F/Mでは，OUT命令(ダイレクトモード)は11クロックサイクルで実行される．

●周辺LSIのリカバリータイム

単位:CPUクロック数

周辺LSI名		リカバリータイム (nsec)	IN→IN 8MHz	IN→IN 10MHz	OUT→OUT 8MHz	OUT→OUT 10MHz	OUT→IN 8MHz	OUT→IN 10MHz	IN→OUT 8MHz	IN→OUT 10MHz
8237-5	DMAC	400	4	4	4	4	4	4	4	4
8255A-5	PIO	850	7	9	7	9	7	9	7	9
8253-5	タイマ	1000	8	10	8	10	8	10	8	10
8251A SIO	モード初期化	(注1)			24	24				
	ライトデータ同期	(注1)			64	64				
	ライトデータ非同期	(注1)			32	32				
	その他	(注3)	1	1			1	1	1	1
8259A	PIC	190	2	2	2	2	2	2	2	2
765AC	FDC	(注2) (注3)	1	1	1	1	1	1	1	1
7210	GPIB	250	2	3	2	3	2	3	2	3
7220A	グラフ2.5Mモード	標準CRT 1740	17	21	17	21	17	21	17	21
		高解像CRT 1020	10	13	10	13	10	13	10	13
7220A	テキスト/グラフ 5Mモード	標準CRT 620	7	8	7	8	7	8	7	8
		高解像CRT 260	3	4	3	4	3	4	3	4
7220A (注4)	グラフ	2240	18	23	18	23	18	23	18	23
	テキスト	1120	9	12	9	12	9	12	9	12
7201		300	3	3	3	3	3	3	3	3

注1:8251のリカバリータイムは，クロック数により定義される．
注2:765Aステータスの ROM/DIO の指示によりI/O動作を行う限り制限はない．
注3:LSIとして制限がないので連続アクセス可である．
注4:スーパーインポーズ時．

● I/O命令の実行クロック数

単位:CPU クロック数

実行クロック数	8086	70116
OUT imm	10	8
OUT DX	8	8
IN imm	10	9
IN DX	8	8
NOP	3	3

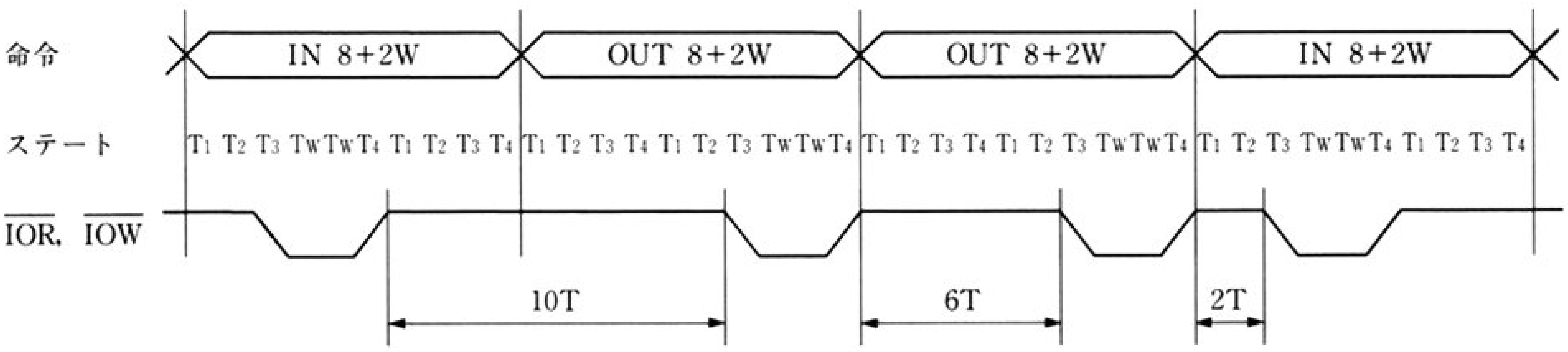
WAIT数	8MHz	10MHz
I/Oサイクル	2	3
メモリサイクル	1	1

● NOPなしでのアクセス間隔（下図参照）

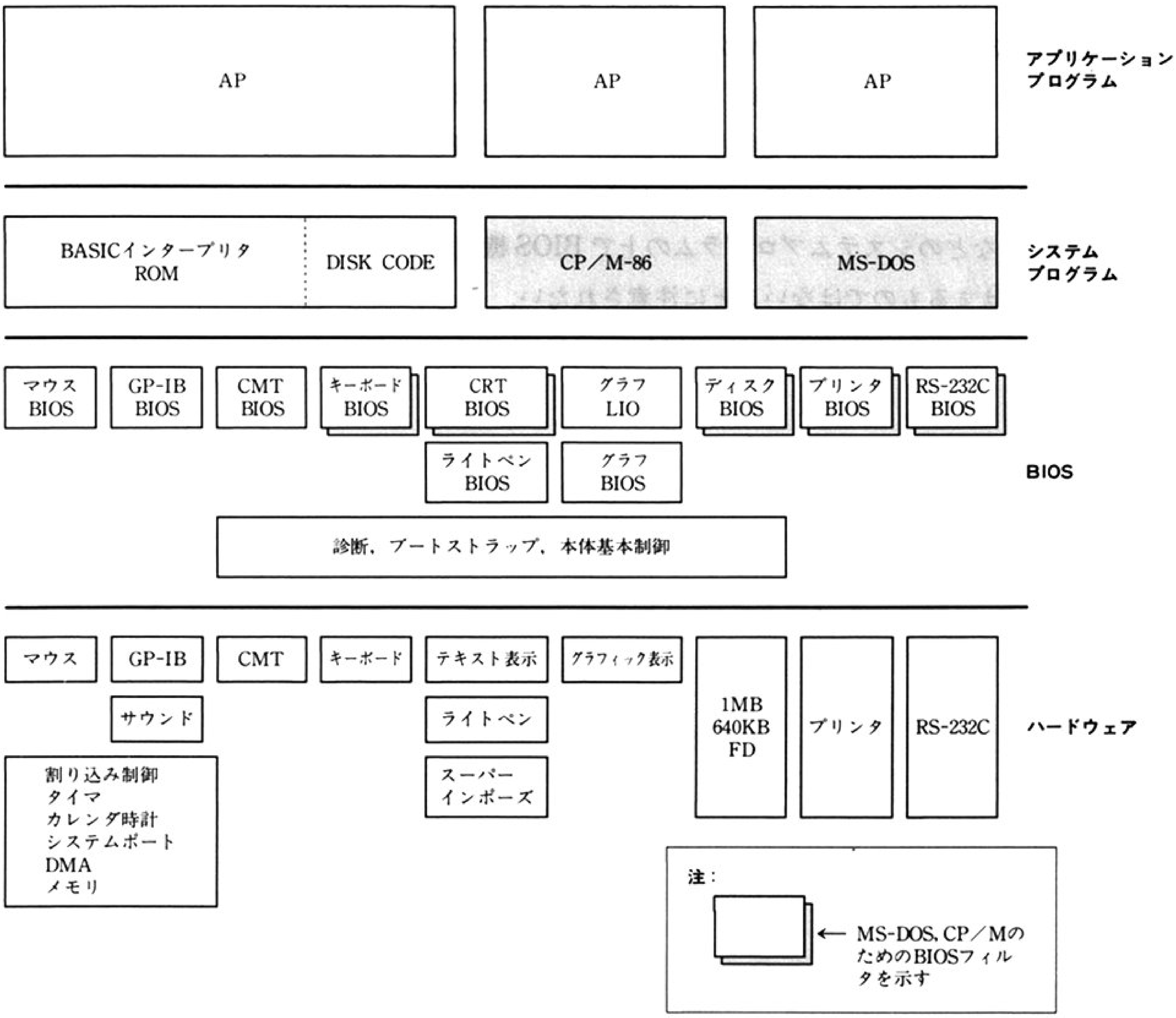
単位:CPU クロック数

命令シーケンス	8086		70116	
	8M	10M	8M	10M
IN → IN	6	6	6	6
OUT → OUT	6	6	6	6
OUT → IN	2	2	2	2
IN → OUT	10	10	10	10

(例) 70116-8Mモード



第6章
ソフトウェア構造



PC-9800 シリーズのソフトウェアは，前記の図で示されるような階層構造を構成している．

プログラム間での通信はソフトウェア割り込みによって実現され，各論理的境界は異なる論理レベルの命令体系を持つ．これらの命令は，前記の図で上であるほど論理的な体系であり，より高度な機能が実現される．

前記の図において，各BIOSの後ろには，BIOSフィルタが存在している．これはMS-DOS，CP/M などのシステムプログラムが動作している場合に機能するもので，システムプログラムが渡すパラメータなどを，BIOS が要求する形式に合致する様に加工，変換するものである．

このフィルタは，システムプログラムの仕様ごとに機能の異なるものが用意され，システムプログラムの一部としてディスクからメモリ上に読み込まれて動作する．したがって，システムプログラムが動作している時点で，システムプログラム側から BIOS を見た場合，この BIOS フィルタを含んだものを BIOS として認識することになる．

本書の第3部，基本入出力プログラムの解説において各 BIOS の機能を記述しているが，そこで述べられている BIOS とは，PC-9800 シリーズに共通して備っている本来の意味での BIOS であり，（この部分だけを指して，ROM BIOS と呼ぶことがある），システムプログラムから見たもの，つまり BIOS フィルタではない．

MS-DOS などのシステムプログラムの上で BIOS 機能を呼び出す場合には，本書の解説はそのまま当てはまるものではないことに注意されたい．

第7章
割り込み

7.1 割り込みベクター一覧

ベクタアドレス	ベクタ番号	用途	備考
0 - 3	0	除算エラー	(注1)
4 - 7	1	シングルステップ	(注1)
8 - B	2	NMI	
C - F	3	INT3	(注1)
10 - 13	4	オーバーフロー	(注1)
14 - 17	5	ハードコピー(COPY)キー	
18 - 1B	6	STOP キー	
1C - 1F	7	インターバルタイマ	(注1)
20 - 23	8	タイマ	
24 - 27	9	キーボード	
28 - 2B	A	CRTV(V-SYNC)	(注2)
2C - 2F	B	拡張バス INT0	(注2)
30 - 33	C	RS-232C	
34 - 37	D	拡張バス INT1(CMT)	(注2)
38 - 3B	E	拡張バス INT2(ODA プリンタ)	
3C - 3F	F	システム予約	(注2)
40 - 43	10	セントロプリンタ	(注2)
44 - 47	11	拡張バス INT3(HD)	(注2)
48 - 4B	12	拡張バス INT41(640KBFD)	拡張 ROM
4C - 4F	13	拡張バス INT42(1MBFD)	拡張 ROM
50 - 53	14	拡張バス INT5	(注2)
54 - 57	15	拡張バス INT6	(注2)
58 - 5B	16	8087	(注2)
5C - 5F	17	ノイズ(システム予約)	(注2)
60 - 63	18	KB, CODE-CRT, GRAPH-CRT	
64 - 67	19	RS-232C	
68 - 6B	1A	カセット, プリンタ	
6C - 6F	1B	DISK/BIOS(1MBFD, 640KBFD, HD)	
70 - 73	1C	カレンダ, インターバルタイマ	
74 - 77	1D	システム予約	(注2)
78 - 7B	1E	N_{88}-BASIC	N_{88}-BASIC
7C - 7F	1F	システム予約	拡張 ROM
80〜FF	20〜3F	システム予約	
100〜1FF	40〜7F	ユーザー用	
200〜3FF	80〜FF	システム予約	

注1:ダミー処理1(IRET 命令へのポインタが設定)
注2:ダミー処理2(ダミー EOI 発行ルーチンへのポインタが設定)
注3:ベクタ番号8〜17はハードウェア割り込みに使用
注4:ベクタ番号EはPC-9801のみで使用

7.2　ハードウェア割り込みの使用例

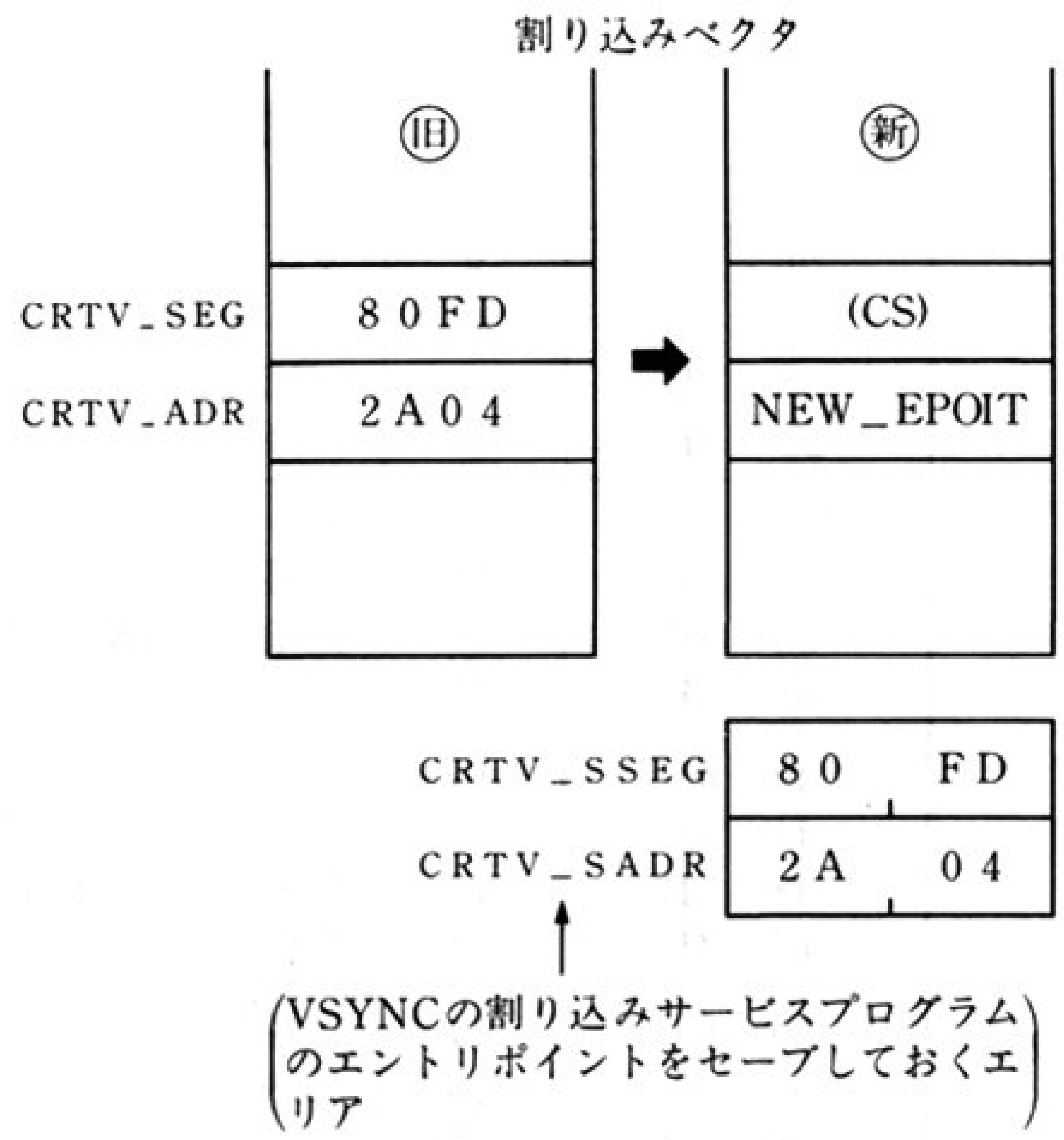
ある処理を実行中にハードウェア割り込みが起こると，CPUはそれまでの処理を中断し，そのハードウェア割り込みをサービスする割り込みサービスルーチンへ制御を移行させる．この場合，割り込みサービスルーチンの入口点(エントリポイント)は割り込み原因ごとにある割り込みベクタに前もって記憶されていなければならない．

処理中に割り込みベクタの内容を変更するプログラムの例を示す．

この例は，GDCの動作中に，垂直同期信号(バーチカルSYNC)の割り込みサービスルーチンのエントリポイントを，ある制御の間だけ別のサービスルーチンを使用するように制御するプログラムである．

(1) 割り込みベクタの内容を変更する

```
          ⁝
CLI
MOV     AX, CS
XCHG    AX, CRTV_SEG
MOV     CRTV_SSEG, AX
MOV     AX, OFFSET NEW_EPOINT
XCHG    AX, CRTV_ADR
MOV     CRTV_SADR, AX
STI
          ⁝
```



(2) ハードウェア割り込みを待つ

ハードウェア割り込みが起こったタイミングで一時的に別のサービスルーチンを実行させ，その後エントリポイントを戻す．

```
        ∫
        OR      CR_STS_FLAG, 40H
        IN      AL, 02H  ……… インタラプトマスクレジスタ IMR を読み出す
        PUSH    AX
        AND     AL, 0FBH  …… CRTV割り込み以外をすべてマスクする
        OUT     02H, AL  ……… IMRを上の条件でセットする
        OUT     64H, AL  ……… CRTV割り込みを可能にするためのリセット
LOOP:   TEST    CR_STS_FLAG, 40H  …… このループを実行中に V-SYNC 割り込みが起る．
                                      V-SYNC 割り込みサービスルーチンから戻る
        JNZ     LOOP
        POP     AX
        OUT     02H, AL  ……………… IMR の状態をもとに戻す
        CLI
        MOV     AX, CRTV_SSEG  …… CRTV 割り込みサービスルーチンのエントリ
                                  ポイントをもとに戻す
        MOV     CRTV_SEG, AX
        MOV     AX, CRTV_SADR
        MOV     CRTV_ADR, AX
        STI
        POP     AX
        POP     DS
        POP     DI
        ∫
        IRET
```

(3) 割り込みサービスプログラム

```
NEW_EPOINT:
        PUSH    DS              } インデックス類をセーブ
        PUSH    AX              }
        XOR     AX, AX
        MOV     DS, AX
        MOV     AL, 70H         } GDCへSCROLLコマンドを出力する
        OUT     62H, AL         }
        MOV     AX, V_RAM_ADR   } GDCのSCROLLコマンドのパラメータ1を
        OUT     60H, AL         } 出力する(表示開始アドレス下位)
        MOV     AL, AH          } GDCのSCROLLコマンドのパラメータ2を出力する(表
        OUT     60H, AL         } 示開始アドレス上位)
        MOV     AX, CRT_RASTER  } GDCのSCROLLコマンドのパラメータ3を
        OUT     60H, AL         } 出力する(表示領域ライン数下位)
        MOV     AL, AH          } GDCのSCROLLコマンドのパラメータ4を出力する(表
        OUT     60H, AL         } 示領域ライン数上位)
        AND     CR_STS_FLAG, BFH……主プログラム(2)のLOOPを解く
        MOV     AL, 20H         } 割り込み終了信号EOIを割り込み
        OUT     00H, AL         } コントローラに送付
        POP     AX              } インデックス類をもとに戻す
        POP     DS              }
        IRET ……割り込み前の状態に復帰する
```

7.3　ソフトウェア割り込みの使用例

(1) 日付，時刻の設定

```
          MOV   AX, DS                 ┐
          MOV   ES, AX                 │ ・日付・時刻を設定する BIOS コマンド
          MOV   BX, OFFSET SYSYY       │ ・データバッファ先頭アドレス　ES:BX
          MOV   AH, 1                  │ ・内部割り込みコード　1CH
          INT   1CH                    ┘ ・コマンドコード　01H
                ～
SYSYY     DB    0   ┐
SYSMW     DB    0   │
SYSDD     DB    0   │ カレンダ時計に日付・時刻を設定するためのデータを格納しているエリア
SYSHH     DB    0   │
SYSMM     DB    0   │
SYSSS     DB    0   ┘
```

(2) インターバルタイマの利用

```
          STI  ……………………800ミリ秒でタイムアウトして，TIM-DSP (ES:BX)へジャンプ
          MOV   CX, 80
          MOV   AX, CS
          MOV   ES, AX
          MOV   BX, OFFSET TIM_DSP
          MOV   AH, 02H    ┐
          INT   1CH        ┘ インターバルタイマの値を設定する BIOS コマンド
                ～
TIM_DSP:  ……………………タイムアウト時のジャンプ先
          PUSH BX
          PUSH CX
          PUSH DX
                ～
          POP   DX
          POP   CX
          POP   BX
          IRET
```

7.4　割り込み処理上の注意事項

(1) 必要なスタックエリアの確保

割り込みが起こると，CPU はフラグと CS, IP をスタックにプッシュし，TF と IF をクリアする．1回の割り込みで使用するスタックエリアは 6 バイトである．

割り込みサービスルーチンに渡る前，INT 命令をだす前に，割り込みのネスティングを考えて必要な大きさのスタックを確保する必要がある．

(2) 割り込みサービスルーチン作成上の注意

① ハードウェア割り込みを許すためには STI 命令を実行する．出来る限りハードウェア割り込みを許可する状態で実行しなければならない．

② 保存しなくてはいけないレジスタ類をはじめに退避し，戻りの直前にもとに戻す．

③ 終りの処理は IRET 命令である．

IRET 命令は，スタックがこのルーチンにとんだときと同じ状態にあるものと考え，先頭から 3 ワード IP，CS，フラグをポップし，割り込み前の状態に戻る．

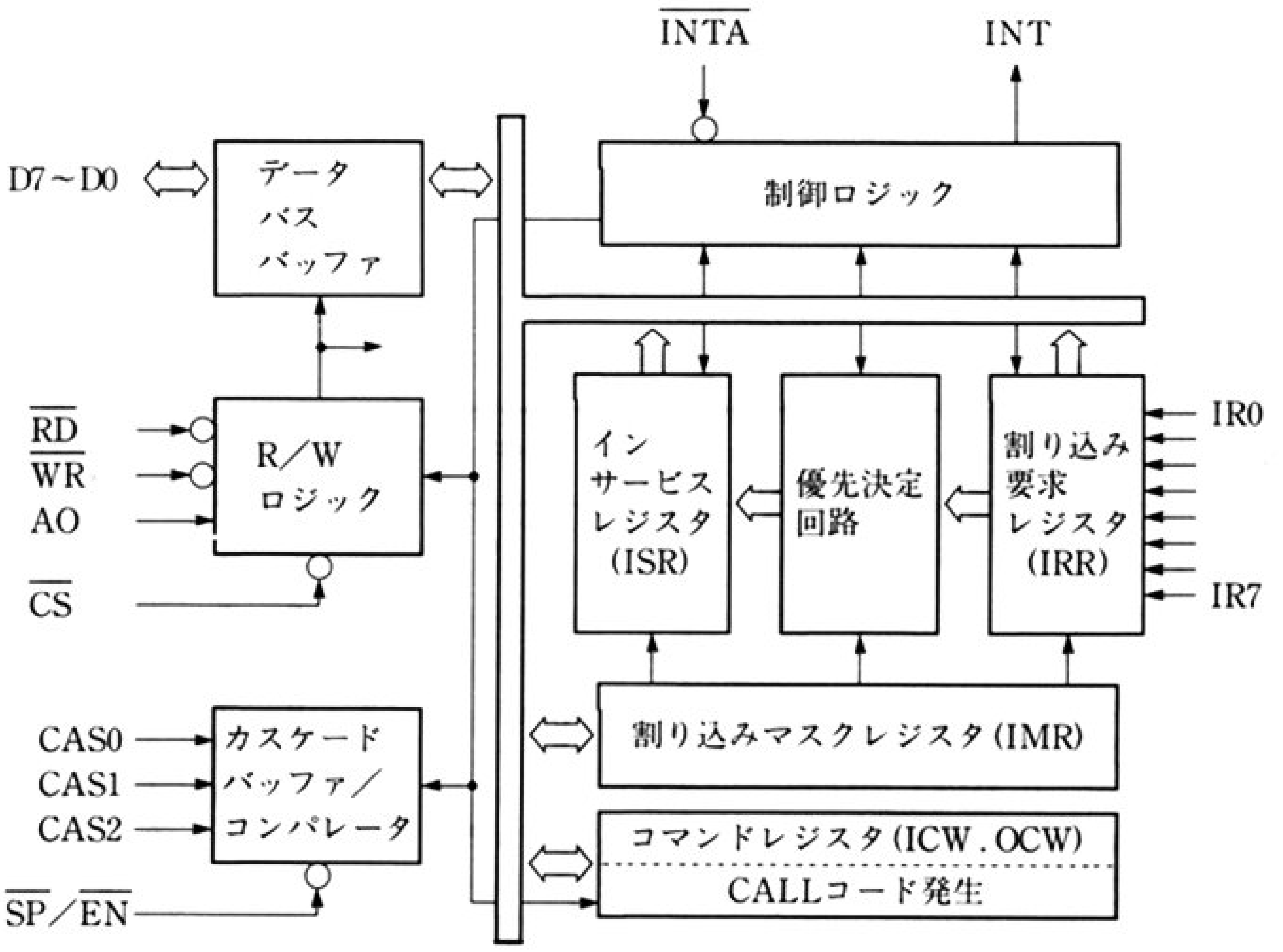
第2部
ハードウェア

第1章
割り込みコントローラ

1.1 割り込みコントローラ(PIC)μPD8259A

μPD8259A は割り込みルーチンアドレスを発生するため，割り込み要求デバイスをポーリングすることなく，要求のあった特定の割り込みルーチンへ直接／間接にジャンプすることができる．PC-9800 シリーズでは μPD8259A を 2 個使用し，ハードウェア割り込みレベル15種(内1種システム使用)に対応している．

(1) μ8259A の各ブロックの機能



端子名称

CS	：チップセレクト
WR	：ライト入力
RD	：リード入力
D7－D0	：データバス
CAS2－CAS0	：カスケード
SP／EN	：スレーブプログラム入力／イネーブル出力
INT	：割り込み要求出力
IR7－IR0	：割り込み要求入力
INTA	：割り込みアクノリッジ入力
A0	：コマンド選択アドレス

① IRR と ISR

IR 入力からの割り込みは，IRR(割り込み要求レジスタ)と ISR(割り込みサービスレジスタ)の 2 つによって操作される．

IRR はサービスを要求しているすべての割り込みレベルを格納するのに用いられ，ISR はサービス中の割り込みレベルを格納するために用いられる．

② 優先決定回路

IRR にセットされたビットの優先順位を決定する．

最高位の優先ビットが選択され，INTA パルス間に ISR の該当ビットをセットする．

③ IMR

IMR(割り込みマスクレジスタ)はマスクすべき割り込みラインのビットを格納している．IMRのセットされているビットに対応したIR入力の割り込み要求は保留される．

④ データバスバッファ

コマンドワードとステータス情報をデータバスによって転送するための8ビットバッファである．

⑤ リード／ライトコントロールロジック

データバスを介してCPUから書き込まれるコマンドを受け取ったり，8259Aのステータスをデータバスに出力するための制御をする．

⑥ カスケードバッファ／コンパレータ

システム内で用いられる2つの8259AのIDを格納し，比較を行い，マスタ／スレーブとしての機能を制御する．

⑦ コマンドレジスタ，CALL発生ロジック

ICW(イニシャライズコマンドワード)レジスタ，OCW(オペレーションコマンドワード)レジスタの2つを含んでおり，これらのコマンドを格納する．

CALL発生ロジックは，CALL命令コードと，あらかじめプログラムされていた割り込みサービスルーチンアドレスを$\overline{\text{INTA}}$パルスに同期して発生する．

(2) 割り込みレベルとベクタ番号

デバイス名	割り込み要求信号	レベル	割り込み名	データ								ベクタ番号
				T_7	T_6	T_5	T_4	T_3				
μPD8259A	IR0	0	タイマ	0	0	0	0	1	0	0	0	08
(マスタ)	IR1	1	キーボード	0	0	0	0	1	0	0	1	09
	IR2	2	CRTV	0	0	0	0	1	0	1	0	0A
	IR3	3	拡張スロット INT0	0	0	0	0	1	0	1	1	0B
	IR4	4	RS-232C	0	0	0	0	1	1	0	0	0C
	IR5	5	拡張スロット INT1 (CMT)	0	0	0	0	1	1	0	1	0D
	IR6	6	拡張スロット INT2	0	0	0	0	1	1	1	0	0E
	IR7	7	スレーブ	0	0	0	0	1	1	1	1	0F
				T_7	T_6	T_5	T_4	T_3				
μPD8259A	IR8	8	セントロプリンタ	0	0	0	1	0	0	0	0	10
(スレーブ)	IR9	9	拡張スロット INT3(固定ディスク)	0	0	0	1	0	0	0	1	11
	IR10	10	拡張スロット INT41(640KBFD)(注1)	0	0	0	1	0	0	1	0	12
	IR11	11	拡張スロット INT42(1MBFD)(注2)	0	0	0	1	0	0	1	1	13
	IR12	12	拡張スロット INT5	0	0	0	1	0	1	0	0	14
	IR13	13	拡張スロット INT6 (マウス)	0	0	0	1	0	1	0	1	15
	IR14	14	NDP	0	0	0	1	0	1	1	0	16

注1：PC-9801 では拡張スロット　#1～#5
PC-9801 E　〃　#1～#5
PC-9801 F1/F2　〃　#1，#2，#3
PC-9801 F3　〃　#1
PC-9801 M2　〃　#1，#2
PC-9801 M3　〃　#1
PC-9801 U/UV　〃　#1
PC-9801 VF/VM　〃　#1，#2，#3

注2：PC-9801 では拡張スロットには存在せず
PC-9801 Eでは拡張スロット　#6
PC-9801 F1/F2　〃　#4
PC-9801 F3　〃　#3
PC-9801 M2/M3 では拡張スロットには存在せず
PC-9801 U/UVでは拡張スロット#2
PC-9801 VF/VM　〃　#4

1.2　I/Oアドレスと命令

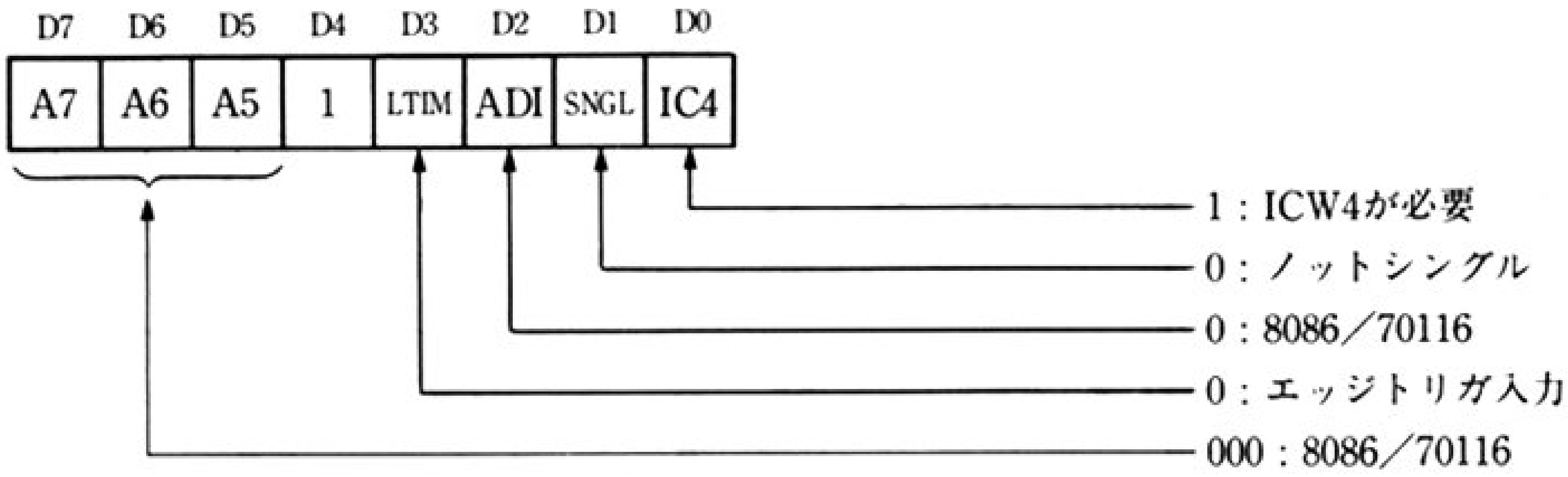
(1) 割り込みコントローラ PICμPD8259A の I/O ポートアドレスとデータ

デバイス名	命　令	READ /WRITE	I/Oポート アドレス	データ D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0	備　考
	ICW1	W	00	0	0	0	1	LTIM	0	S	1	S = 0
	ICW2	W	02	T_7	T_6	T_5	T_4	T_3	0	0	0	$T_7 \sim T_3$ =00001
	ICW3	W	02	1	0	0	0	0	0	0	0	
	ICW4	W	02	0	0	0	SFNM	BUF	1	0	1	BUF = 1
	OCW1	W	02	M_7	M_6	M_5	M_4	M_3	M_2	M_1	M_0	
マスタ	OCW2	W	00	R	SL	EOI	0	0	L_2	L_1	L_0	
	OCW3	W	00	0	ESMM	SMM	0	1	P	RR	RIS	
	ポールモード	R	00	I	X	X	X	X	W_2	W_1	W_0	
	IRR リード	R	00	IR7	IR6	IR5	IR4	IR3	IR2	IR1	IR0	
	ISR リード	R	00	IS7	IS6	IS5	IS4	IS3	IS2	IS1	IS0	
	IMR リード	R	02	M_7	M_6	M_5	M_4	M_3	M_2	M_1	M_0	
	ICW1	W	08	0	0	0	1	LTIM	0	S	1	S = 0
	ICW2	W	0A	T_7	T_6	T_5	T_4	T_3	0	0	0	$T_7 \sim T_3$ =0010
	ICW3	W	0A	0	0	0	0	0	1	1	1	
	ICW4	W	0A	0	0	0	SFNM	BUF	0	0	1	BUF = 1
	OCW1	W	0A	M_{15}	M_{14}	M_{13}	M_{12}	M_{11}	M_{10}	M_9	M_8	
スレーブ	OCW2	W	08	R	SL	EOI	0	0	L_2	L_1	L_0	
	OCW3	W	08	0	ESMM	SMM	0	1	P	RR	RIS	
	ポールモード	R	08	I	X	X	X	X	W_2	W_1	W_0	
	IRR リード	R	08	IR15	IR14	IR13	IR12	IR11	IR10	IR9	IR8	
	ISR リード	R	08	IS15	IS14	IS13	IS12	IS11	IS10	IS9	IS8	
	IMR リード	R	0A	M_{15}	M_{14}	M_{13}	M_{12}	M_{11}	M_{10}	M_9	M_8	

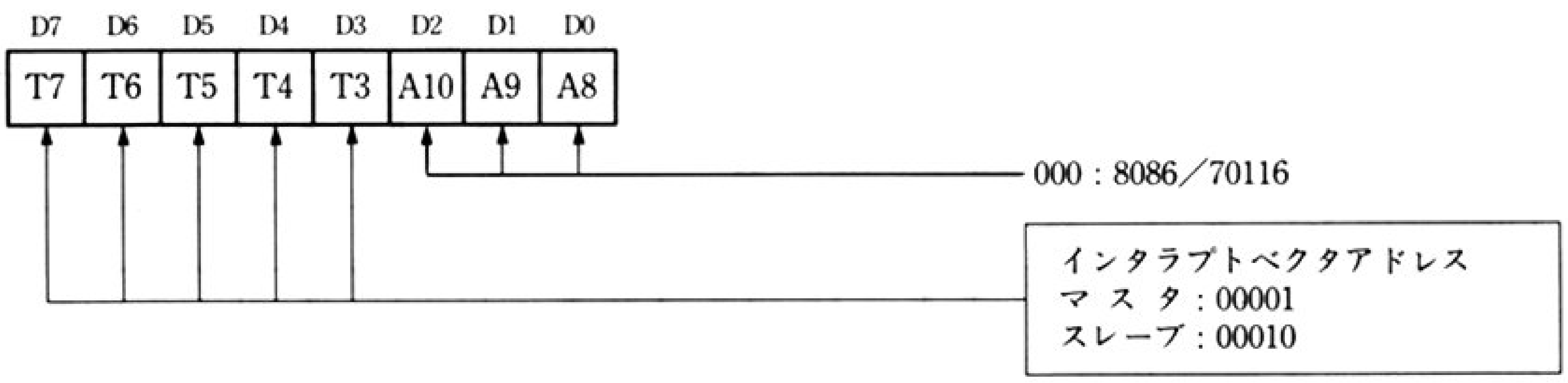
(2) イニシャライズコマンドワード(ICW)

ICWはμPD8259Aをイニシャライズするためのものである．μPD8259Aを機能させるためには，このコマンドワードによる設定を行う必要がある．

ICW 1

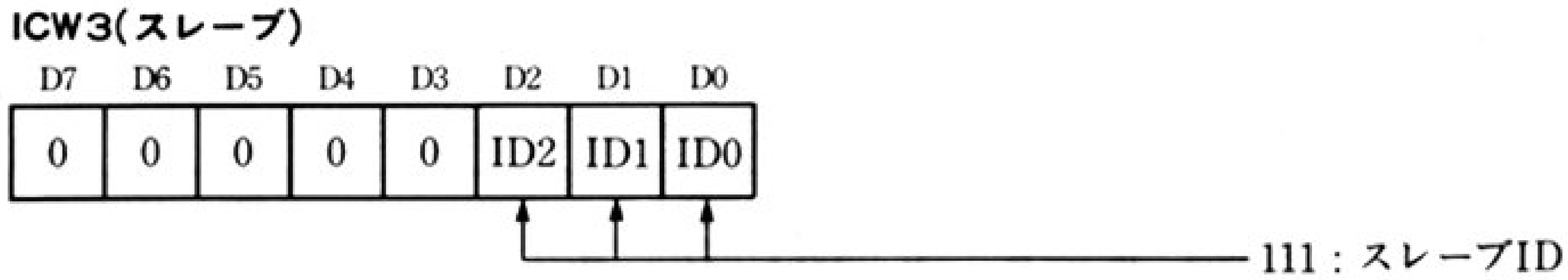


ICW2

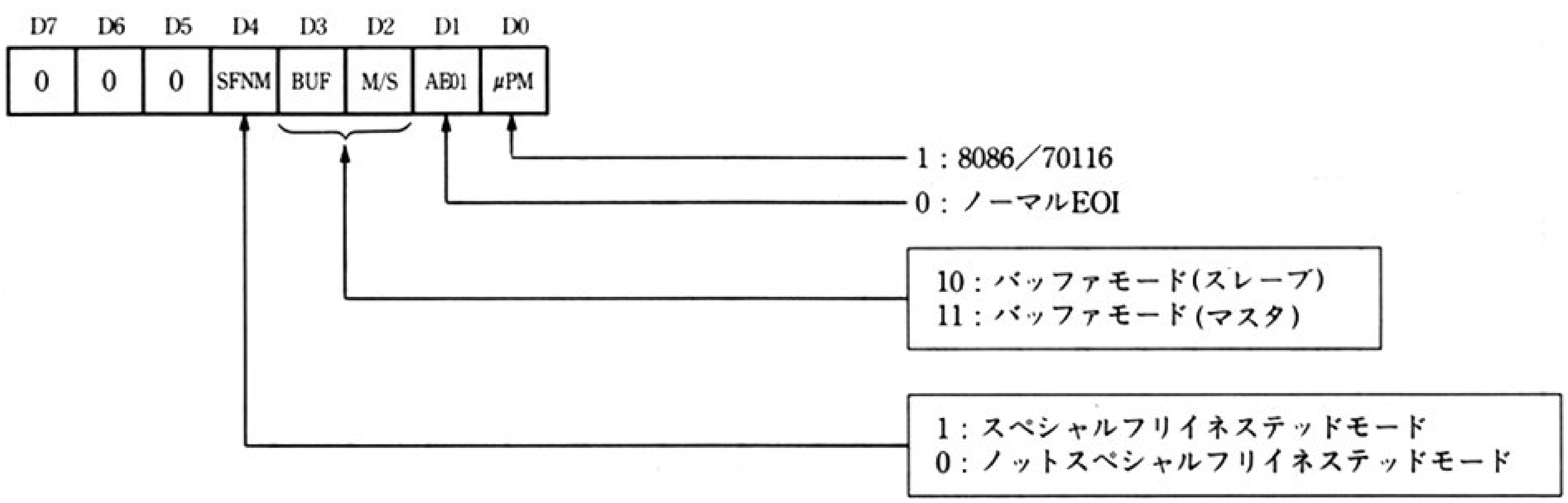


ICW3(マスタ)

ICW3(スレーブ)



ICW4



(3) オペレーションコマンドワード(OCW)

イニシャライズの後は，いつでもOCWを書き込み，処理を求めることができる．OCWは，割り込みマスク，割り込み終了，優先回転，割り込みステータスを制御する．

OCW1

D7	D6	D5	D4	D3	D2	D1	D0
M7	M6	M5	M4	M3	M2	M1	M0

M7～M0：インタラプトマスク　1：セット　0：リセット

OCW2

D7	D6	D5	D4	D3	D2	D1	D0
R	SL	EOI	0	0	L2	L1	L0

L2	L1	L0	作用されるIRレベル	
0	0	0	IR0	IR8
0	0	1	IR1	IR9
0	1	0	IR2	IR10
0	1	1	IR3	IR11
1	0	0	IR4	IR12
1	0	1	IR5	IR13
1	1	0	IR6	IR14
1	1	1	IR7	IR15

R	SL	EOI		
0	0	1	非特殊EOI	割り込み終了
0	1	1	特殊EOI*	
1	0	1	非特殊EOIで回転	自動回転
1	0	0	自動EOIモードで回転(SET)	
0	0	0	自動EOIモードで回転(CLEAR)	
1	1	1	特殊EOIで回転*	特殊回転
1	1	0	優先セットコマンド*	
0	1	0	ノーオペレーション	

*：作用されるIRレベルを指定

OCW3

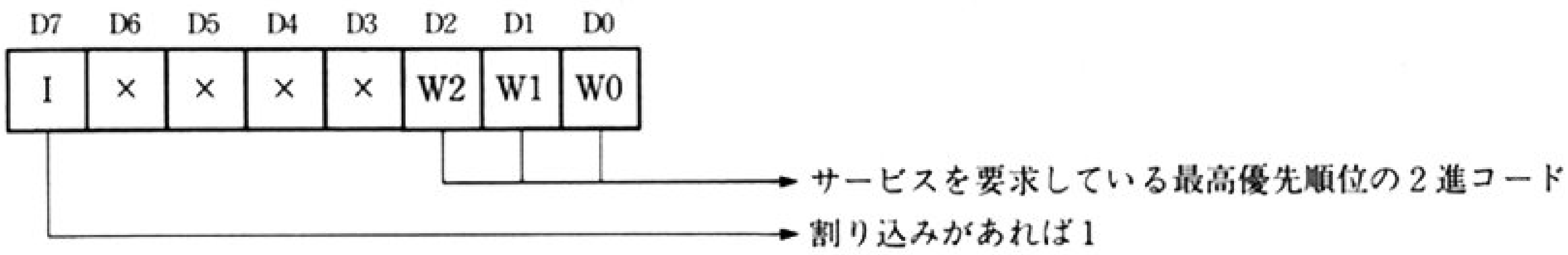
D7	D6	D5	D4	D3	D2	D1	D0
0	ESMM	SMM	0	1	P	RR	RIS

RR	RIS	
1	0	IRRリード
1	1	ISRリード

P　1：ポールコマンド　0：ノーポールコマンド

ESMM	SMM	
1	0	スペシャルマスクをリセット
1	1	スペシャルマスクをセット

●ポールコマンドに対する読み込みワード

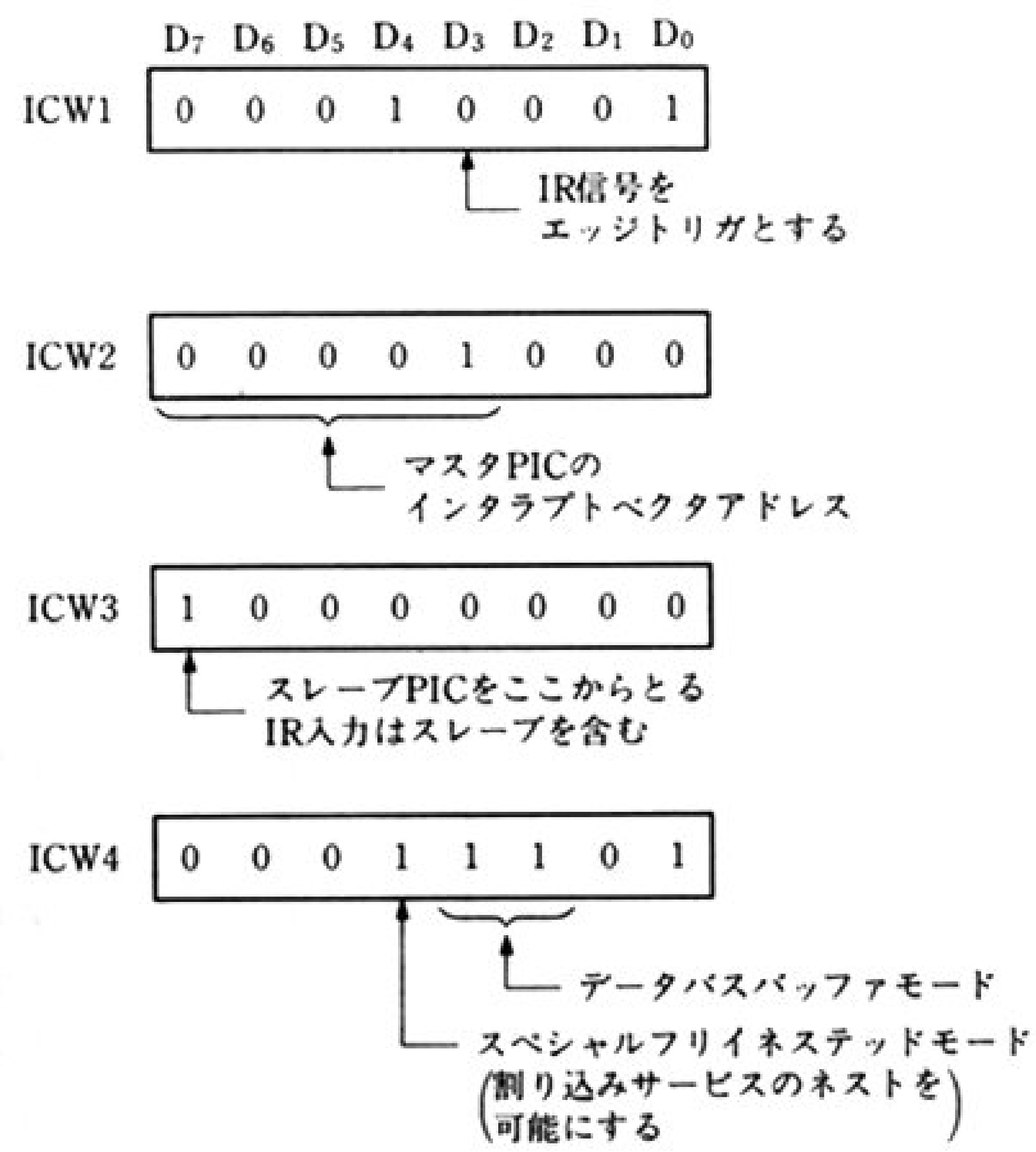


1.3　初期化プログラム

PC-9800システムではμPD8259Aに対して次のような初期化を行う．

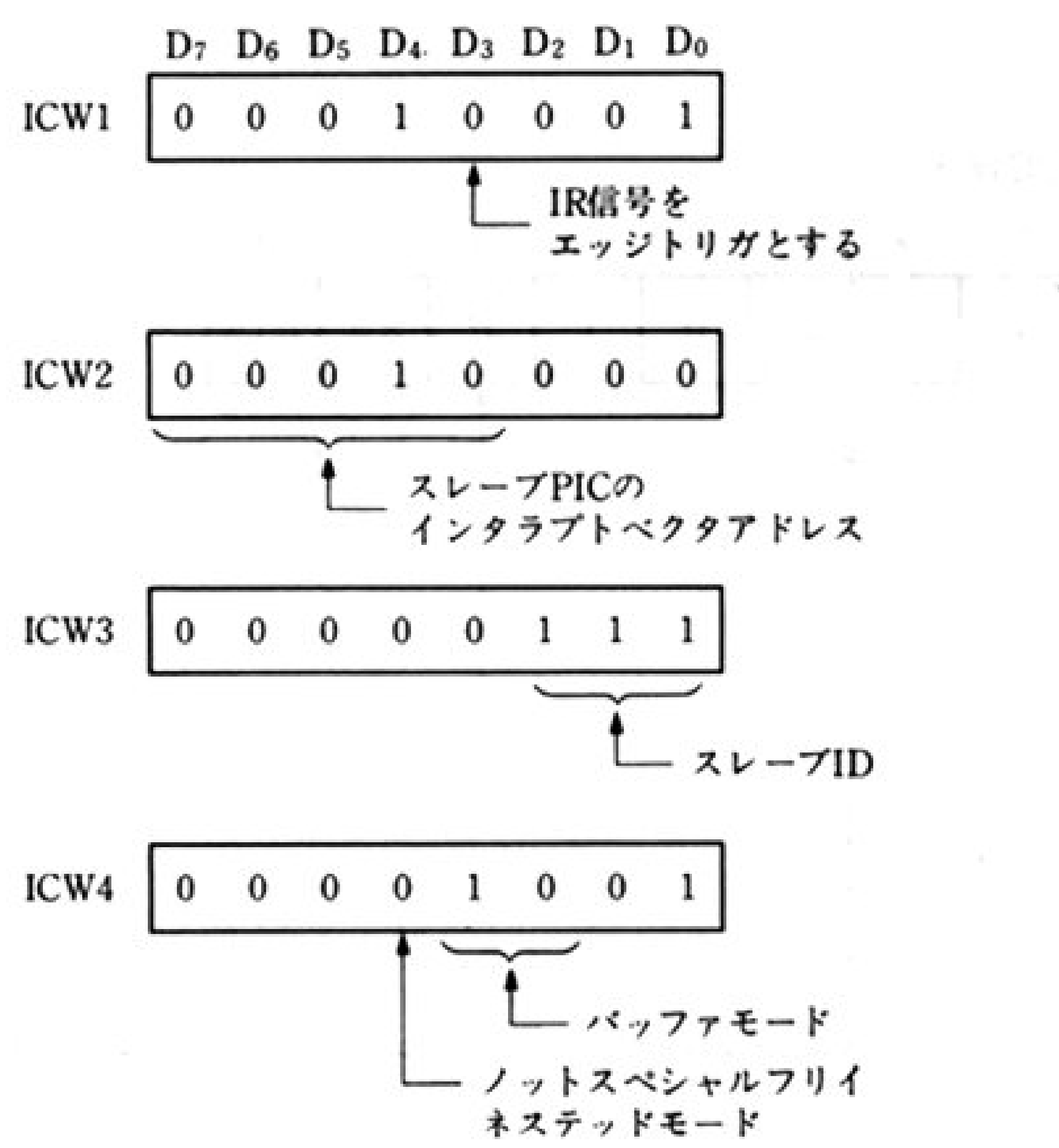
(1) μPD8259Aマスタ初期化

```
CLI
MOV    AL, 11H
OUT    00H, AL………ICW1のライト
MOV    AL, 08H
OUT    02H, AL………ICW2のライト
MOV    AL, 80H
OUT    02H, AL………ICW3のライト
MOV    AL, 1DH
OUT    02H, AL………ICW4のライト
```



(2) μPD8259Aスレーブの初期化

```
MOV    AL, 11H
OUT    08H, AL………ICW1のライト
MOV    AL, 10H
OUT    0AH, AL  ……ICW2のライト
MOV    AL, 07H
OUT    0AH, AL  ……ICW3のライト
MOV    AL, 09H
OUT    0AH, AL  ……ICW4のライト
```



1.4　PIC 制御のプログラム例

yy,xx,xxx はプログラムの目的，飛び先によって変化することを示している．

(1) ISR の読み方(割り込みサービス中の割り込みレベルを確認する)

●マスタ PIC

```
MOV    AL, 0BH
OUT    00H, AL  ……OCW3 のライト
IN     AL, 00H  ……マスタ ISR のリード
TEST   AL, yy
JNZ    xxx
```

●スレーブ PIC

```
MOV    AL, 0BH
OUT    08H, AL  ……OCW3 のライト
IN     AL, 08H  ……スレーブ ISR のリード
TEST   AL, yy
JNZ    xxx
```

(2) IMR の読み方／書き方(PIC の割り込みマスク状態の確認，設定)

●マスタ PIC

```
IN     AL, 02H  ……IMR のリード
TEST   AL, yy   ……テスト
OR     AL, xxx  ……セット
OUT    02H, AL  ……OCW1 のライトで IMR をセット
```

●スレーブ PIC

```
IN     AL, 0AH  ……IMR のリード
TEST   AL, yy   ……テスト
OR     AL, xx   ……セット
OUT    0AH, AL  ……OCW1 のライトで IMR をセット
```

(3) EOIの送り方(割り込み終了を通知し，割り込みサービス状態をリセットする)

●マスタ PIC

```
        MOV   AL, 20H  ……OCW2のセット(非常殊EOIコマンド)
        OUT   00H, AL  ……OCW2のライトでEOIをセット
        (IRET)
```

●スレーブ PIC

```
        MOV   AL, 20H  ……OCW2のセット(非特殊EOIコマンド)
        OUT   08H, AL  ……OCW2のライトでEOIをセット
        MOV   AL, 0BH  ┐
        OUT   08H, AL  │ スレーブに割り込みサービス中の割り込みレベル
        IN    AL, 08H  │ がないことを確認する
        TEST  AL, 0FFH ┘
        JNZ   xxx
        MOV   AL, 20H  ┐
        OUT   00H, AL  ┘ マスタへEOIを送る
   (xxx IRET)
```

(4) IRRの読み方(割り込み要求レジスタを読み，要求している割り込みレベルを確認する)

・割り込み禁止状態(IF=0)中のプログラムから割り込み要求があるかどうかをチェックする.

・割り込みサービスの制御をソフト的に行う.
　(IRRを読んで，割り込みベクタをINTでコールするなど)

●マスタ PIC

```
        MOV   AL, 0AH  ……OCW3によってIRRリード要求をセット
        OUT   00H, AL  ……要求をPICへ送出
        IN    AL, 00H  ……IRRをリード
        TEST  AL, yy   ……テスト
        JNZ   xxx      ……次のステップへ
```

(5) ハードウェア割り込みの許可，保留

ハードウェア割り込みの許可，保留は，CPUレベルで制御される．これは割り込み許可フラグ(IF)の状態によって決定される．

① IF=0(割り込み許可フラグをオフにしている)の場合

CPUはPICからのINT信号を無視し，次の命令を実行する．

PICはCPUからの応答があるか，要求の必要がなくなるまで，INT信号をアクティブの状態のままにしておく．

CLI(Clear Interrupt-enable flag)の命令によりIF=0となる．

② IF=1(割り込み許可フラグをオンにしている)の場合

CPUは割り込みを認め，それを処理する．

CPUは割り込みを受付けるために$\overline{\mathrm{INTA}}$バスサイクルを2つ続けて実行する．最初の$\overline{\mathrm{INTA}}$でPICに応答し，PICはこれに応えてサービスを要求した機器の割り込みレベルを知らせる．0～255の1バイトデータがPICからCPUに送られる．

CPUはこれによって，応答する割り込みベクタテーブルのエントリを探し，現在のCS, IP, フラグをスタックエリアに格納し，探し出したCS, IPをそれぞれセットする．セットされた状態で実行をはじめる．

STI(Set interrupt-enable flag)命令でIF=1となる．

注意：割り込みベクタの内容を変更するとか，現在の割り込みサービスプログラムを急いで処理するとか，ハードウェア割り込みに入られたくない状態がある．この場合はCLI命令を実行し，できるだけ短時間の割り込み禁止状態にとどめ，必要がなくなればSTI命令を実行し，割り込み許可状態にすること．

(6) HALT命令とハードウェア割り込み

CPUがHALT命令を実行すると，8086の場合はホールド状態に，70116の場合はスタンバイ状態に入る．

① HALT状態の解除(8086の場合)

RESETラインがアクティブになるか，NMIライン上のノンマスカブル割り込み要求を受け付けるか，または割り込みイネーブル状態であれば，INTRライン上のマスカブル割り込みを受けることによってHALT状態から抜け出す．HALT命令はプログラムが割り込みを待たなければならない状況において，エンドレス ソフトウェアループの代わりとして用いることができる．

② スタンバイ状態の解除(70116の場合)

8086の場合と同様であるが，割り込みフラグの状態によって動作が異なる．

a) 割り込み禁止状態(DI)

HALT 命令の次の命令からプログラムの実行を再開する．

注意：割り込み禁止状態で，INT 入力によりスタンバイモードを解除する場合，INT 信号は，HALT 命令の次の命令が実行開始されるまで，すなわち15クロック(HALT 命令を実行した状態でキューが空になったときを想定して)の間，ハイレベルに保つ必要がある．また，ウェイトステートを挿入している場合は，その分を付加する必要がある．

b) 割り込み許可状態(EI)

いずれのモードから起動されたスタンバイモードにおいても，ネイティブモードの INT ルーチンが起動されて，スタンバイモードが解除される．INT ルーチンの終りで IRET 命令が実行されると，HALT 命令の次の命令からプログラムが再開される．したがって，70116の場合には8259が INT 出力をアクティブにしている間は，HALT 命令をエンドレス ソフトウェアループの代わりとしては使用できない．

第2章
DMAコントローラ

2.1 DMA コントローラ μPD8237AC-5

DMA コントローラ μPD8237AC-5 は，CPU を介さずに，周辺装置とメモリの間のデータ転送を直接行うためのものである．

・4 つの独立した DMA チャネルを持つ．PC-9800 シリーズでは，それぞれ次のように使用している．

チャネル	使用デバイス	優先度
0	固定ディスク	1
1	メモリリフレッシュ	2
2	1MB フロッピーディスク	3
3	640KB フロッピーディスク	4

・メモリを直接アドレスできる範囲は 64K バイトである．
DMA バンク制御により20ビットアドレスを可能にしている．しかし，64K バイト境界をまたぐ転送はできない．
・メモリフレッシュは 64K バイト単位で行う．
・データ転送幅は 8 ビットである．
・μPD8237A はレジスタの形で344ビットの内部メモリを持っている．

レジスタ名称	大きさ	個数
ベースアドレスレジスタ	16ビット	4
ベースワードカウントレジスタ	16ビット	4
カレントアドレスレジスタ	16ビット	4
カレントワードカウントレジスタ	16ビット	4
テンポラリアドレスレジスタ	16ビット	1
テンポラリワードカウントレジスタ	16ビット	1
ステータスレジスタ	8ビット	1
コマンドレジスタ	8ビット	1
テンポラリレジスタ	8ビット	1
モードレジスタ	6ビット	4
マスクレジスタ	4ビット	1
リクエストレジスタ	4ビット	1

・640KB FD インターフェイスには DMA Enable/Disable 制御回路が含まれている.
640KB FD がデータの読み書き動作を行う時のみ, DMAEnable とし, 他の状態では Disable となるように制御されている. したがって, 640KB FD インターフェイスでの DMA が Didable 状態の時には他の I/O が DMA チャネルを使ってデータ転送を行っても, 640KB FD には影響を与えない.

2.2 I/O アドレスと命令

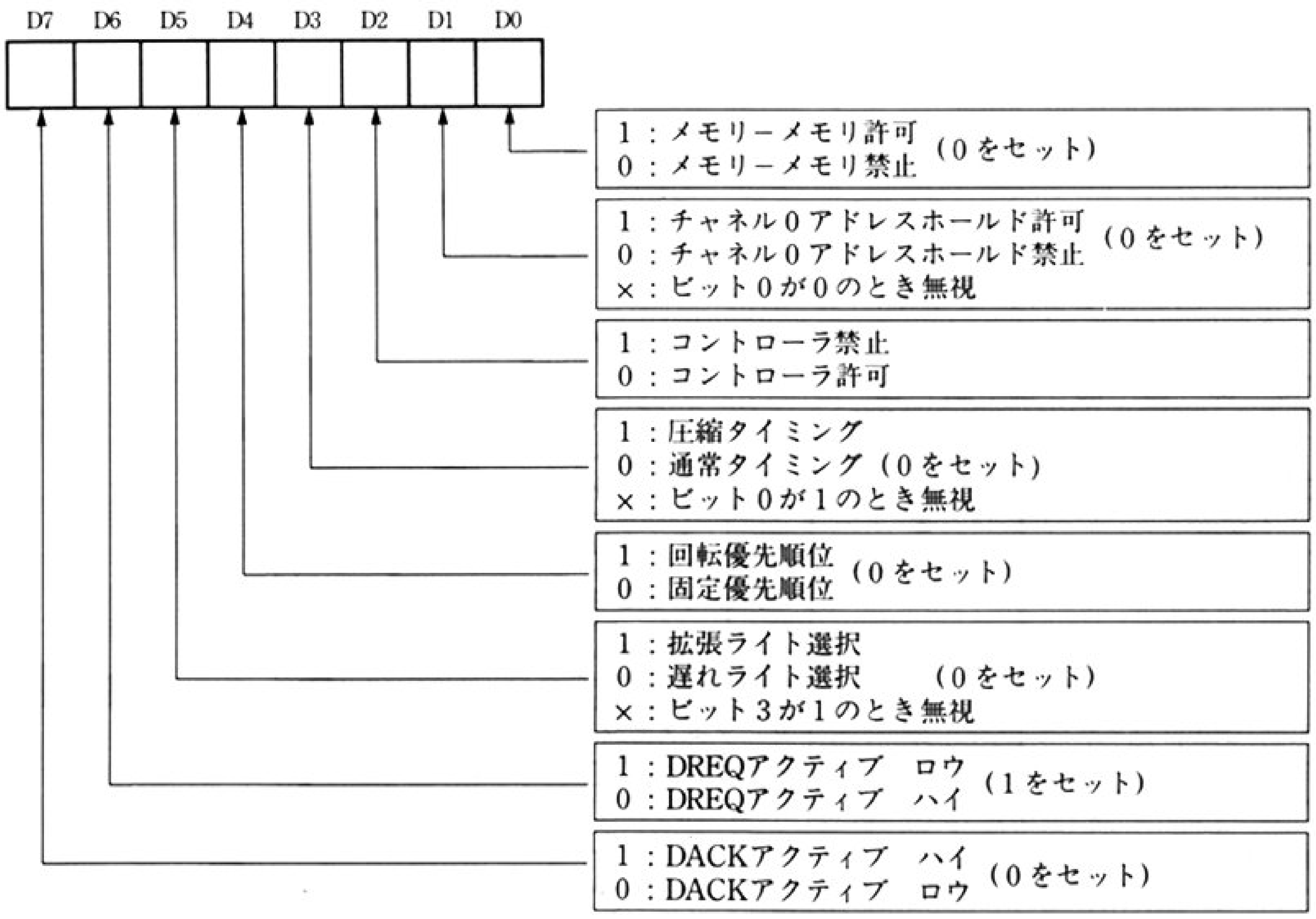
(1) 命令一覧

命令	READ /WRITE	I/O ポート アドレス	データ D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
ライト コマンド	W	11	K S	D S	W S	P R	T M	C E	A H	M M
ライト モード	W	17	M S 1	M S 0	I D	A T	T R 1	T R 0	C S 1	C S 0
ライト リクエスト	W	13	—	—	—	—	—	R B	C S 1	C S 0
ライトシングルマスクレジスタビット	W	15	—	—	—	—	—	M K	C S 1	C S 0
ライトオールマスクレジスタビット	W	1F	—	—	—	—	M B 3	M B 2	M B 1	M B 0
リードステータス	R	11	R Q 3	R Q 2	R Q 1	R Q 0	T C 3	T C 2	T C 1	T C 0
チャネル0 アドレス	R/W	01	A 7 A15	A 6 A14	A 5 A13	A 4 A12	A 3 A11	A 2 A10	A 1 A 9	A 0 A 8
チャネル0 カウント	R/W	03	C 7 C15	C 6 C14	C 5 C13	C 4 C12	C 3 C11	C 2 C10	C 1 C 9	C 0 C 8
チャネル1 アドレス	R/W	05	A 7 A15	A 6 A14	A 5 A13	A 4 A12	A 3 A11	A 2 A10	A 1 A 9	A 0 A 8
チャネル1 カウント	R/W	07	C 7 C15	C 6 C14	C 5 C13	C 4 C12	C 3 C11	C 2 C10	C 1 C 9	C 0 C 8
チャネル2 アドレス	R/W	09	A 7 A15	A 6 A14	A 5 A13	A 4 A12	A 3 A11	A 2 A10	A 1 A 9	A 0 A 8
チャネル2 カウント	R/W	0B	C 7 C15	C 6 C14	C 5 C13	C 4 C12	C 3 C11	C 2 C10	C 1 C 9	C 0 C 8
チャネル3 アドレス	R/W	0D	A 7 A15	A 6 A14	A 5 A13	A 4 A12	A 3 A11	A 2 A10	A 1 A 9	A 0 A 8
チャネル3 カウント	R/W	0F	C 7 C15	C 6 C14	C 5 C13	C 4 C12	C 3 C11	C 2 C10	C 1 C 9	C 0 C 8

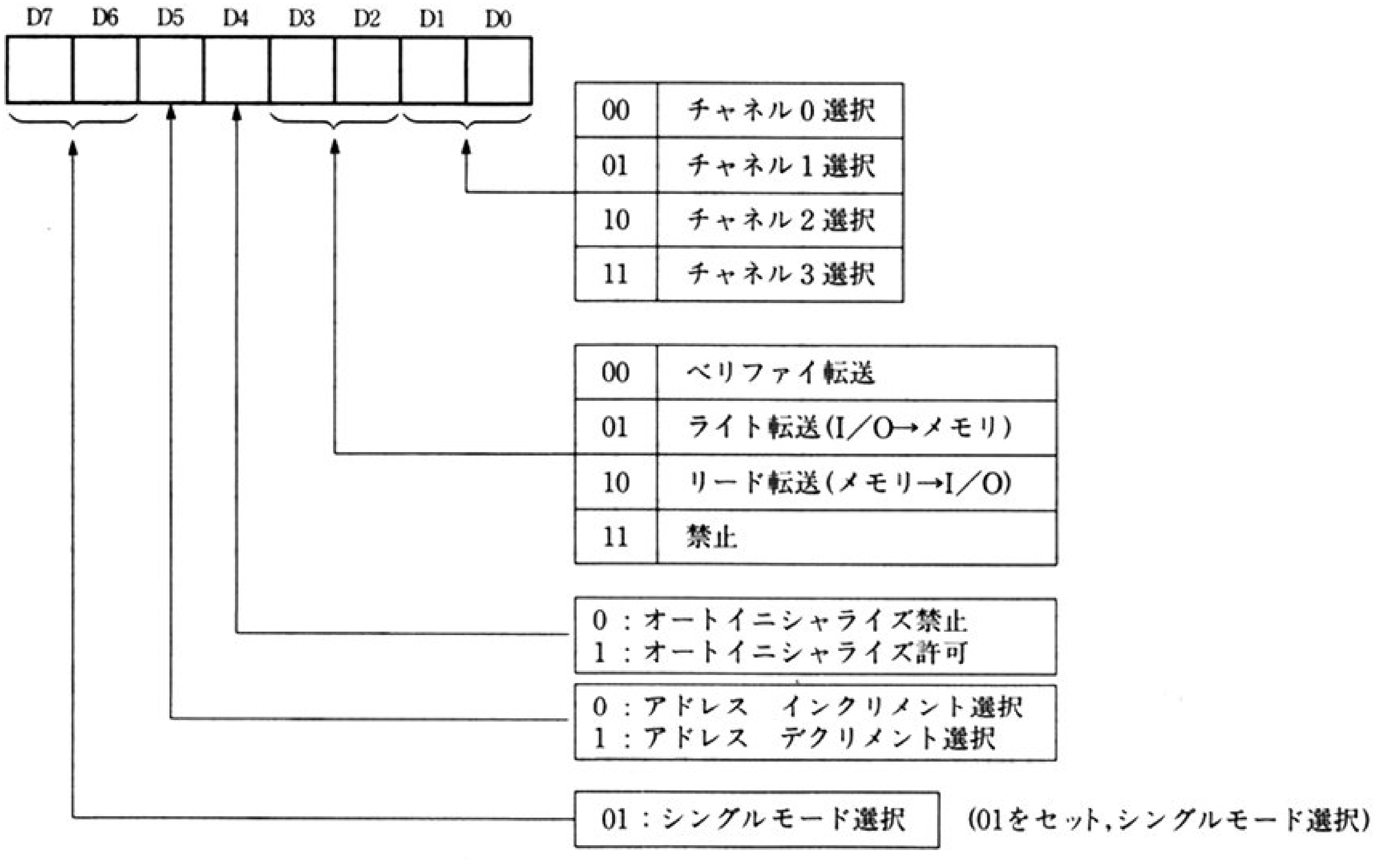
命　　令	READ /WRITE	I/Oポート アドレス	データ D7	D6	D5	D4	D3	D2	D1	D0
チャネル0　バンク	W	27	—	—	—	—	A19	A18	A17	A16
チャネル2　バンク	W	23	—	—	—	—	A19	A18	A17	A16
チャネル3　バンク	W	25	—	—	—	—	A19	A18	A17	A16
クリアマスクレジスタ	W	1D	—	—	—	—	—	MK	CS1	CS1
リードテンポラリレジスタ	R	1B	—	—	—	—	—	—	—	—
クリアバイトポインタフリップフロップ	W	19	—	—	—	—	—	—	—	—
マスタ　クリア	W	1B	—	—	—	—	—	—	—	—

(2) レジスタの説明

① コマンドレジスタ(カッコ内はシステム設定値を示す)



② モードレジスタ

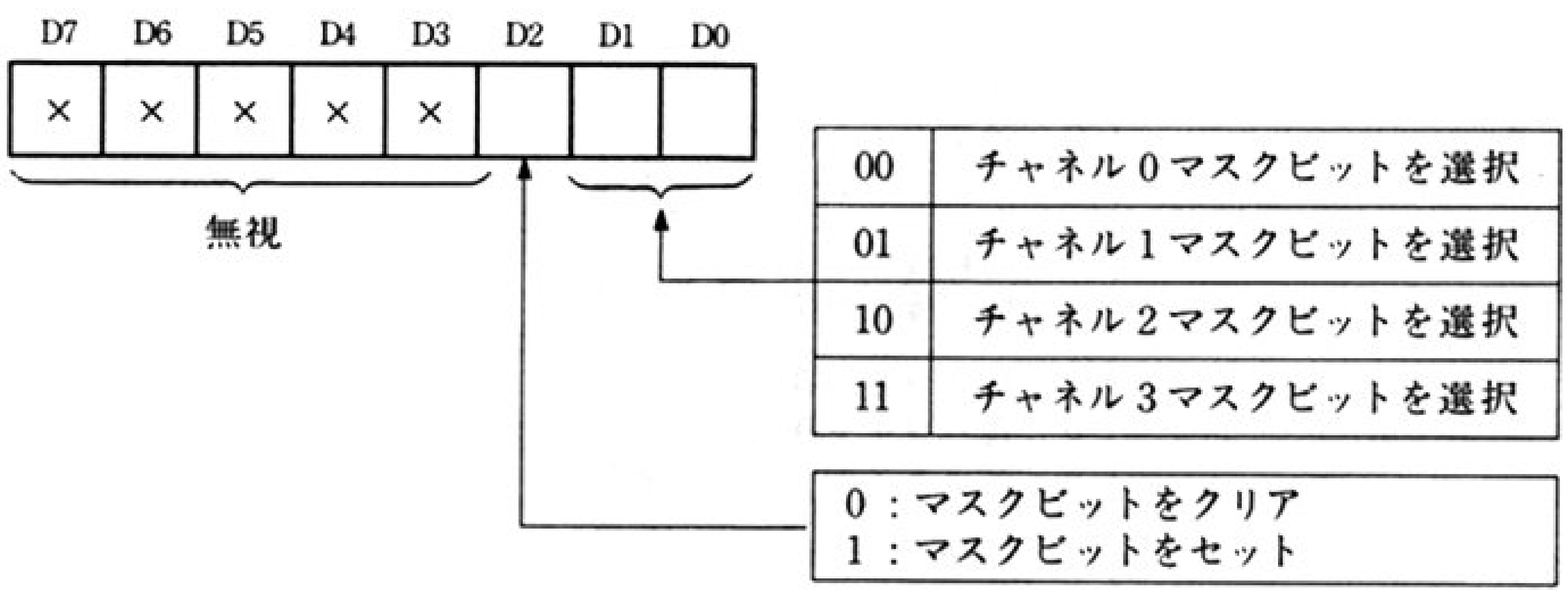


注：他のモードを選択した場合の動作は保証できない。

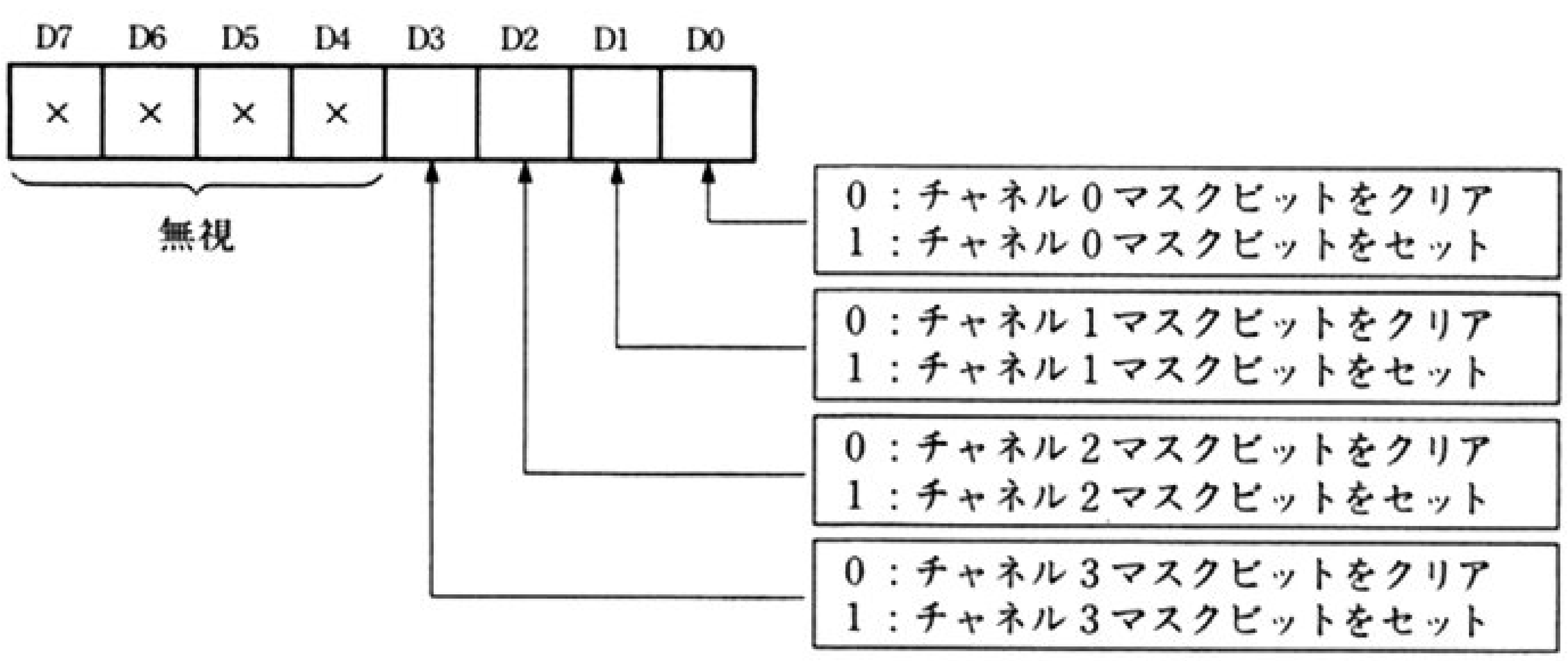
③ リクエストレジスタ使用禁止

④ マスクレジスタ

a）シングルマスクレジスタビット

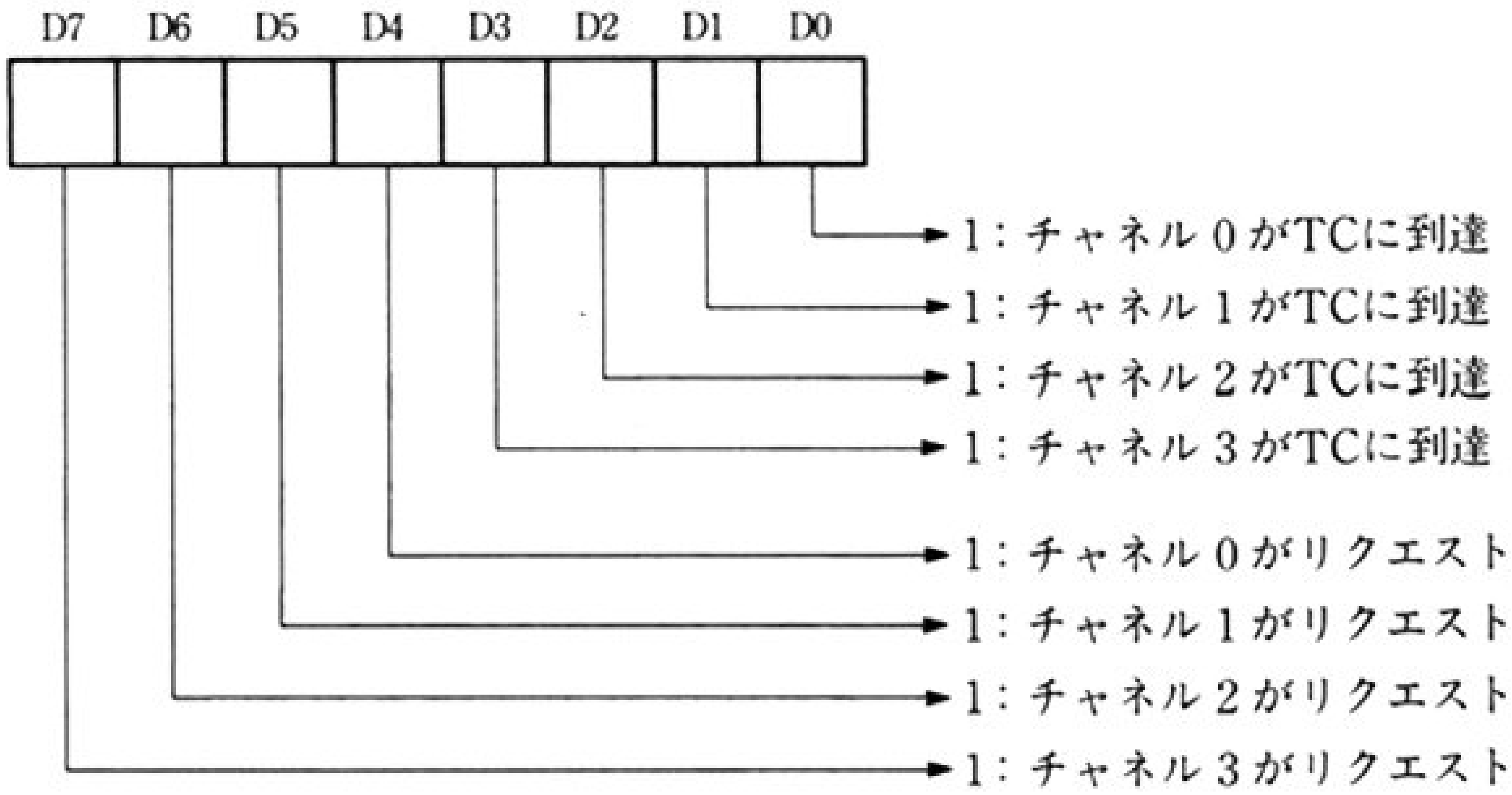


b）オールマスクレジスタビット



各マスクビットは，その付随するチャネルがオートイニシャライズにプログラムされていなければ，そのチャネルが$\overline{\text{EOP}}$を発生したときにセットされる．

⑤ステータス　レジスタ



ビット0-3は，そのチャネルがTCに到達するごとに，または外部$\overline{\text{EOP}}$が入力されるごとにセットされる．これらのビットはリセットまたはステータスリードごとにクリアされる．

ビット4-7は，それらの該当チャネルがサービスを要求すると，いつでもセットされる．

⑥バンクにセットするアドレスのデータフォーマット

D7	D6	D5	D4	D3	D2	D1	D0
×	×	×	×	A19	A18	A17	A16

バンクへの書き込みはできるが，バンクの内容の読み出しコマンドはない．

⑦ソフトウェアコマンド

a）クリアファースト／ラスト　フリップフロップ(クリアバイトポインタ　フリップフロップ)

このコマンドは，μPD8237Aに対して新しいアドレスまたはワードカウント情報をライトまたはリードするのに先立ち実行される．これによりフリップフロップが既知の状態にイニシャライズされ，その後のアクセスが正しいシーケンスで上位と下位バイトをアドレスするようになる．

b）マスタクリア

このコマンドは，ハードウェアリセットと同じ効果を持っている．コマンド，ステータス，リクエスト，テンポラリ，そして内部ファースト／ラスト　フリップフロップがクリアされ，マスクレジスタがセットされる．μPD8237Aはアイドルサイクルに入る．

c）クリアマスクレジスタ

このコマンドは，4チャネル全部のマスクビットをクリアし，それらがDMA要求を受け付けられるようにする．

(3) その他

①転送モード

PC-9800シリーズでは，シングルトランスファモードのみを使用している．すなわち，デバイスは1回の転送だけを行うようにプログラムされる．各転送後，ワードカウントがデクリメントされ，アドレスがデクリメントまたはインクリメントされる．1回のDMAリクエストに対して1バイトの転送を行う．

②オートイニシャライズ

モードレジスタのビットをプログラムする事により，あるチャネルをオートイニシャライズチャネルとして設定できる．オートイニシャライズに初期設定がされていると，$\overline{\mathrm{EOP}}$に続いて，カレントアドレスとカレントワードカウントレジスタのもとの値が，そのチャネルのベースアドレスとベースワードカウントレジスタから自動的にリトスアされる．各ベースレジスタには，各カレントレジスタの内容が自動的にロードされ，DMAサービス中保持されている．チャネルがオートイニシャライズに設定されているときは，マスクビットはセットされない．そのためオートイニシャライズの後，有効なDREQが検出されるとすぐ，そのチャネルはCPUの仲介なしにサービスを実行できる．

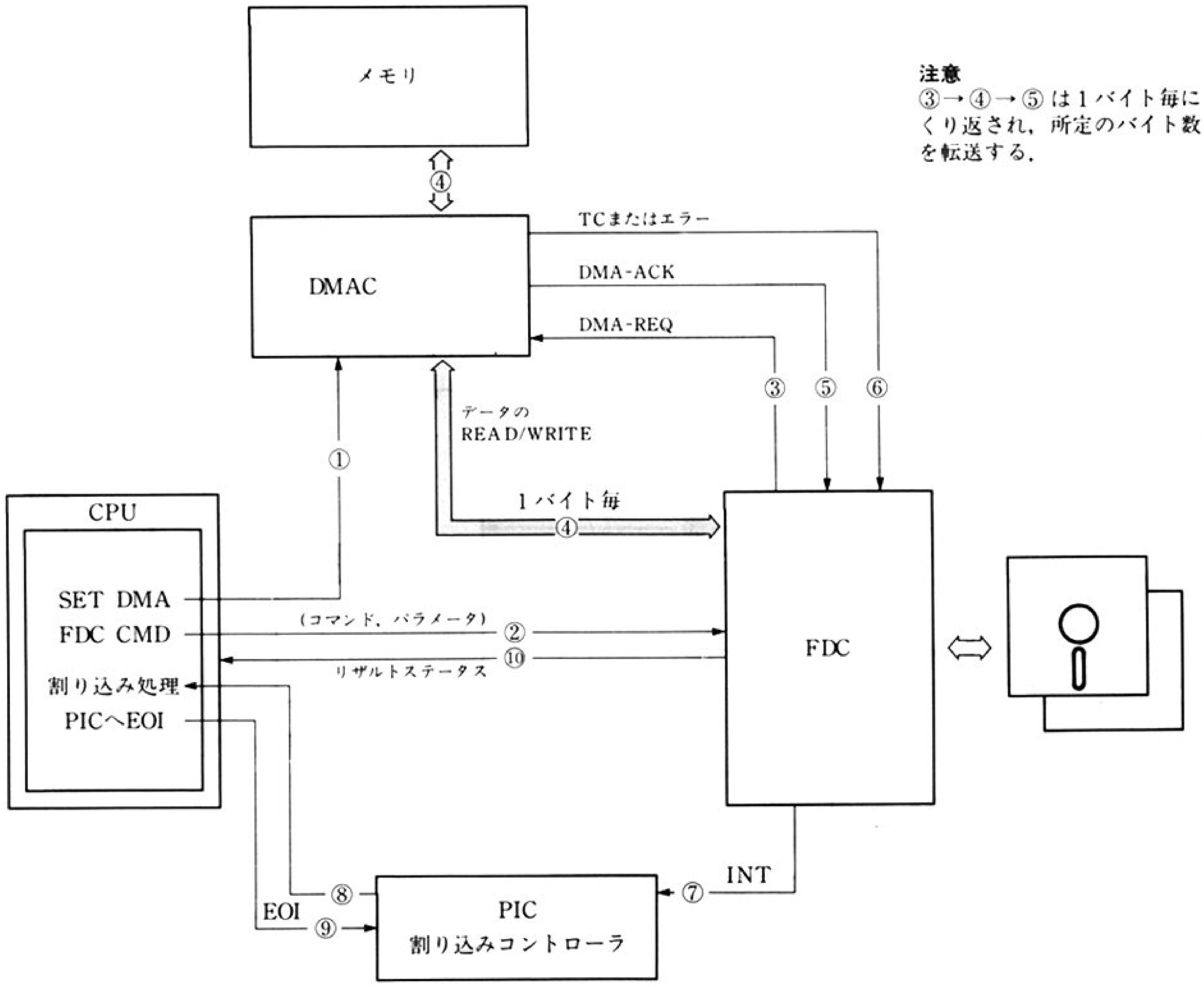
③プログラミングの注意点

μPD8237AC-5のプログラム中は，DMA要求が起きるのを避ける必要がある．このためにプログラム前にコントローラを禁止にする(コマンドレジスタのビット2をセットする)か，またはそのチャネルをマスクする必要がある．プログラム完了後，コントローラをイネーブルし，マスクされない状態にすること．

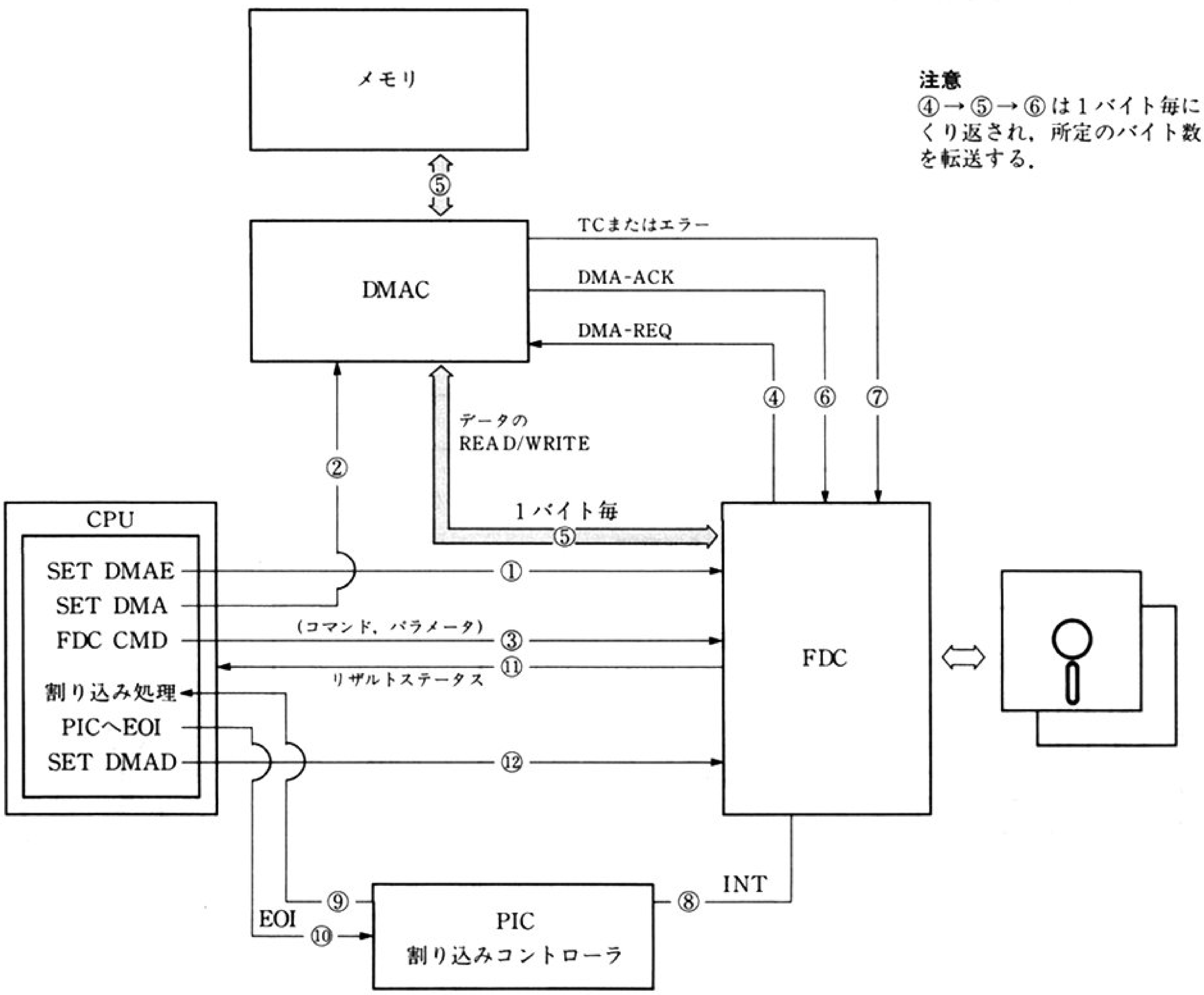
電源投入後には，すべての内部レジスタ(特にモードレジスタ)には，ある有効な値をロードする必要がある．これは使用されていないチャネルについても行う必要がある．

2.3　DMA制御のプログラム例

(1) DMA制御の概要(1MB FD制御)



(2) DMA 制御の概要(640KB FD 制御)



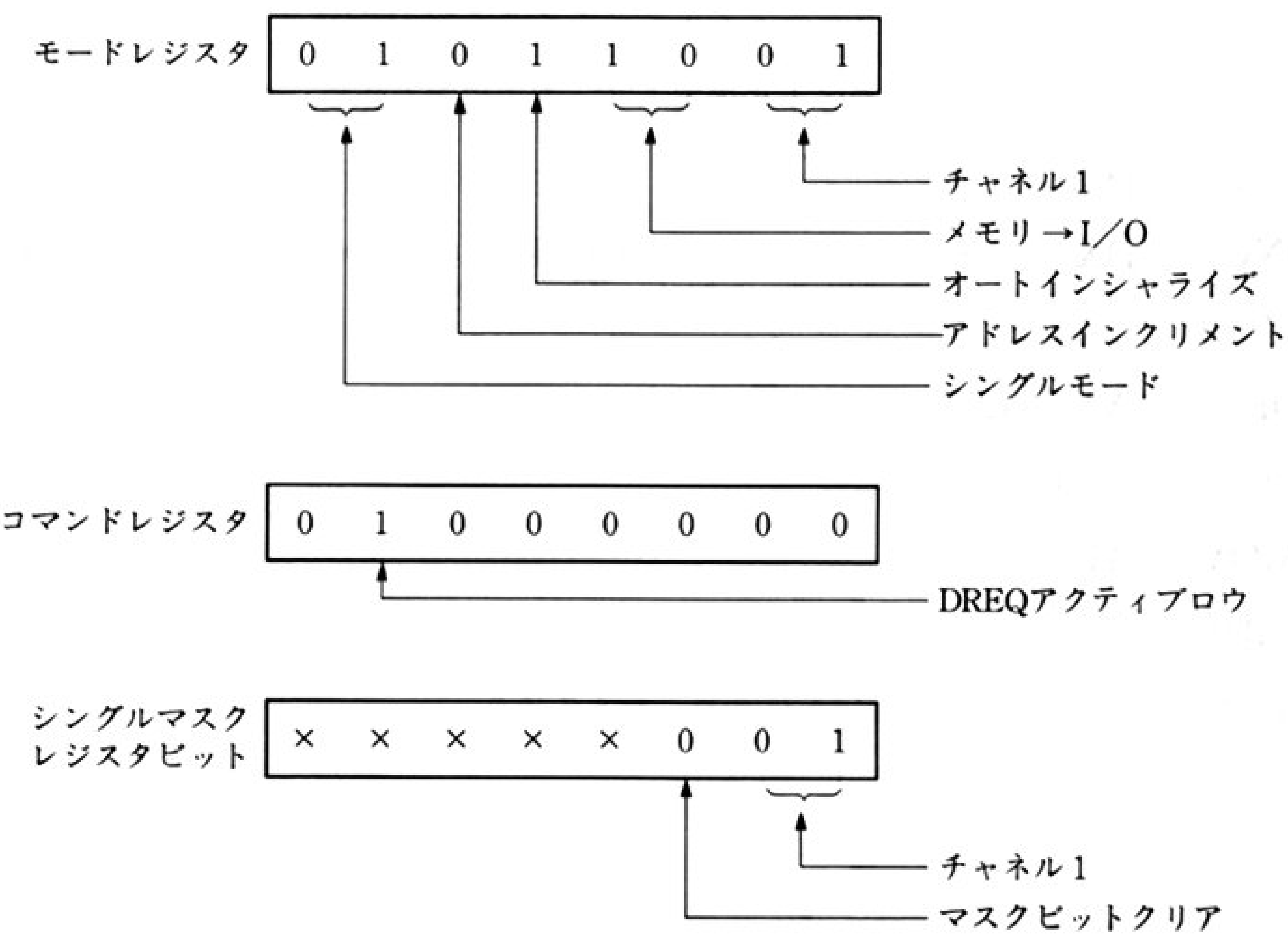
(3) DMAコントローラを使用するプログラム

① 診断プログラム

```
        OUT   1BH, AL  … マスタクリア
        XOR   AL, AL
        OUT   27H, AL  … CH 0のバンクレジスタクリア
        OUT   23H, AL  … CH 2のバンクレジスタクリア
        OUT   25H, AL  … CH 3のバンクレジスタクリア
        MOV   AL, 0FFH
DMC1 :  MOV   DX, 1
        MOV   CX, 8
        MOV   BL, AL
        MOV   BH, BL
DMC2 :  OUT   DX, AL …… ベース&カレントアドレスレジスタのLOWをライト，交互にベー
                         ス&カレントカウントレジスタのLOWをライト
        OUT   DX, AL …… ベース&カレントアドレスレジスタのHIGHをライト，交互にベー
                         ス&カレントカウントレジスタのHIGHをライト
        MOV   AX, DX
        IN    AL, DX …… カレントアドレスレジスタのLOWをリード，交互にカレントワー
                         ドカウントレジスタのLOWをリード
        MOV   AH, AL
        IN    AL, DX …… カレントアドレスレジスタのHIGHをリード，交互にカレントワー
                         ドカウントレジスタのHIGHをリード
        CMP   BX, AX …… ライトの内容とリードの内容を比較，正常なら等しい
        JNZ   DMC3
        INC   DX ………… 01H → 03H → 05H → 07H → 09H → 0BH → 0DH → 0FH
                        アドレス カウント アドレス カウント アドレス カウント アドレス カウント
        LOOP  DMC2      ︸ ch0 ︸   ︸ ch1 ︸   ︸ ch2 ︸   ︸ ch3 ︸
        OR    AL, AL
        JZ    DMC4
        MOV   AL, 0
        JMP   DMC1
DMC3 :  HLT ……………………DMAにエラーがある場合
DMC4 :
            ⁝
```

② 初期化プログラム

```
DMC4: MOV   AL, 0FFH … DMA 1はメモリリフレッシュ用のチャネルとして使用
      OUT   07H, AL  … DMA 1のベースとカレントカウントのLOWをライト  ┐ 64K個のカ
      OUT   07H, AL  … DMA 1のベースとカレントカウントのHIGHをライト ┘ ウントセット
      MOV   AL, 59H
      OUT   17H, AL  … モードレジスタライト
                       (ch1をシングルモード転送にする)
      MOV   AL, 40H
      OUT   11H, AL  … コマンドレジスタライト
      OUT   17H, AL  … モードレジスタライト
                       (ch0をシングルモード転送にする)
      MOV   AL, 42H
      OUT   17H, AL  … モードレジスタライト(ch2シングルモード転送)
      INC   AL
      OUT   17H, AL  … モードレジスタライト(ch3シングルモード転送)
      MOV   AL, 1
      OUT   15H, AL  … シングルマスクレジスタビットライト(ch1)
```



③ 1MB FD READ/WRITE 制御

1MB FDの読み出し，書き込み制御の最初の部分でDMAのセットを行うプログラム．

```
(DISK BIOSの一部)
        ∫
MOV     AL, 4AH  … { 4AHの場合はDISK WRITE
                   { 46Hの場合はDISK READ
CALL    D8_DMASET
        ∫
```

```
D8_DMASET:
        OUT     19H, AL   … ファースト／ラストフリップフロップのクリア
        OUT     17H, AL   … モードレジスタのセット
                            (ch2を使用し，メモリからI/Oへの転送，シングルモード転送)
        OUT     09H, AL   … 出力アドレスのセット(下位アドレス)
        MOV     AL, AH
        OUT     09H, AL   … 出力アドレスのセット(上位アドレス)
        OUT     23H, AL   … 最上位4ビットをバンクレジスタにセット
        OUT     0BH, AL   … 転送するデータ長のセット(下位データ長)
        XCHG    AL, AH
        OUT     0BH, AL   … 転送するデータ長のセット(上位データ長)
        MOV     AL, 02H   … マスクビットをクリア
        OUT     15H, AL
        RET
```

第3章

タイマ

3.1 インターバルタイマ μPD8253C

・3組の16ビットカウンタにより構成される．

・カウントレートは8MHzモードの場合500.8ns(1.9968MHz)，10MHz/5MHzモードの場合406.9ns(2.4576MHz)を使用する．

・3種類の動作モード(モード0，モード2，モード3)を使用する．

・それぞれのカウンタは次のように使用する．

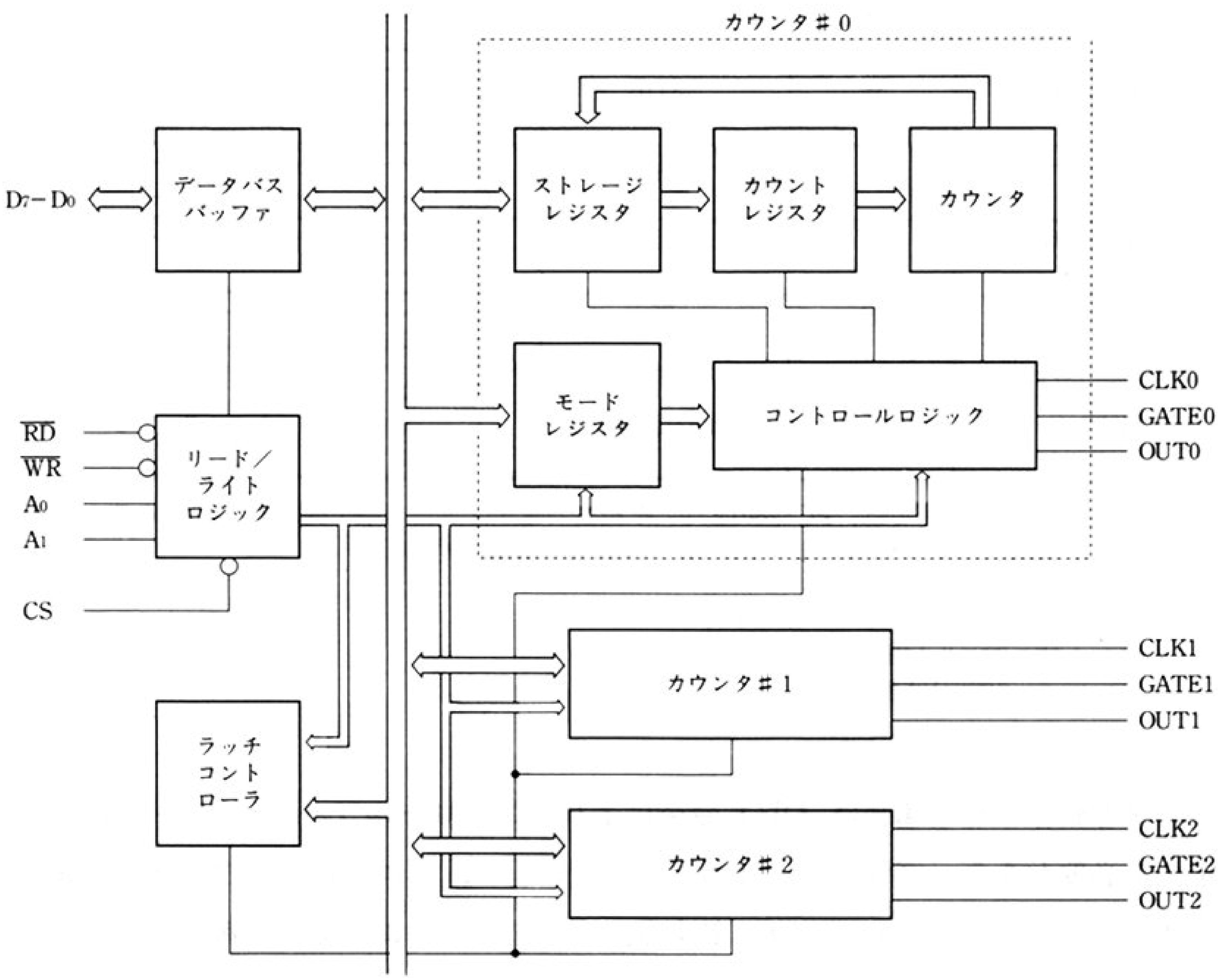
● PC-9801/E/F/M

カウンタ0	インターバルタイマ
カウンタ1	メモリリフレッシュ
カウンタ2	RS-232C

● PC-9801U/UV/VF/VM

カウンタ0	インターバルタイマ
カウンタ1	スピーカー周波数設定
カウンタ2	RS-232C

注：カウンタ1は方形波出力(モード3)に初期設定する必要がある．



注：カウンタ＃1，＃2の内容は，カウンタ＃0と同種である．

3.2　I/Oアドレスと命令

● PC-9801/E/F/M

命　　令	READ /WRITE	I/Oポート アドレス	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
カウンタ0へのロード	W	71	C_7 C_{15}	—	—	—	—	—	—	C_0 C_8
カウンタ0をリード	R	71	C_7 C_{15}	—	—	—	—	—	—	C_0 C_8
カウンタ1へのロード	W	73	C_7 C_{15}	—	—	—	—	—	—	C_0 C_8
カウンタ1をリード	R	73	C_7 C_{15}	—	—	—	—	—	—	C_0 C_8
カウンタ2へのロード	W	75	C_7 C_{15}	—	—	—	—	—	—	C_0 C_8
カウンタ2をリード	R	75	C_7 C_{15}	—	—	—	—	—	—	C_0 C_8
モード　指定	W	77	S C 1	S C 0	R L 1	R L 0	M 2	M 1	M 0	B C D

● PC-9801U/UV/VF/VM

命　　令	READ /WRITE	I/Oポート アドレス	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
カウンタ0へのロード	W	71	C_7 C_{15}	—	—	—	—	—	—	C_0 C_8
カウンタ0をリード	R	71	C_7 C_{15}	—	—	—	—	—	—	C_0 C_8
カウンタ1へのロード	W	3FDB	C_7 C_{15}	—	—	—	—	—	—	C_0 C_8
カウンタ1をリード	R	3FDB	C_7 C_{15}	—	—	—	—	—	—	C_0 C_8
カウンタ2へのロード	W	75	C_7 C_{15}	—	—	—	—	—	—	C_0 C_8
カウンタ2をリード	R	75	C_7 C_{15}	—	—	—	—	—	—	C_0 C_8
モード　指定	W	77または3FDF	S C 1	S C 0	R L 1	R L 0	M 2	M 1	M 0	B C D

注：PC-9801U/UV/VF/VMでは，PC-9801E/F/M相当の電子ブザー音(約2KHz)を出すため，電源投入後およびリセット後にカウンタ1に対し，次のように設定する必要がある．

モード：方形波モード……3FDFH
カウント値：998(8 MHz)……3FDBH
　　　　　　1229(10MHz)

カウンタを動作させる場合は，OUT命令によりコントロールワード，カウント数をあらかじめ指定する必要がある．プログラムはカウンタ別に行い，それぞれのカウンタに付属するモードレジスタ，カウントレジスタにロードする．一度プログラムすると，新たにコントロールワ

ードを書き込まない限りはそのモードで動作する．ただしカウント数はカウント動作を行うごとに指定する．

モードの指定
（コントロールワード）
↓
カウント数のロード
↓
カウント開始
↓
カウントデータのラッチ
↓
カウントデータのリード
↓
出　　力

(1) コントロールワード

カウンタの動作モードを指定するためのもので，カウンタのモード指定およびカウントデータのラッチ動作に使用する．

D7	D6	D5	D4	D3	D2	D1	D0
SC_1	SC_0	RL_1	RL_0	M_2	M_1	M_0	BCD

BCD	
0	バイナリカウント(16桁)
1	BCDカウント(4桁)

(0をセット)

M_2	M_1	M_0	
0	0	0	モード0
×	1	0	モード2
×	1	1	モード3

(モード1，モード4，モード5は省略)

RL_1	RL_0	
0	0	カウントラッチ動作
0	1	LSBのリード／ロード
1	0	MSBのリード／ロード
1	1	LSB, MSBの順にリード／ロード

SC_1	SC_0	
0	0	カウンタ＃0
0	1	カウンタ＃1
1	0	カウンタ＃2
1	1	使用不可

×印：don't care

①SC_1～SC_0(セレクト カウンタ)

カウンタ#0，#1，#2のうちの1つを選択する．$RL_{1\sim0}$，$M_{2\sim0}$，BCDの指定は，$SC_{1\sim0}$で選択したカウンタに対して行われる．

②RL_1～RL_0(リード／ロード)

カウントレジスタにロードするカウント数，およびリードするカウントデータのバイト長，(1バイトまたは2バイト)またはカウントデータラッチ動作の指定を行う．$RL_{1\sim0}$＝01，10の場合はそれぞれ下位バイト，上位バイトの1バイトリード／ロードを指定し，$RL_{1\sim0}$＝11の場合は2バイトリード／ロード(下位バイト，上位バイトの順)を指定する．

③M_2～M_0(モード)

モード0～5を指定する．

④BCD

バイナリカウントおよびBCDカウントの選択を行う．

(2) モードの指定

①モード0：カウント終了時の割り込み

指定したカウントが終了するとOUTが1になる．

コントロールワードによりモードを指定するとOUTは0となり，カウント数をロードすると直ちにカウントが開始される．カウントが終了するとOUTは0から1となる．カウント終了後は，新しいカウント数をロードするまでOUTは1の状態を続ける．なお，OUTが1となった後もカウンタのデクリメントは続けられる．

カウント中に新たなカウント数をロードすると，新しいカウント数でカウントを開始する．

カウント数が2バイトの場合は，下位バイトをロードするとカウントが停止し，上位バイトをロードすると新しいカウントが開始される．

②モード2：レートジェネレータ

入力クロックのn分周カウンタである．ただし，OUTは1クロックサイクルだけ0となるので，デューティー比は1/nとなる．

コントロールワードによりモード2を指定するとOUT=1となる．カウント数をロードするとカウントを開始し，カウントの最後で1クロックサイクルの期間OUT=0となる．

カウント中に新たなカウント数をロードしても，実行中のカウントには影響を与えないが，次のサイクルからは新しいカウント数でカウントが行われる．

③モード3：方形波レートジェネレータ

モード2と同様，入力クロックのn分周カウンタである．ただし，カウント数が偶数の場合のデューティー比は1/2である．奇数の場合のデューティー比はn−1/2nで，たとえば，カウント数n=5の時はデューティー比2/5(アクティブロウ)となる．

コントロールワードでモード3を選択するとOUT=1となり，カウント数をロードするとカ

ウントが開始される．カウント数が偶数の時は，カウントの前半1/2がOUT＝1，後半1/2がOUT＝0となる．奇数の時は，前半n＋1/2がOUT＝1，後半n−1/2がOUT＝0となる．カウント中にカウント数をロードすると，次のサイクルから新しいカウントが開始される．カウント数が偶数の場合はカウンタは2ずつデクリメントされ，奇数の場合はOUT＝1のときには最初の1クロックで1デクリメントされ，2クロック目からは2ずつデクリメントされる．OUT＝0のときには最初の1クロックで3デクリメントされ，2クロック目からは2ずつデクリメントされる．

(3) 動作に関する注意点

① 書き込み動作

カウント数の書き込みはコントロールワード書き込みの直後に続いて行う必要はなく，コントロールワード書き込み以後，どの時点でも行う事ができる．ただし2バイトを指定した場合は下位，上位バイトは切り離せないので，必ず下位バイトの直後に続いて上位バイトを書き込む事が必要である．

② カウント動作

カウント数の指定は1バイトのみとすることができるが，カウンタは常に2バイトで動作するため，$RL_{1\sim0}$で下位バイトを指定すると上位バイトの初期値は0，上位バイトを指定すると下位バイトの初期値は0となる．

③ 読み出し動作

カウント中のカウンタの内容を読み出す場合は，カウンタの内容を一時ストレージレジスタにロードし，それからリード動作を用いてラッチされているデータを読み出す．

ラッチは，読み出したい時点に次のようなコントロールワードを書き込むことにより行う．

$$D_7\ D_6\ D_5\ D_4\ D_3\ D_2\ D_1\ D_0 = \underbrace{SC1, SC0}_{\text{カウンタの選択}}, 0, 0, \underbrace{X, X, X, X}_{\text{不定}}$$

コントロールワードの書き込みにより，$SC_{1\sim0}$で選択されたカウンタの内容がストレージレジスタにラッチされる．この後カウンタを選択してストレージレジスタにラッチされているデータを読み出す．

3.3 タイマ設定値

(1) #0インターバルタイマ

割り込みインターバル nミリ秒に対して,

・10MHz モードの場合

n×2457.6 に近い整数(最大26.666ミリ秒まで可)

・8MHz モードの場合

n×1996.8 に近い整数(最大32.821ミリ秒まで可)

(2) #1スピーカー周波数発生(PC-9801U/UV/VF/VM)

・方形波モードでスピーカー周波数を発生する.

・設定値 n

998(8MHz)

1229(10MHz)

注意:PC-9801/E/F/M では, カウンタ#1をメモリリフレッシュに使用.

(3) #3 RS-232C

通信速度(ボー)	同　期　式		調歩同期式　1/16		調歩同期式　1/64	
	5MHz/10MHz	8MHz	5MHz/10MHz	8MHz	5MHz/10MHz	8MHz
9600	256	208	16	13	使用不可	使用不可
4800	512	416	32	26	8	使用不可
2400	1024	832	64	52	16	13
1200	2048	1664	128	104	32	26
600	4096	3328	256	208	64	52
300	8192	6656	512	416	128	104
150	16384	13312	1024	832	256	208
75	32768	26624	2048	1664	512	416

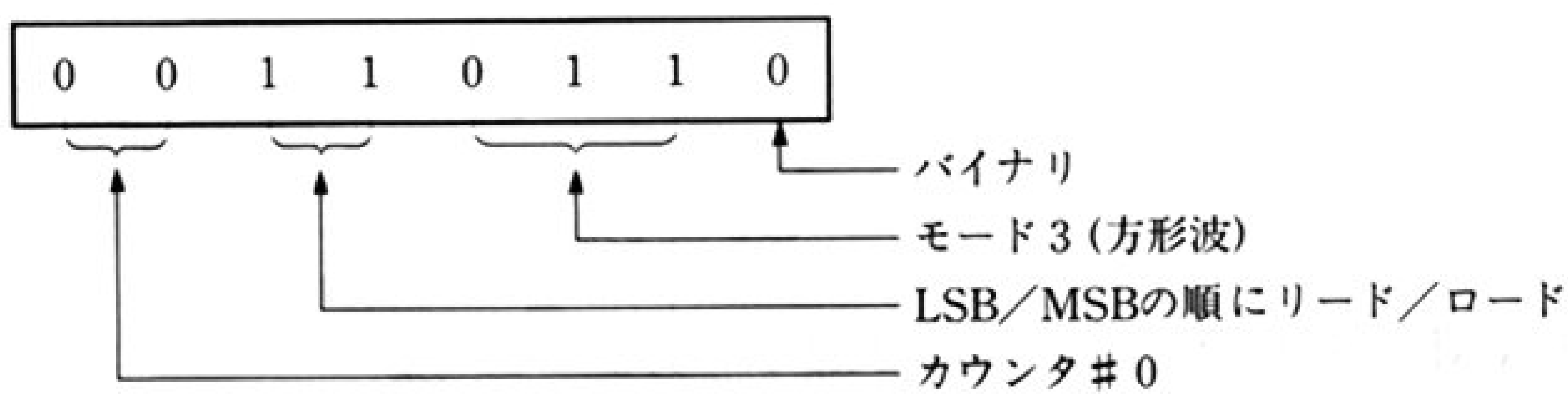
注: PC-9801は5MHzのみ
PC-9801U/VFは8MHzのみ
10MHzはPC-9801UV/VMのみ

3.4　タイマ利用のプログラム例

(1) タイマのセット

```
        ⋮
MOV   AL, 36H    ………… コマンドセット
OUT   77H, AL
MOV   AL, 00H
OUT   71H, AL    …………LSB のセット
MOV   AL, 4EH
OUT   71H, AL    …………MSB のセット
IN    AL, 02H    ………… 割り込みマスクレジスタのリード
AND   AL, 0FEH………… 割り込みマスクレジスタのセット
OUT   02H, AL    ………… 割り込みマスクレジスタのライト
        ⋮
```

コマンド



LSB

0	0	0	0	0	0	0	0

MSB

0	1	0	0	1	1	0	0

10msec×1996.8＝19968
＝4E00H (8MHzモード)

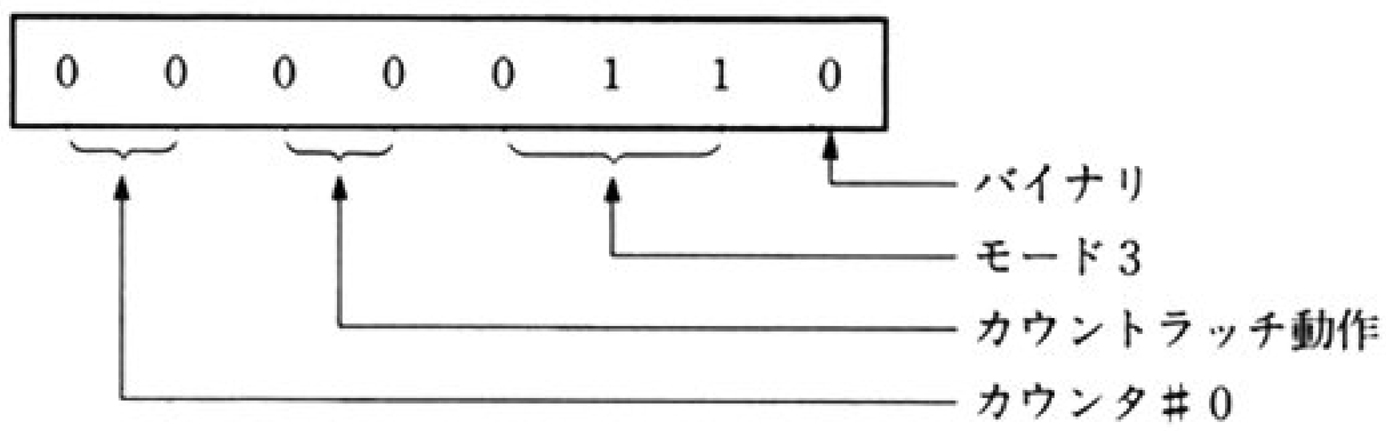
または

10msec×2457.6＝24576
＝6000H (10MHzモード)

(2) タイマのリード

```
          ∫
MOV   AL, 06H
OUT   77H, AL   …… カウンタの内容を読み出すためにストレージレジスタでラッチ
IN    AL, 71H   ┐
MOV   BL, AL    ├ LSB, MSB の順にリード(BX にタイマ値が入る)
IN    AL, 71H   ┘
MOV   BH, AL
          ∫
```

コマンド



3.5　ビープ音

PC-9801U/UV/VF/VM で音を出すのに次の2通りの方法がある.

① PC-9801E/F/M 相当の電子ブザー音(ビープ音)
② サウンド機能

ここではビープ音について説明する.

(1) ビープ音の発生

スピーカの ON/OFF 制御(システムポート C, ビット3)に加えて, タイマ IC 8253A のカウンタ#1に対し次の制御が必要である.

① 方形波レートジェネレートモードの設定
② 周波数の設定

カウント値(n)と周波数(f)の関係は次のとおりである.

$$n = \frac{F\ (KHz)}{f\ (KHz)} \qquad F = 2457.6KHz\ (10MHz)$$
$$\qquad\qquad\qquad\quad 1996.8KHz\ (\ 8MHz)$$

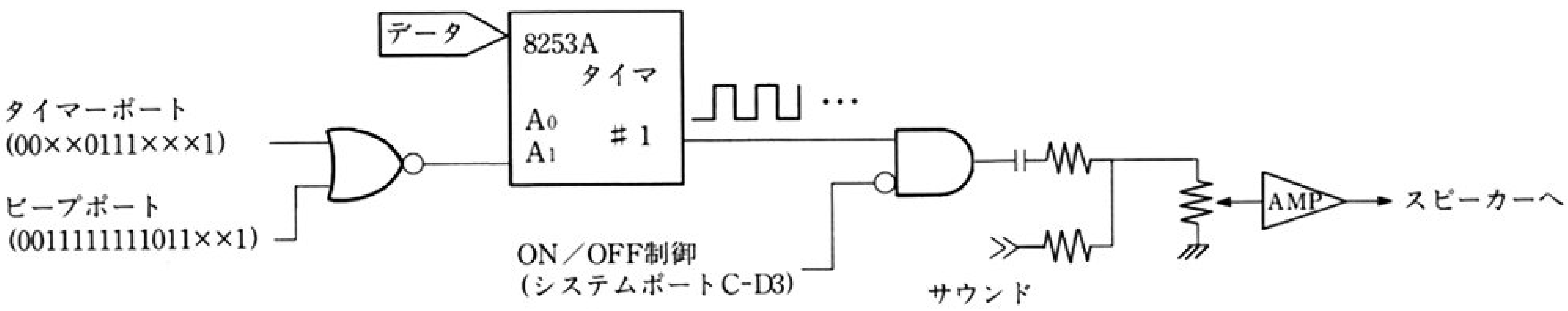
(2) ソフトウェア上の注意

① PC-9801E/F/M との互換を保つため、電源 ON およびリセット押下後、タイマ#1を方形波レートジェネレータモードおよび $n = \begin{cases} 998(\ 8MHz) \\ 1229(10MHz) \end{cases}$ に設定すること．

② タイマ#1のモード設定は、I/O ポートの 3FDFH に行う．

③ タイマ#1へのカウント設定は，I/O ポートの 3FDBH に行う．

●PC-9801U/UV/VF/VM 8253A タイマ制御概念図



ビープポート

ポートアドレス		備　　考
00111111 3F	11011011 DB	スピーカー音源（ビープ音設定タイマコントローラ8253Aカウンタ#1ライト／リード
00111111 3F	11011111 DF	タイマコントローラ 8253Aコントロール ワードライト

第4章
カレンダ時計

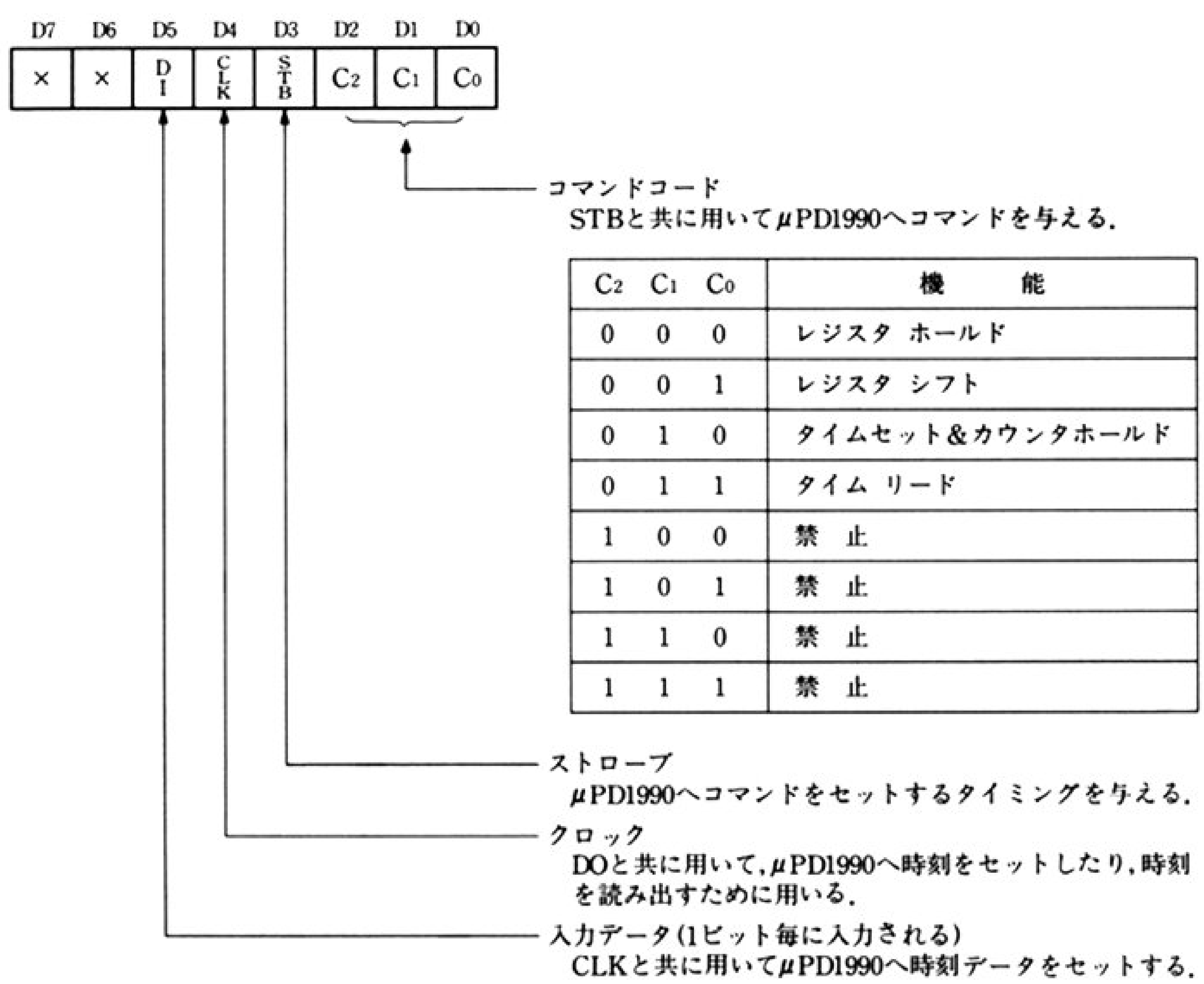
カレンダ時計には，時刻およびカレンダのデータをシリアルに入出力する μPD1990 シリアル I/O カレンダ時計が使用されており，時，分，秒および月，日，曜日を扱うことができる．データは秒，分，時，日，曜日，月の順に読み出される．また月の大小は自動的に判別する．カレンダ時計はバッテリーによってバックアップされているため，電源を OFF しても約 2 ケ月間は動作し続けることができる．

4.1 I/O アドレスと命令

命　命	I/O ポートアドレス	R/W	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
セットレジスタ	20	W	×	×	DI	CLK	STB	C_2	C_1	C_0
リード　データ	33	R	×	×	×	×	×	×	×	DO

×印：不定

(1) セットレジスタ



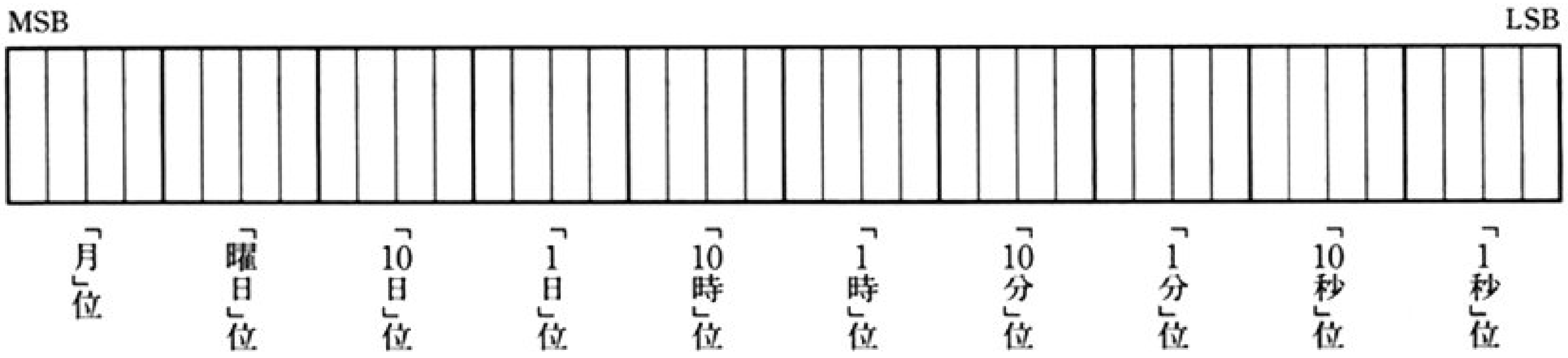
C_2	C_1	C_0	機　能
0	0	0	レジスタ ホールド
0	0	1	レジスタ シフト
0	1	0	タイムセット&カウンタホールド
0	1	1	タイム リード
1	0	0	禁 止
1	0	1	禁 止
1	1	0	禁 止
1	1	1	禁 止

(2) リードデータ

D7	D6	D5	D4	D3	D2	D1	D0
×	×	×	×	×	×	×	DO

→ 出力データ(1ビット毎に出力される)
CLKと共に用いてμPD1990から時刻を読み出す.

(3) 入出力データ形式



入出力は常にLSBから1ビットずつ行われる.

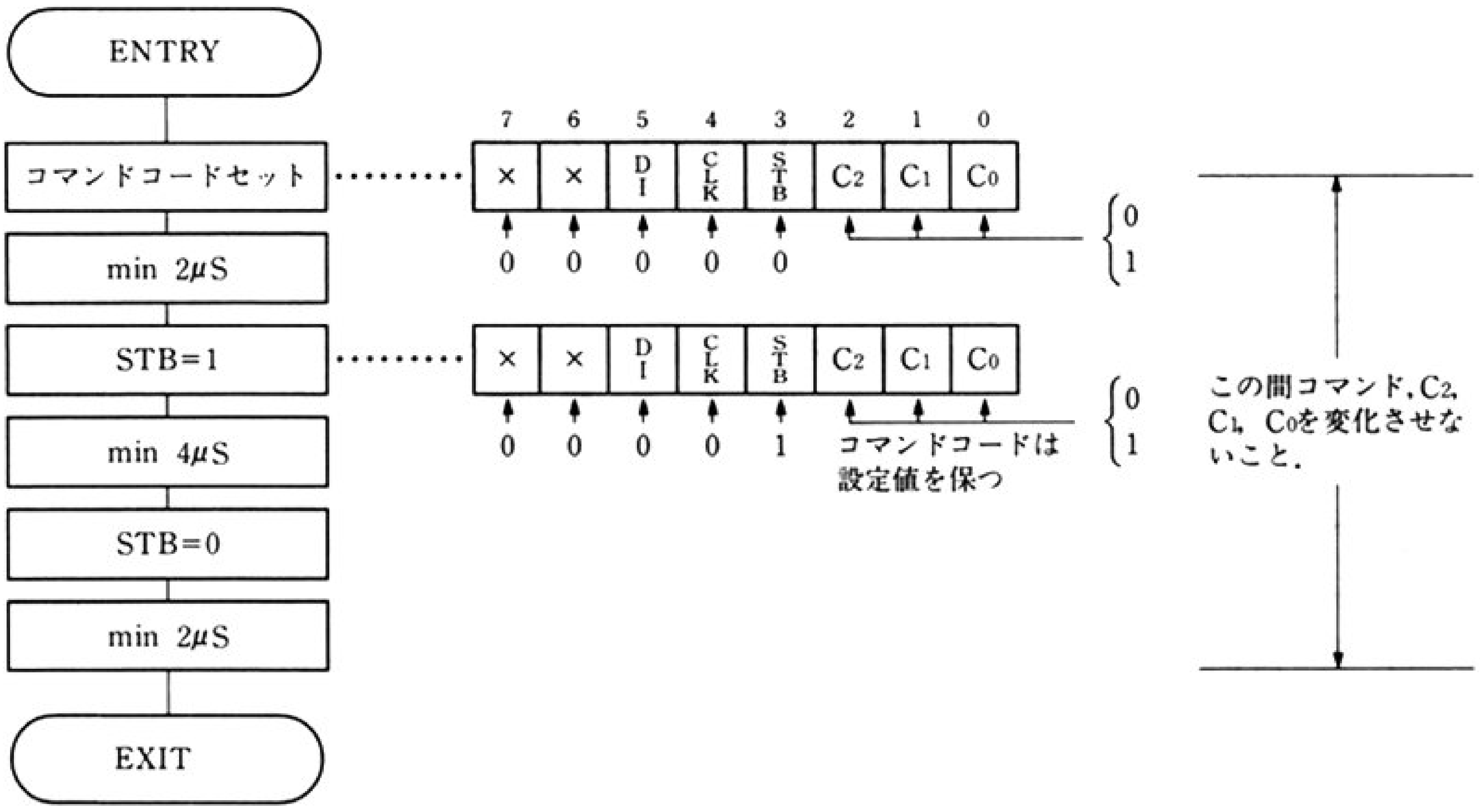
データ形式はBCDであるが,「月」のみHEXA-DECIMALである.

曜日は,次のように示される.

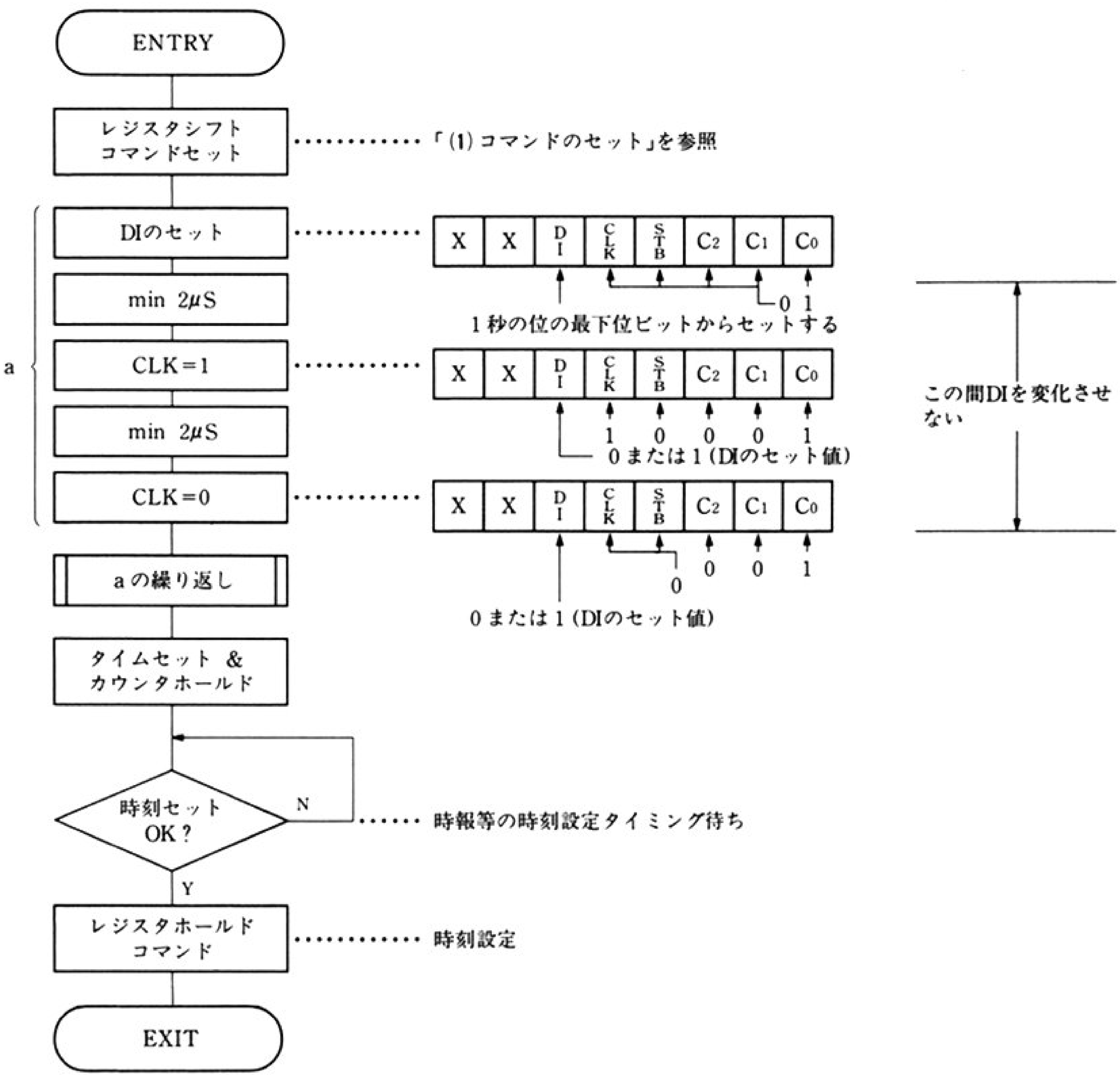
MSB ↓ … ↓ LSB		
0 0 0 0	—	日曜
0 0 0 1	—	月曜
0 0 1 0	—	火曜
0 0 1 1	—	水曜
0 1 0 0	—	木曜
0 1 0 1	—	金曜
0 1 1 0	—	土曜

4.2 使用方法

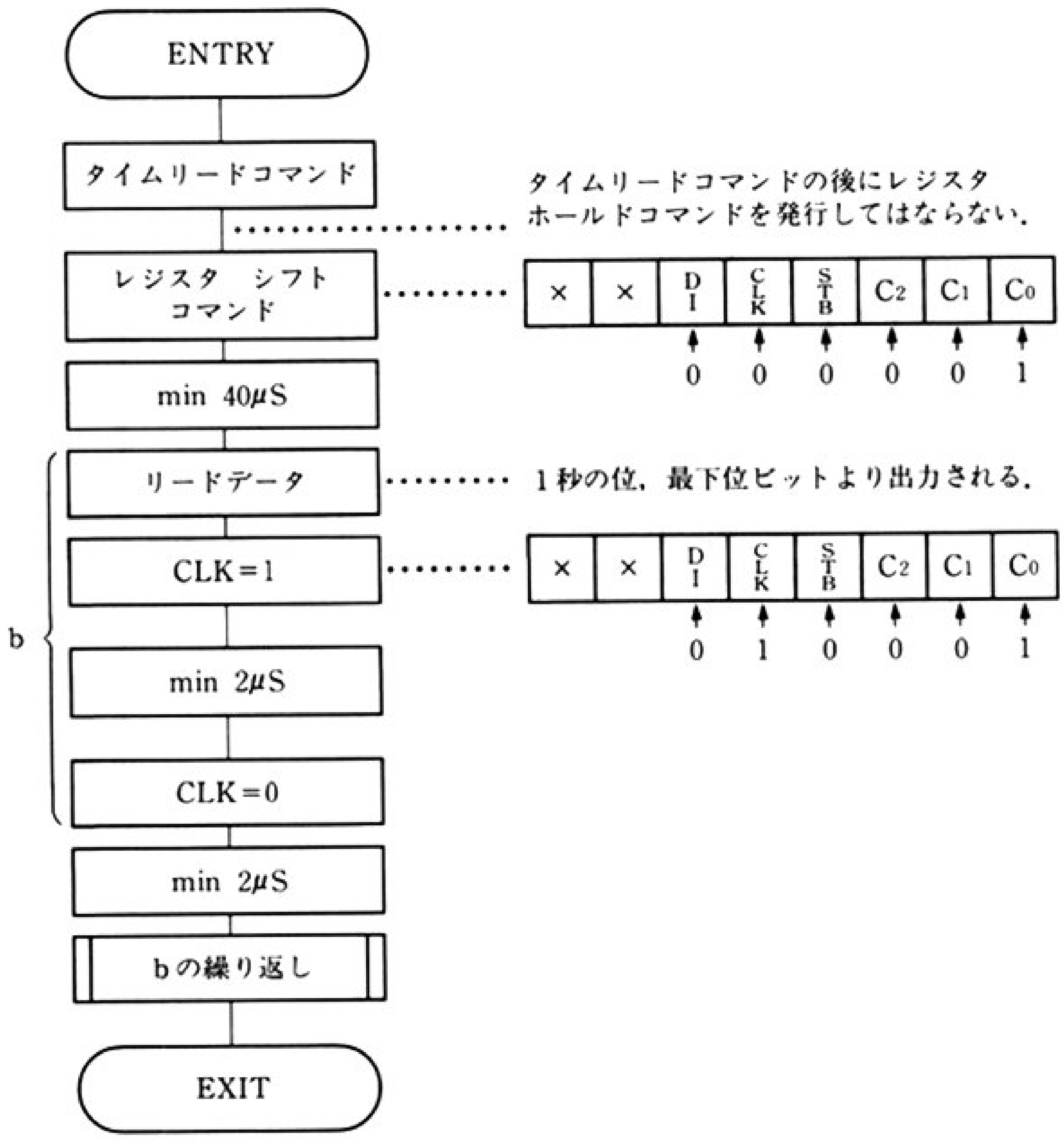
(1) コマンドのセット



(2) 時刻の設定



(3) 時刻の読み出し


ENTRY
タイムリードコマンド
タイムリードコマンドの後にレジスタホールドコマンドを発行してはならない.
レジスタ　シフトコマンド
× × DI CLK STB C2 C1 C0
0 0 0 0 0 1
min 40μS
リードデータ
1秒の位，最下位ビットより出力される.
CLK=1
× × DI CLK STB C2 C1 C0
0 1 0 0 0 1
b
min 2μS
CLK=0
min 2μS
bの繰り返し
EXIT

第5章
システムポートとブザー，NMI

システムポートは，各デバイス用LSIの入出力動作だけでは処理しきれない情報の入出力を行うために設けられている3つのポート(μPD8255A)である．

システムポートを介して，次のような処理を行う．

・プログラムでスピーカーの起呼／停止の制御を行う．
・カレンダ時計の読み出しを行う．
・CRTディスプレイのタイプを識別する．
・メモリエラーが起こったときの領域(標準，拡張)を識別する．
・NMI割り込みによってエラーの領域を判定する(PC-9801Uでは本機能はない)
・ディップスイッチの状態を読み出す．

5.1 I/Oアドレスと命令

命　令	I/Oポートアドレス	R/W	データ								備　考
			D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0	
ライトモード	37	W	1	0	0	1	0	0	1	0	8255のモードセット
ライトポートC	37	W	0	0	0	0	0	0	0	0/1	RXRE F/FのON/OFF 0：OFF　1：ON
	37	W	0	0	0	0	0	0	1	0/1	TXEE F/FのON/OFF 0：OFF　1：ON
	37	W	0	0	0	0	0	1	0	0/1	TXRE F/FのON/OFF 0：OFF　1：ON
	37	W	0	0	0	0	0	1	1	0/1	スピーカ　F/FのON/OFF 0：ON　1：OFF
	37	W	0	0	0	0	1	0	0	0/1	メモリチェックEnableのON/OFF 0 : Disable, 1 : Enable(注1)
	37	W	0	0	0	0	1	1	0	0/1	プリンタのPSTB信号マスクF/FのON/OFF(注2) 0：イネーブル，1：マスク
ライトポートC	35	W	×	(注2)PSTBM	×	(注1)MCKEN	BUZ	TXRE	TXEE	RXRE	PORT Cの信号は本命令でもON/OFF可
リードポートC (診断用)	35	R	×	(注2)PSTBM	×	(注1)MCKEN	BUZ	TXRE	TXEE	RXRE	PORT Cの状態を読み取る．
リードポートB	33	R	$\overline{CI}$	$\overline{CS}$	$\overline{CD}$	INT3	CRTT	0	EMCK	CDAT	PORT Bを通して各種信号を読み取る．
リードポートA	31	R	$\overline{SW8}$	$\overline{SW7}$	$\overline{SW6}$	$\overline{SW5}$	$\overline{SW4}$	$\overline{SW3}$	$\overline{SW2}$	$\overline{SW1}$	PORT Aを通して各種スイッチ信号を読み取る．

×印：不定
注1：メモリチェックEnable (MCKEN)は，PC-9801/E/F/Mのみで使用．
注2：プリンタRST信号マスクF/F (PSTBM)は，PC-9801ではポート94HのD4ビットを使用．

(1) ポートの入出力信号

① ポートA

ディップスイッチSW2の状態をCPUのIN命令により読み出すことができる．

スイッチオンで〝0″，スイッチオフで〝1″なので注意が必要である．

データビット	信　号　名	備　　　考
D^7	SW8	未使用
D^6	SW7	未使用
D^5	SW6	ON：内蔵固定ディスク切り離し　OFF：接続(注2)
D^4	SW5	ON：メモリスイッチの状態を変化させない．OFF：(注1)
D^3	SW4	ON：25行／画面　　OFF：20行／画面
D^2	SW3	ON：80文字／行　　OFF：40文字／行
D^1	SW2	ON：ターミナルモード OFF：BASIC
D^0	SW1	常に OFF

注1：メモリスイッチをシステム既定値で初期化する．
注2：PC-9801F3/M3/VM4 のみで使用．

② ポートB

ポートに入力される外部信号を CPU の IN 命令によって読み出すことができる．

データビット	信　号　名	備　　　考
D^7	$\overline{CI}$(RS-232C)	RS-232C　CI 信号(PC-9801 では未使用)
D^6	$\overline{CS}$(RS-232C)	RS-232C　CS 信号
D^5	$\overline{CD}$(RS-232C)	RS-232C　CD 信号
D^4	INT3	固定ディスク　INT 信号
D^3	CRT　TYPE	1：高解像度，0：標準解像度
D^2	内部 RAM パリティエラー	標準 RAM のパリティエラー(PC-9801 のみ)
D^1	外部 RAM パリティエラー	拡張 RAM のパリティエラー(PC-9801U では未使用)
D^0	カレンダ時計の読み出しデータ	

③ ポートC

CPU からのビットセット／リセット命令によってビット単位に制御される．

ポートCはリセット時(電源投入またはリセットキー押下)は入力モードになるので，必ず各制御 F/F を初期設定する必要がある．

データビット	信　号　名	備　　　考
D^7	未使用	
D^6	PSTB マスク	プリンタの $\overline{PSTB}$ 信号のマスク
D^5	未使用	
D^4	メモリチェック Enable	1：エラー登録する(注1)，0：エラー登録しない
D^3	ブザー制御 F/F	1：ブザー停止，0：鳴動
D^2	TXR　Enable　F/F	RS-232C の TXRDY による割り込みの Enable　(注2)
D^1	TXE　Enable　F/F	RS-232C の TXEMPTY による割り込みの Enable　(注2)
D^0	RXR　Enable　F/F	RS-232C の RXRDY による割り込みの Enable　(注2)

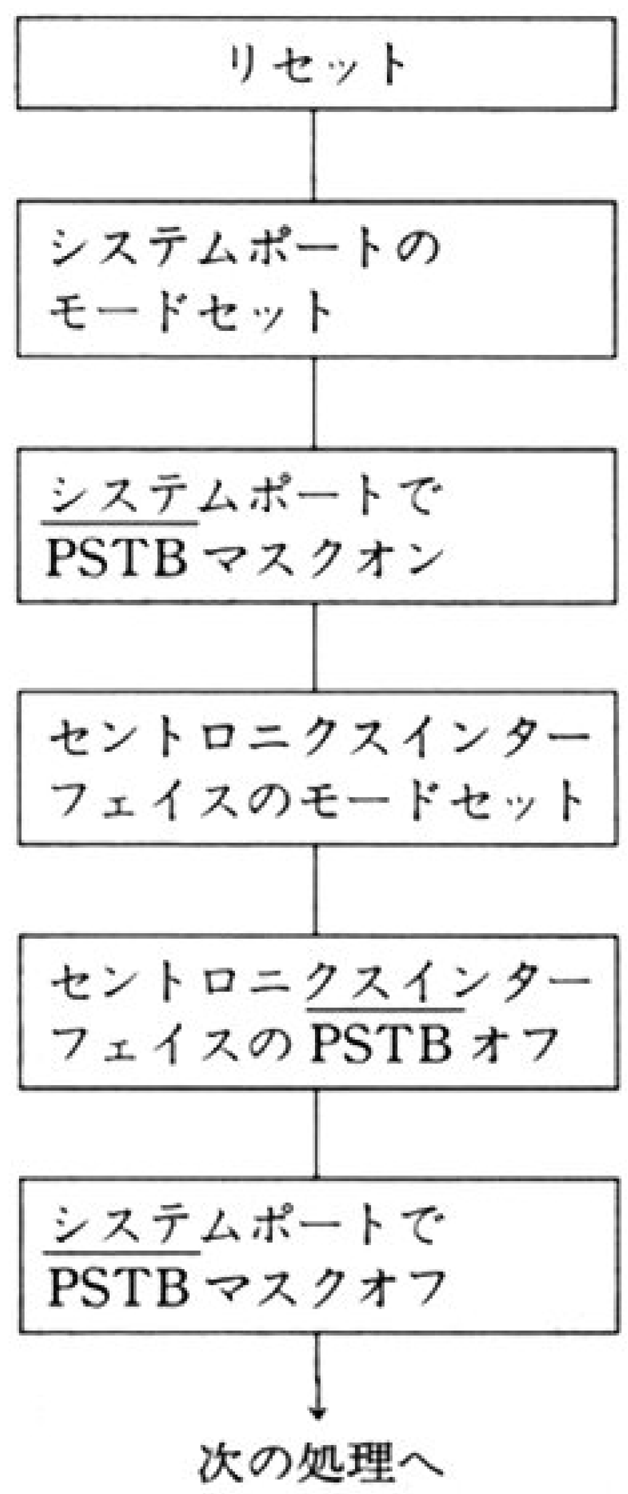
注1：ポートBの D^1 ビットに登録する(PC-9801/E/F/M でのみ使用)．
注2：1：対応した信号の割り込みを可能にする．
　　0：対応した信号が〝1〟になっても割り込みを発生させない．

④ μPD8255のモード設定(ライトモード　I/Oポートアドレス　37H)

モード設定の順序により，セントロニクスインターフェイスの$\overline{\text{PSTB}}$が出て，誤動作することがあるため，モード設定時，$\overline{\text{PSTB}}$をマスクする必要がある．モード設定は次のいずれかの手順によること．

a）マスクセット不要

b）マスクセット必要



5.2　NMI(Non Maskable Interrupt) F/F

(PC-9801Uでは本機能はない)

命　令	I/Oポートアドレス	R/W
セット	52	W
リセット	50	W

本F/Fは〝1〟の時，RAM(拡張ボード)のパリティエラーが起きた場合，NMIを発生させる．本F/Fが〝0〟ならば，上記パリティエラーが起こってもCPUには割り込みが発生しない．

なお本F/Fとは無関係に，ポートBのD1ビットを読み出すことにより，拡張RAMのパリティエラーが起こったかどうかを判別することが出来る(PC-9801/E/F/Mでは，ポートCのD4ビットが〝1〟である時のみ)．

5.3　ブザーの使用方法

●ブザーサブルーチンの例

エントリポイント　SOUND

BH : LONG SOUND 数

BL : SHORT SOUND 数

```
            ∫
        MOV     BX, 0201H   ; 2 LONG SOUND AND 1 SHORT SOUND
        CALL    SOUND
            ∫
```

```
SOUND:  PUSHF
        CLI
        PUSH    AX
        PUSH    CX
        PUSH    DX
        OR      BH, BH
        JZ      SSOUND
    ;……LONG SOUND……
LSOUND: MOV     DL, 8 …2秒間鳴らすようにセット
        CALL    SPEAKER
        DEC     BH
        JNZ     LSOUND
SSOUND: OR      BL, BL
        JZ      ENDSND
SSND:   MOV     DL, 1  …0.3秒間鳴らすようにセット
        CALL    SPEAKER
        DEC     BL
        JNZ     SSND
ENDSND: POP     DX
        POP     CX
        POP     AX
```

```
            POPF
            RET
SPEAKER :   XOR     CX, CX
            MOV     AL, 06H
            OUT     37H, AL   …ブザーの起呼(ポートCを使用)
SS1 :       LOOP    SS1
            DEC     DL
            JNZ     SS1
            MOV     AL, 07H
            OUT     37H, AL   …ブザーの停止(ポートCを使用)
SS2 :       LOOP    SS2   …0.5秒待つ
SS3 :       LOOP    SS3
            RET
```

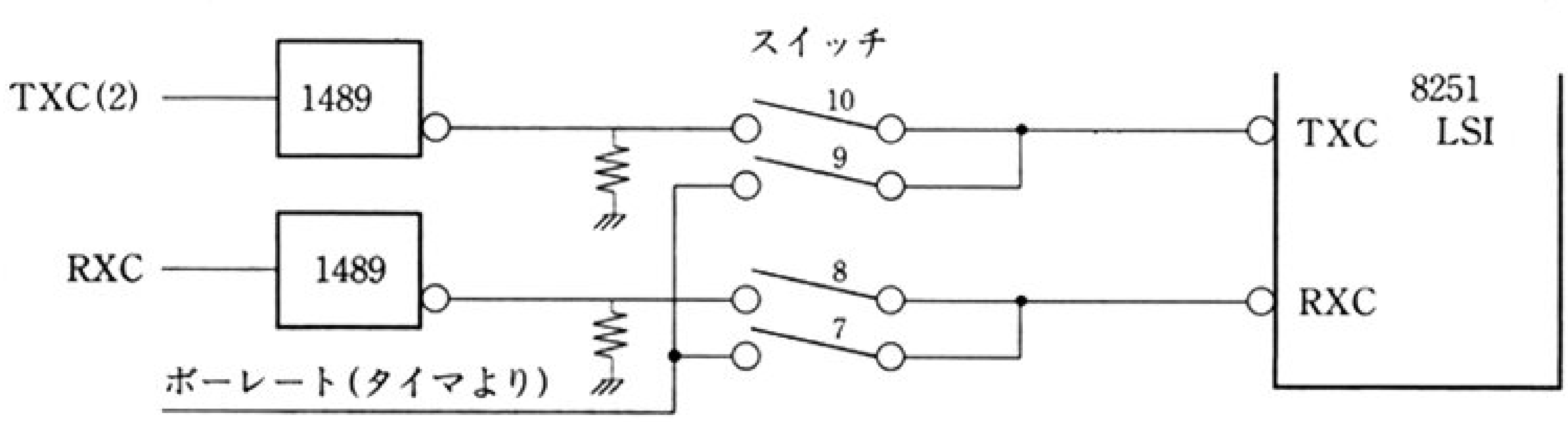
5.4 ハードウェアスイッチ
（ディップスイッチ　SW1，UV/VM/VF の場合 SW1，SW3）

システムポートから見えるディップスイッチ SW2 の他に，次に示す機能を設定するスイッチがある．ソフトウェアからこれらのスイッチは見えないので意識する必要はないが PC-9800 シリーズハードウェアの使用に際しては，その機能を知っていなければならない．

(1) PC-9801/E/E/M

	スイッチ番号	目　的	ON	OFF
SW1	1	ディスプレイの種類	専用高解像度ディスプレイ使用	標準ディスプレイ(専用高解像度ディスプレイ以外)の使用
	2	モノクロディスプレイの出力画面選択	グラフィック第1画面だけを表示する	ON にするときは，どれか1つを ON にする．同時に2つ以上を ON にすることはできない．
	3		グラフィック第2画面だけを表示する	
	4		グラフィック第3画面だけを表示する	
	5		テキスト画面だけを表示する	
	6		テキスト画面とグラフィック第1，2，3画面すべての MIX 表示をする	
	7	RS-232C の伝送速度(ボーレート)を決めるためのタイマ選択(注)	本体内のタイマを使用する	本体内のタイマを使用しない
	8		モデムからの受信タイミング (RS232C コネクタの RXC) を使用する	モデムからの受信タイミングを使用しない
	9		本体内のタイマを使用する	本体内のタイマを使用しない
	10		モデムからの送信タイミング2 (RS232C コネクタの TXC (2)) を使用する	モデムからの送信タイミング2を使用しない

注：スイッチ7と9は同時に ON/OFF，スイッチ8と10は同時に ON/OFF し，かつスイッチ7，9とスイッチ8，10は Alternate にセットすること．
（スイッチ7，9とスイッチ8，10を同時に ON または OFF してはいけない）



(2) PC-9801U/UV/VF/VM

	スイッチ番号	目的	ON	OFF
SW1	1	ディスプレイの種類	専用高解像度ディスプレイの使用	標準ディスプレイ(専用高解像度ディスプレイ以外)の使用
	2	スーパーインポーズ機能の選択	スーパーインポーズ機能を使用する	スーパーインポーズ機能を使用しない
	3	プラズマディスプレイの使用の指定	使用する	使用しない
	4	フロッピィディスク機能の選択	内蔵フロッピィディスク #3，#4 外付けフロッピィディスク #1，#2	内蔵フロッピィディスク #1，#2 外付けフロッピィディスク #3，#4
	5	RS-232Cの伝送速度(ボーレート)を決めるためのタイマ選択	モデムからのタイミングを使用する (同期，SYNCモード)	本体内蔵のタイマを使用する (非同期，ASYNCモード)
	6	未使用		
	7	未使用		
	8	N_{88}-BASIC(86)システムにおけるグラフィック機能の選択	拡張グラフィックモードを選択する	基本グラフィックモードを選択する(PC-9801 E/F/Mと互換)

	スイッチ番号	目的	ON	OFF
SW3	1	内蔵フロッピィディスクの動作指定	固定モード	自動切換モード
	2		640KBモード	1MBモード
	3 4 5 6 7	未使用		
	8	CPUの指定	8086モード (PC-9801-23 8086ボードが必要)	μPD70116 (V30) モード

注：SW3はPC-9801UV/VF/VMのみ，PC-9801UVにおいてSW3の8は無効．PC-9801VFにおいてSW3の1，2は無効．SW3-2は，SW3-1が固定モードの時に有効

なお，PC-9801UVでは，次のスイッチも特別な意味を持つ(これ以外は他機種と同等)．

●同期モードの設定

SW1-5	SW1-6	TXC	RXC	通信方式
OFF	OFF	BCI	BCI	調歩同期モード
ON	OFF	ST2	RT1	同期モード
OFF	ON	BCI/16	RD Clock	同期刻時機構
ON	ON	BCI	RT1	同期モード

BCI：8253チャンネル2の出力(ボーレートクロック)
RD Clock：同期刻時機構による Read Clock
ST2：モデムより供給される送信エレメントタイミング
RT1：モデムより供給される受信エレメントタイミング

●グラフモードの設定

SW2-8	
ON	GDC 5MHzモードを使用する
OFF	GDC 2.5MHzモードを使用する

注：通常OFFの状態で使用する

第6章
キーボード

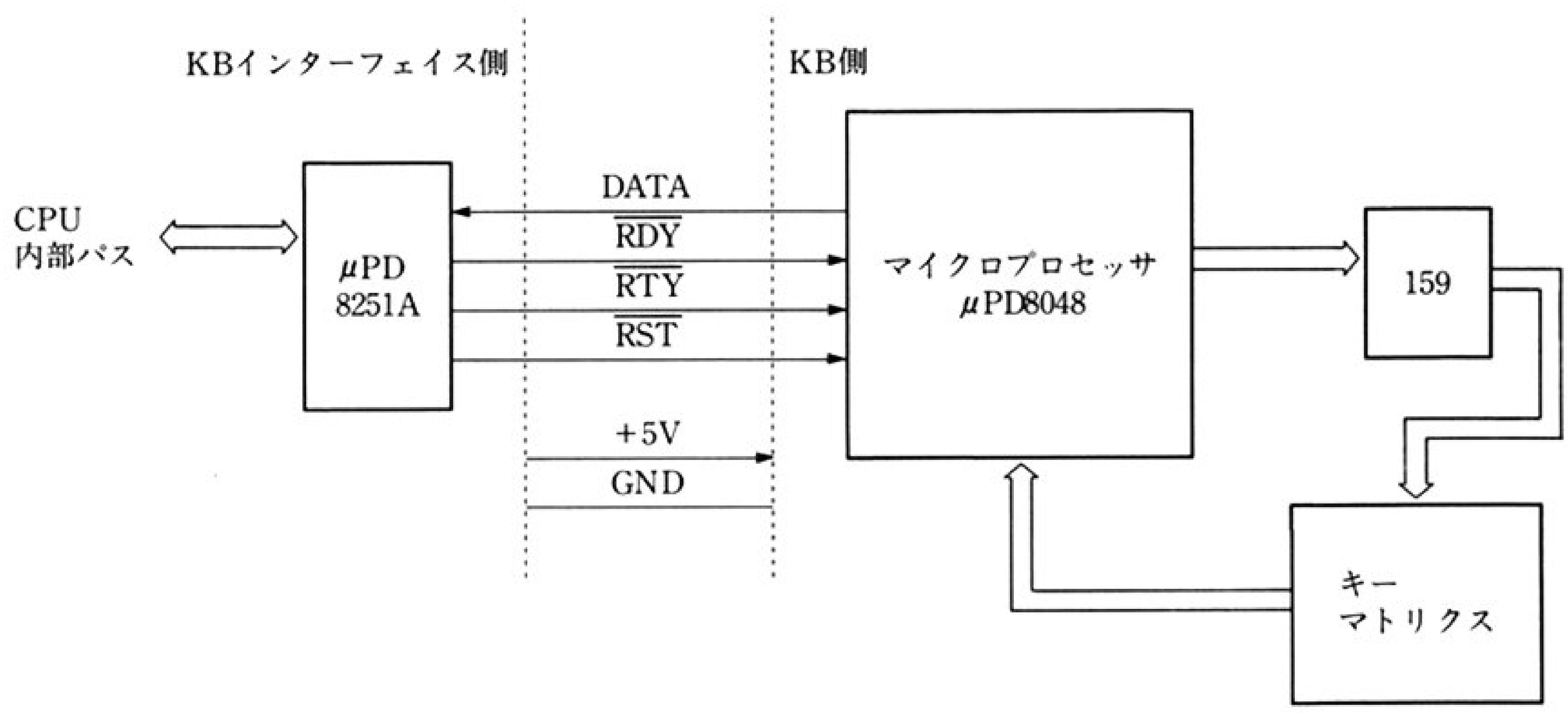
6.1 キーボードインターフェイス

キーボード(以下KBと表記)はシステムユニットとは分離した別のユニットで構成されている．KBはシステムユニットの背面(または前面)にあるコネクタとカールケーブルで接続されている．ケーブルにはKBとシステムユニット間の制御信号，データ信号の他にKBの+5V電源が含まれている．KBにはμPD8048マイクロプロセッサが内蔵されている．KBの100個のキーは大別すると，コントロールキー，プログラム可能なファンクションキー，シフトキー，ANKキーの4つのグループに分けられる．

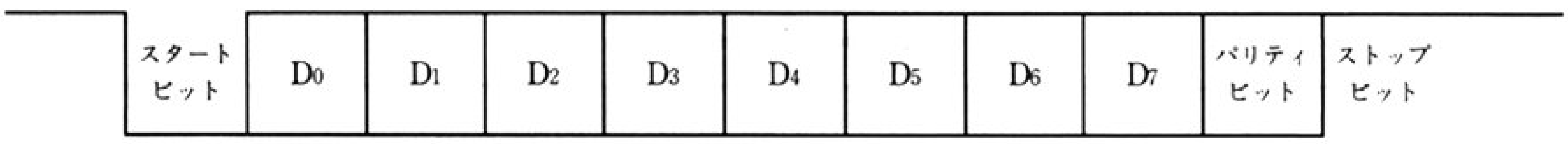
システムユニット内のKBインターフェイス制御部には，KBからのビットシリアルなデータを受信してバイトパラレルなデータに変換するためにμPD8251Aが使用されている．

通信は調歩式(アシンクロナスモード)で行われ，シリアルデータにはキーコードとキー状態(キーが押下されている／キーが離されている)が直接読み出される．転送速度は19.2KBPSである．

(1) KBインターフェイス ブロック図

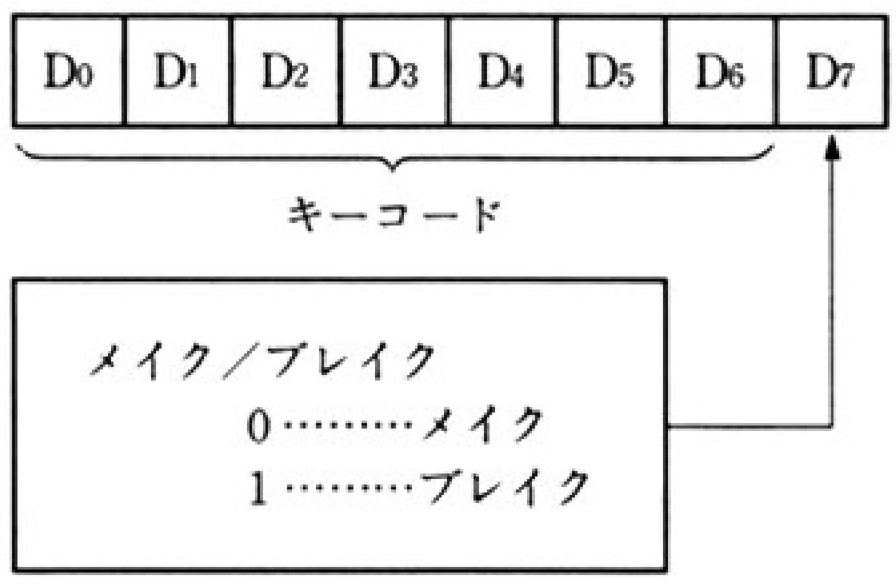


(2) シリアルデータのビットフォーマット



- スタートビット ──── 1ビット
- データ長 ──── 8ビット
- パリティビット ──── ODDパリティ
- ストップビット ──── 1ビット

(3) データフォーマット



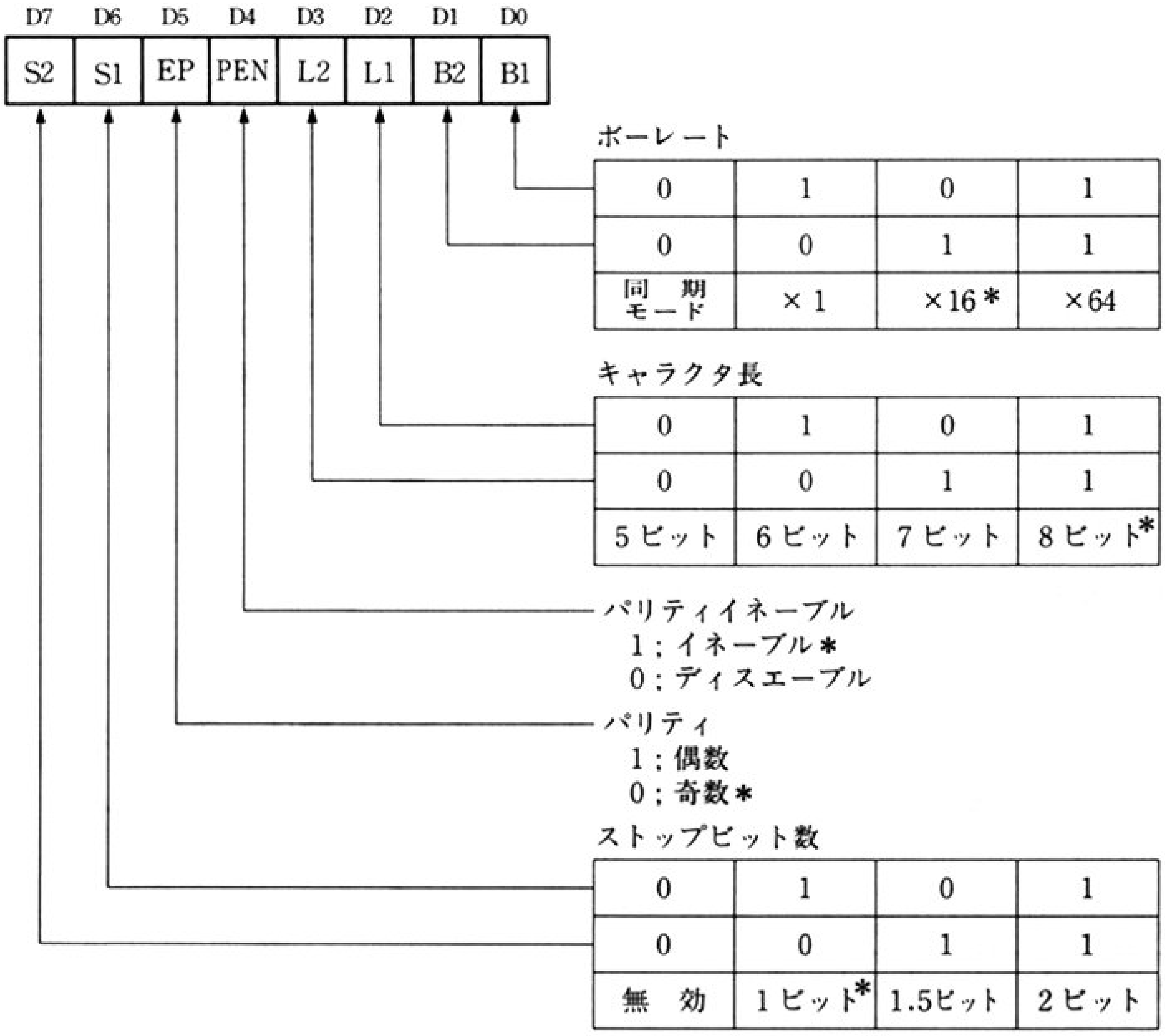
注：メイクはキーが押下された時の割り込みを示し，ブレイクは
　　キーが離された時の割り込みを示す．

6.2 I/O アドレスと命令

命　　令	I/O ポート アドレス	R/W	機　　　能
(モード／コマンド) ライト	43	W	モードセット コマンドセット
データ　リード	41	R	μPD8251A にロードされた1バイトデータを読み出す
ステータス　リード	43	R	μPD8251A のステータスを読み出す

(1) モードライト

μPD8251A の一般的特性を設定するための動作である．μPD8251A の内部または外部のリセット動作後に続く必要がある．モードライト後はコマンドライトが可能になる．



注：＊システム既定値　5EH

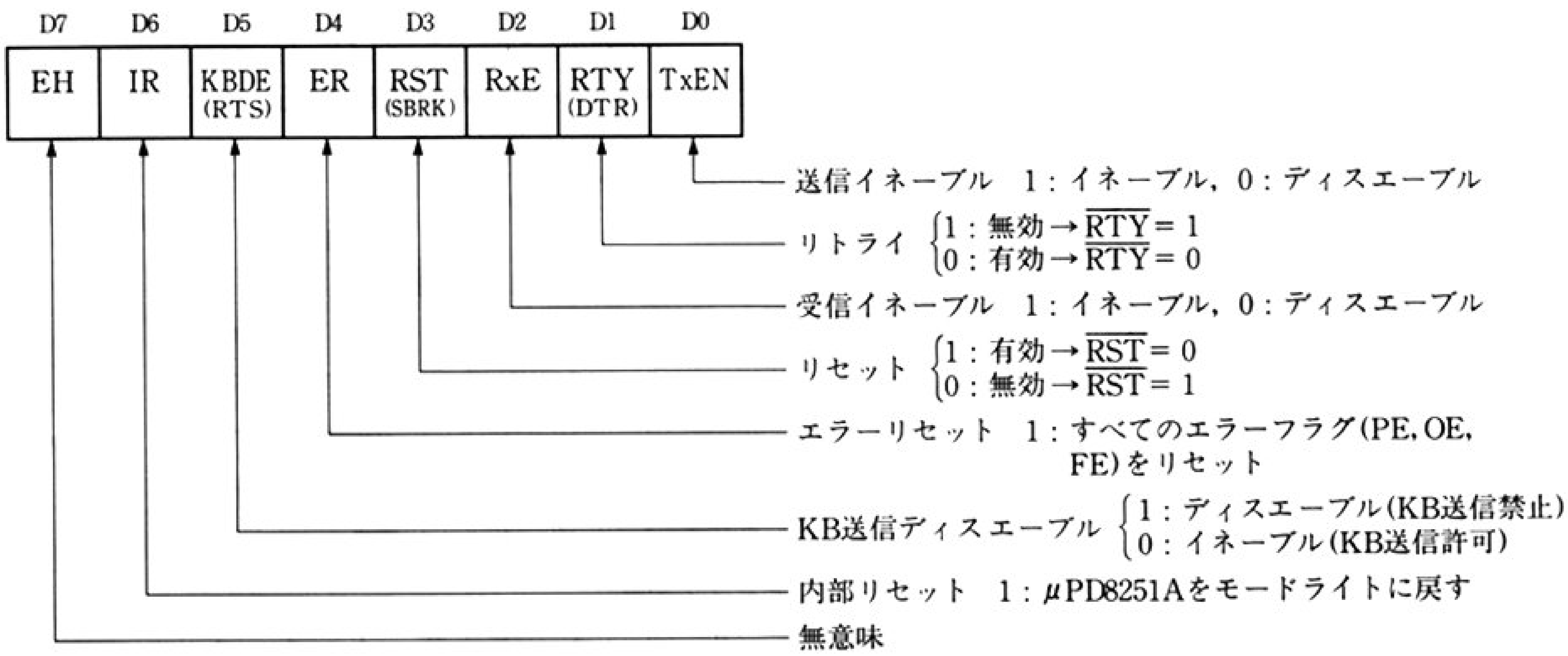
(2) コマンドライト

コマンドライトはモードライトの後に続ける必要がある．コマンドライトは実際の動作を制御する．送／受信の許可，エラーのリセット，KB 制御等のファンクションは，コマンドライトによって設定される．一度モードライトが行われると，それ以降の制御書き込みはコマンドライトとして受け取られる．内部または外部のリセット動作が行われた直後の制御書き込みのみがモードライトとなる．

μPD8251Aの汎用出力ポートである$\overline{\text{RTS}}$，$\overline{\text{DTR}}$を用いて，KB送信ディスエーブル機能，KBインターフェイスのリトライ信号を実現している．また，μPD8251AからBREAKキャラクタを送出することにより，KBインターフェイスの$\overline{\text{RST}}$信号を作っている．したがって，

① KB送信ディスエーブルのセット，リセット
② $\overline{\text{RTY}}$出力のON，OFF
③ $\overline{\text{RST}}$出力ON，OFF

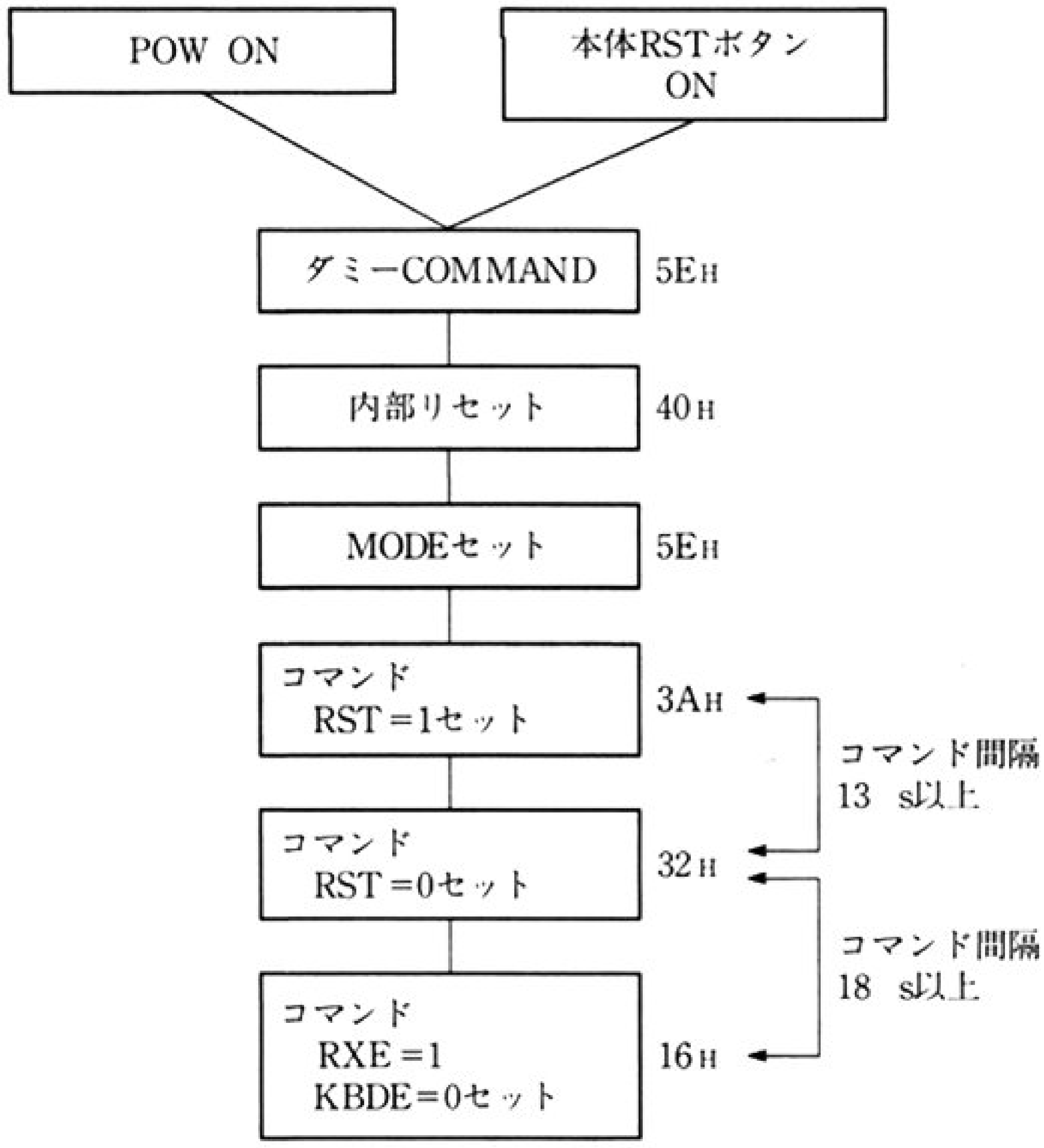
を行う場合はコマンドライトを行わなければならない．

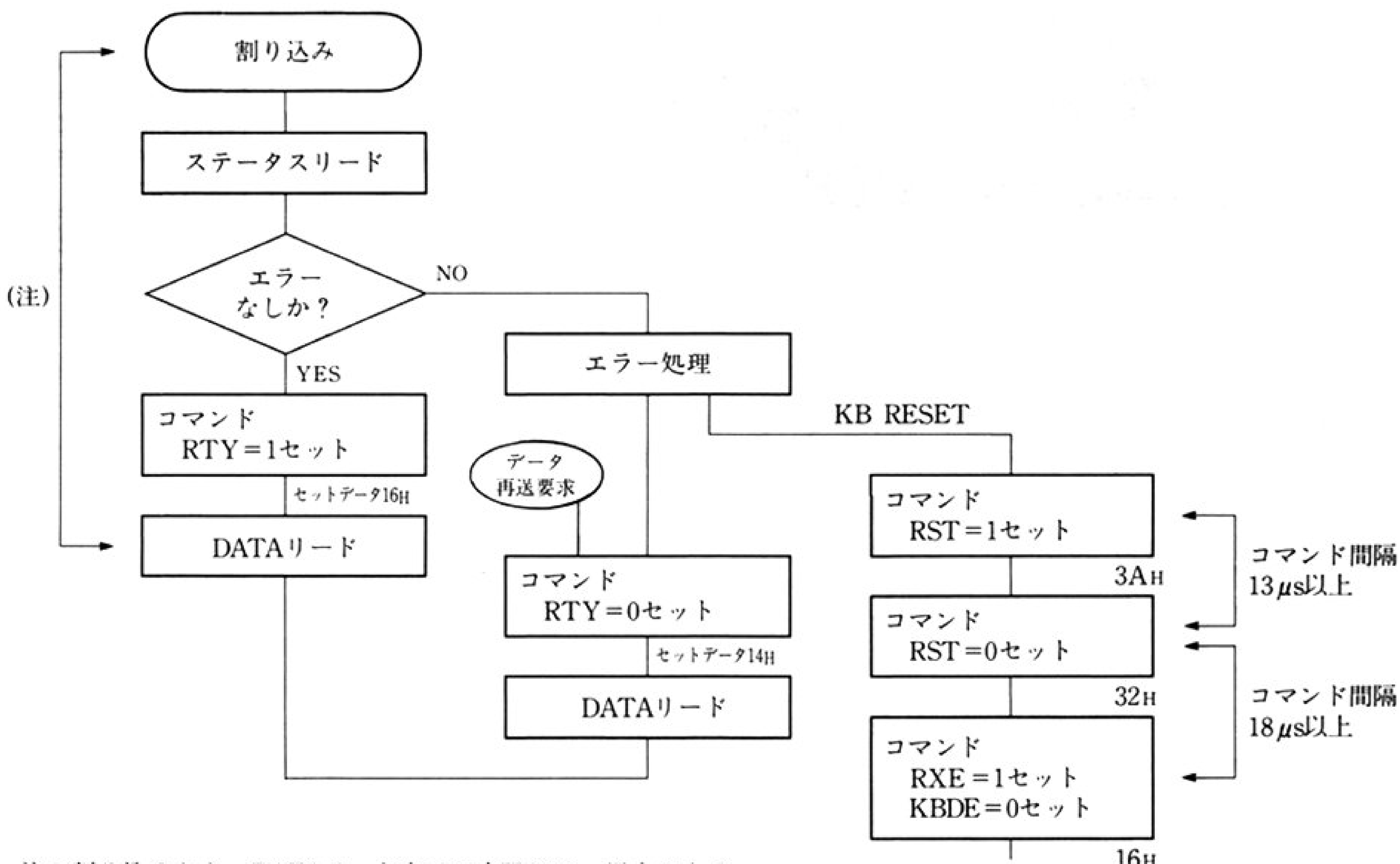


(3) ステータスリード

μPD8251Aは，動作中ならばいつでも，デバイスのステータスを読み出せる．ステータスの読み出し中はステータスの更新は禁止される．ステータスの更新は，ステータスに影響を与える事象が起こってから最大28クロック周期の遅延があることに注意すること．

(4) 使用方法



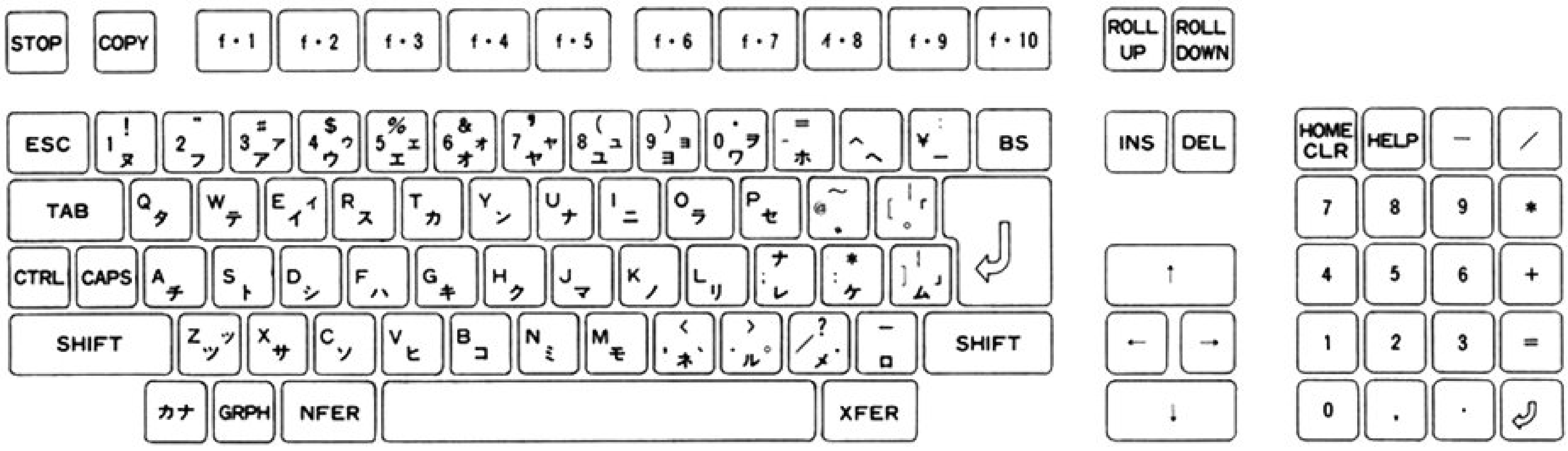


注：割り込みから，DATAリードまでの時間が37μs以上になる必要がある．(KBに対して$\overline{\text{RDY}}$＝1のパルス幅が37μs以上必要となる)

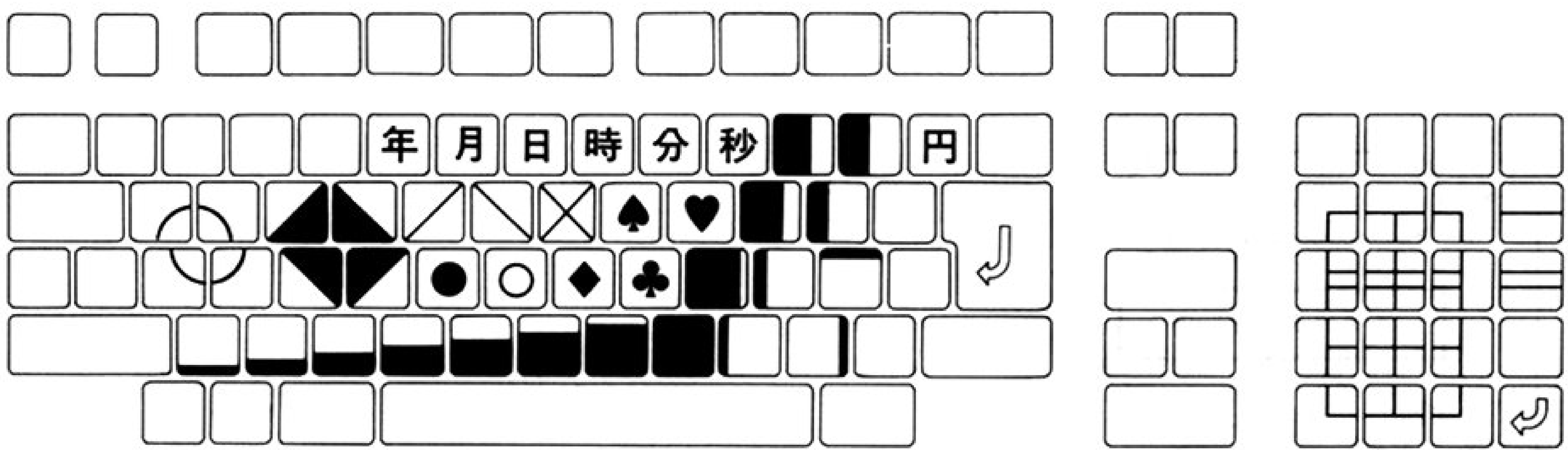
6.3　キー配列とキーコード

(1) キー配列

●標準のキー配列



●グラフィックシンボルのキー配列



注：PC-9801/F/F/Mは NFER キーを持たない．
　PC-9801では，キートップに「{, }, ~, ¦」の4種の刻印が無い．

(2) キーコード

D7	D6	D5	D4								
Make D7				0	0	0	0	0	0	0	0
Make D6				0	0	0	0	1	1	1	1
Make D5				0	0	1	1	0	0	1	1
Make D4				0	1	0	1	0	1	0	1
D3 D2 D1 D0				0	1	2	3	4	5	6	7
0 0 0 0	0			ESC	Q タ	F ハ	< , 、 ネ	−	.	STOP	SHIFT
0 0 0 1	1			1 ! ヌ	W テ	G キ	> . 。 ル	／	NFER	COPY	CAPS
0 0 1 0	2			2 " フ	E ィ イ	H ク	／ ? ・ メ	7		f･1	カナ
0 0 1 1	3			3 # ァ ア	R ス	J マ	― ロ	8		f･2	GRPH
0 1 0 0	4			4 $ ゥ ウ	T カ	K ノ	△	9		f･3	CTRL
0 1 0 1	5			5 % ェ エ	Y ン	L リ	XFER	*		f･4	
0 1 1 0	6			6 & ォ オ	U ナ	; + レ	ROLL UP	4		f･5	
0 1 1 1	7			7 ' ャ ヤ	I ニ	: * ケ	ROLL DOWN	5		f･6	
1 0 0 0	8			8 (ュ ユ	O ラ	] } 」 ム	INS	6		f･7	
1 0 0 1	9			9) ョ ヨ	P セ	Z ッ ツ	DEL	+		f･8	
1 0 1 0	A			0 ヲ ワ	@ ~ ゛	X サ	↑	1		f･9	
1 0 1 1	B			− = ホ	[{ 「 ゜	C ソ	←	2		f･10	
1 1 0 0	C			^ ヘ	↵	V ヒ	→	3			
1 1 0 1	D			¥ ¦ ー	A チ	B コ	↓	=			
1 1 1 0	E			BS	S ト	N ミ	HOME CLR	0			
1 1 1 1	F			TAB	D シ	M モ	HELP	,			
D3 D2 D1 D0				8	9	A	B	C	D	E	F
Break D4				0	1	0	1	0	1	0	1
Break D5				0	0	1	1	0	0	1	1
Break D6				0	0	0	0	1	1	1	1
Break D7				1	1	1	1	1	1	1	1

Make / Break	D7 D6 D5 D4 →	0 / 8	1 / 9	2 / A	3 / B	4 / C	5 / D	6 / E	7 / F
Make	D7	0	0	0	0	0	0	0	0
Make	D6	0	0	0	0	1	1	1	1
Make	D5	0	0	1	1	0	0	1	1
Make	D4	0	1	0	1	0	1	0	1
Break	D4	0	1	0	1	0	1	0	1
Break	D5	0	0	1	1	0	0	1	1
Break	D6	0	0	0	0	1	1	1	1
Break	D7	1	1	1	1	1	1	1	1

D3	D2	D1	D0		0 / 8	1 / 9	2 / A	3 / B	4 / C	5 / D	6 / E	7 / F
0	0	0	0	0								
0	0	0	1	1			●					
0	0	1	0	2			○					
0	0	1	1	3			◆					GRPH
0	1	0	0	4			♣					
0	1	0	1	5	年							
0	1	1	0	6	月							
0	1	1	1	7	日	♠						
1	0	0	0	8	時	♥						
1	0	0	1	9	分							
1	0	1	0	A	秒							
1	0	1	1	B								
1	1	0	0	C		↵						
1	1	0	1	D	円							
1	1	1	0	E								
1	1	1	1	F								

第7章

CRTディスプレイ

7.1 CRT ディスプレイの仕様

CRT コントロール部はモノクロコンポジット出力と TTL RGB 出力，アナログ RGB 出力(PC-9801U/UV/VF/VM)の 3 つのインターフェイスを持っている．また，オプションとしてライトペン，スーパーインポーズ，プラズマディスプレイ(PC-9801U/UV のみ)が使用可能である．そして CRT コントロール部の機能は次の 3 つに分けられる．すなわち，アルファベットなどの文字を表示するテキスト表示機能と，ドット単位に画像を表示するグラフィック表示機能と，日本語機能である．

(1) テキスト表示

表示文字種類	ANK(英数カナ文字　117字，特殊文字　71字)， グラフィック文字56字
表示文字容量	80字×25行，80字×20行 40字×25行，40字×20行
表示文字構成 (ドット数　横×縦)	①レターフェイス ・専用高解像度 CRT の場合(7×13，7×13)(注1) ・上記以外の CRT の場合　(6×8，6×8)(注1) ②ボディーフェイス ・専用高解像度 CRT の場合(8×16，8×20)(注1) ・上記以外の CRT の場合　(8×8，8×10)(注1)
表示機能	リバース，ブリンク，シークレット，アンダーライン，バーチカルライン，カラー8色(R. G. B)(注2)，モノクロ濃淡，文字単位に色指定可
画面メモリ	・容量　8 KB(テキスト，アトリビュート各4 KB) ・アクセス方式　CPU による直接 READ/WRITE ・GDC による描画機能なし ・パリティビットなし

注1：(　)内は，左側が25行モード，右側が20行モードの場合をあらわす．
注2：中間調表示をした場合でも，テキストの RGB は最高輝度になる．

①キャラクタジェネレータ(CG)

VRAMに格納された文字コードと，対応するアトリビュートがGDCによって読み出され，CG上のマスクROMにある文字パターンをアトリビュート制御とともにディスプレイに表示する．CGはANK117文字，特殊文字71文字，グラフィック文字56文字，簡易グラフパターン256種を発生できる．

②簡易グラフの表示文字容量

80字×25行モードの場合では160字×100行の簡易グラフの表示が可能．

③画面構成

行数，1行当りの走査線数は，GDCを直接コントロールすることによって前記以外の値を設定することができる．

(2) グラフィック表示

16色グラフィックオプション	無		有	
グラフィックモード	モノクロ	カラー	モノクロ	カラー
640×200ドット時画面数	12(6)	4(2)	16(8)	4(2)
640×400ドット時画面数	6(3)	2(1)	8(4)	2(1)
640×200時 合成できる画面数	3画面×4組 (2組)	−	4画面×4組 (2組)	−
色数　8色モード 　　　16色モード		8色／8色 8色／4096色		8色／8色 16色／4096色

注：640×400ドットは，専用高解像度ディスプレイが必要
　16色グラフィックボードはPC-9801U/VF/VMでのみ使用可能
　16色モードはPC-9801UVおよびPC-9801U/VF/VM(16色グラフィックボード使用時)のみ使用可能(アナログRGBディスプレイが必要)
　(　)内はPC-9801/Uの場合

●画面メモリ

容　量	・96Kbyte×2(32Kbyte／プレーン)(＋32KB×2)(注)
アクセス方式	・GDC7220による描画機能 ・CPUによる直接R／W 　ただしGDC描画中のCPU R/Wは不可 ・グラフィックチャージャによるR／W 　(PC-9801UV/VF/VMで使用可能，PC-9801Uではオプションにより可能) 　チャージャモード時　GDCの描画は不可

注：PC-9801UVまたはPC-9801VF/VMにて16色グラフィックボード使用時
　PC-9801Uの場合，容量は96Kbyte(＋32KB)

(3) 日本語表示

<table>
<tr><td rowspan="7">表示文字種類</td><td colspan="2">出力画面
字種</td><td>テキスト画面</td><td>グラフィック画面</td></tr>
<tr><td rowspan="4">全
角</td><td>JIS 第1水準漢字</td><td>2,965字</td><td>2,965字</td></tr>
<tr><td>JIS 第2水準漢字</td><td>3,384字</td><td>3,384字</td></tr>
<tr><td>非漢字</td><td>453字</td><td>453字</td></tr>
<tr><td>ユーザー定義文字</td><td>188字(63字)</td><td>188字(63字)</td></tr>
<tr><td colspan="2">半角</td><td>456字</td><td>219字</td></tr>
<tr><td colspan="2">¼角</td><td>——</td><td>213字</td></tr>
<tr><td>表示文字寸法
(横×縦)</td><td colspan="4">レターフェイス　全角　15×16ドット
半角　7×16ドット
¼角　6×8ドット
ボディーフェイス　全角　16×20ドット
(20行モード)　半角　8×20ドット</td></tr>
<tr><td>表示機能</td><td colspan="4">リバース，ブリンク，シークレット，アンダーライン，バーチカルライン，カラー，モノクロ濃淡表示
文字単位に色指定可
ブリンク機能は全角文字に対応</td></tr>
<tr><td>VRAM</td><td colspan="4">テキスト表示用4KB，日本語表示用4KB，アトリビュート用4KB，計12KB
グラフィックメモリ192KB(PC-9801/Uは96KB)16色グラフィックボード使用時は256KB(PC-9801Uは128KB)</td></tr>
</table>

注：日本語表示には，専用高解像度ディスプレイが必要
PC-9801/Eでは，日本語表示機能はオプション
PC-9801では，ユーザー定義文字は不可
PC-9801/E/F/Mでは，JIS第2水準はオプション
PC-9801E/F/M/Uでは，利用者定義文字63字(PC-9801Eではオプション)
16色グラフィックボードはPC-9801U/VF/VMのみ使用可(PC-9801UVでは実装済)

● 日本語キャラクタジェネレータ(KCG)

288Kバイトのマスク ROMを持ち，JIS第1水準2965字(PC-9801/Eではオプション)，JIS第2水準3384字(PC-9801/E/F/Mではオプション)，非漢字453字の文字パターンを発生することができる．また，ユーザーが自由に形を設定できる文字188字(PC-9801E/F/M/Uの場合63字．PC-9801では不可)を発生することができる．さらにオプションを実装することにより，拡張漢字384字も発生することができる．

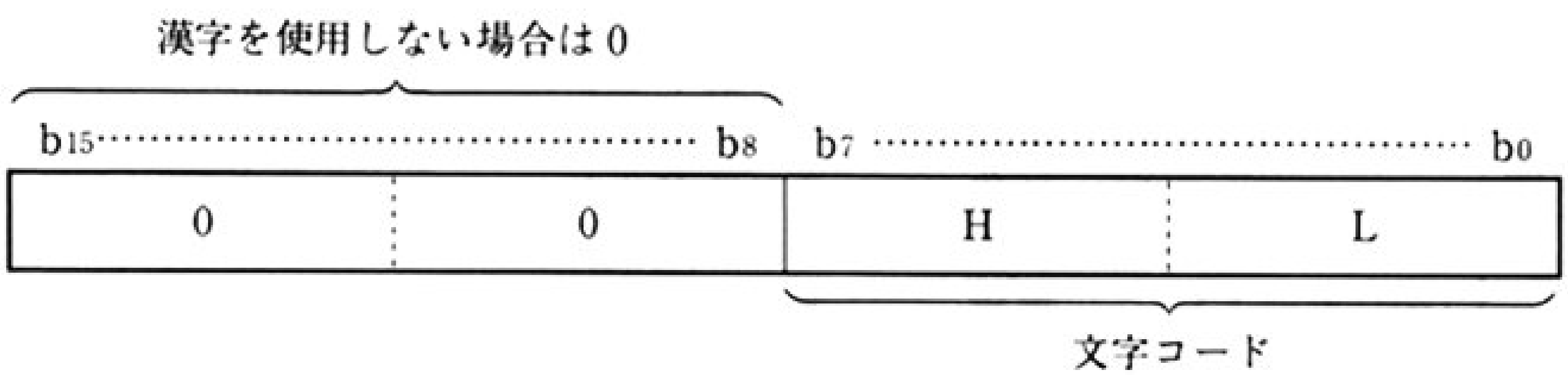
7.2 CRTインターフェイス

7.2.1 テキスト表示

(1) 文字コード表現

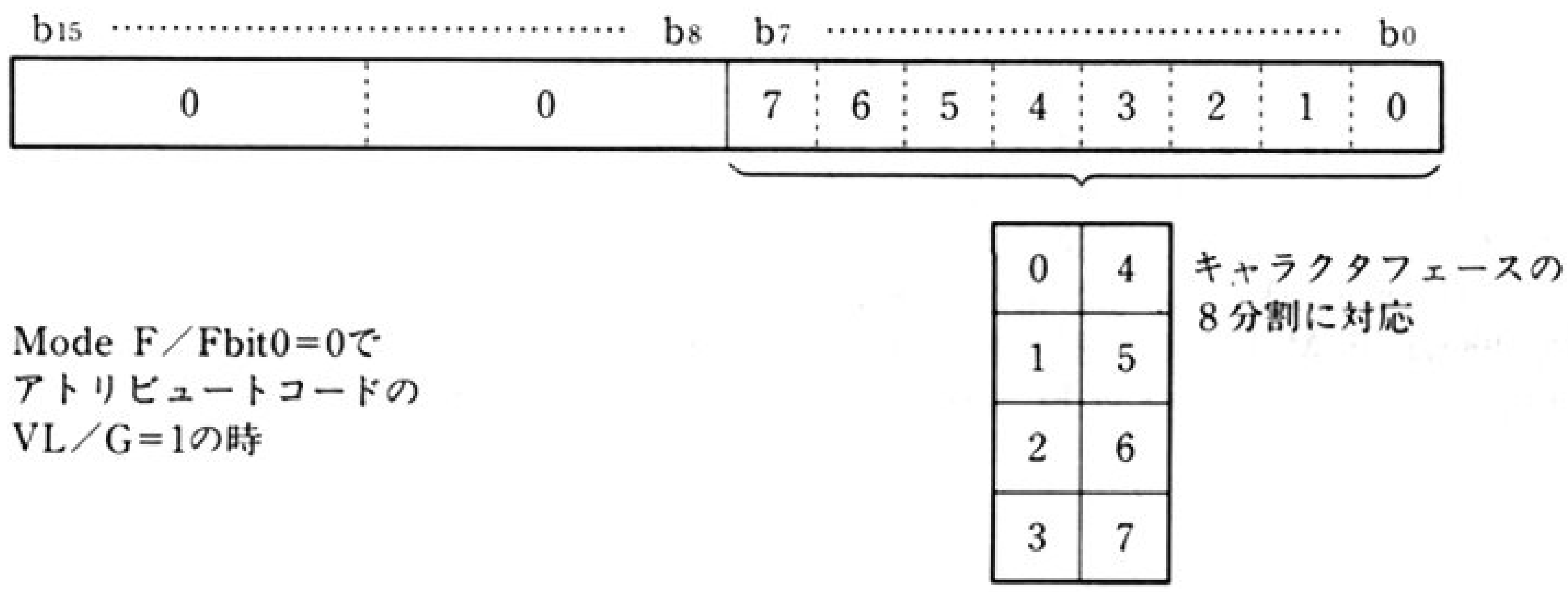
文字コードの設定は次のように行う．

① ANK

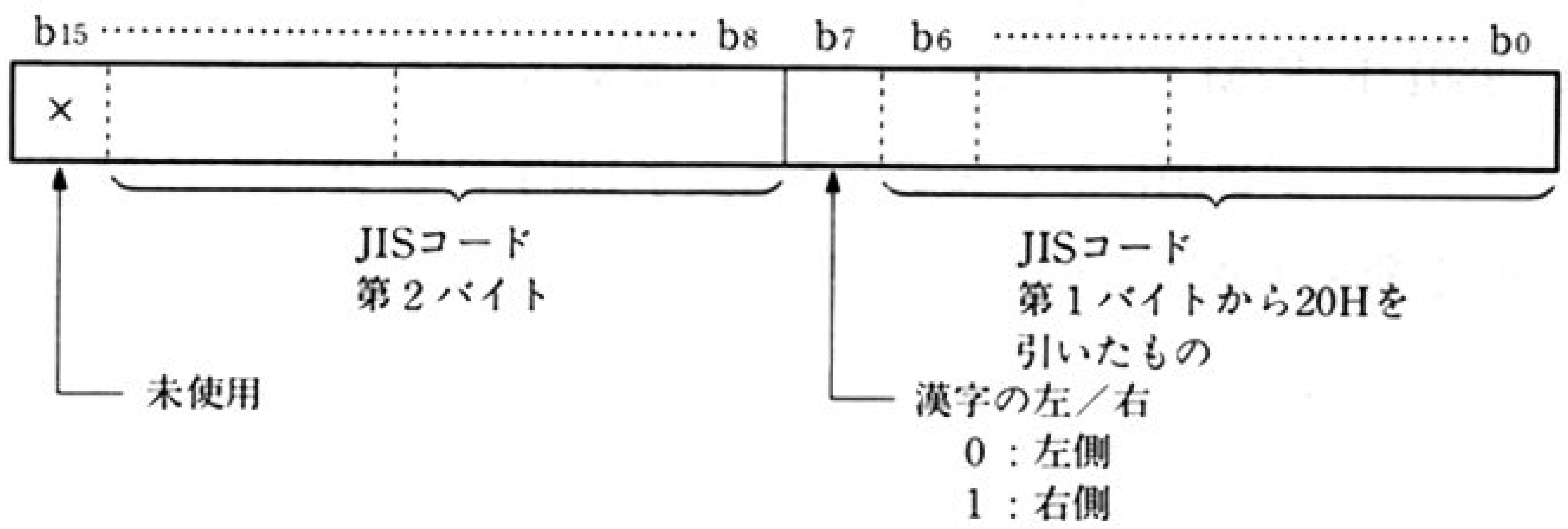


注：PC-9801／Eにおいて漢字オプションを付けていない場合，b8からb15までは存在しない

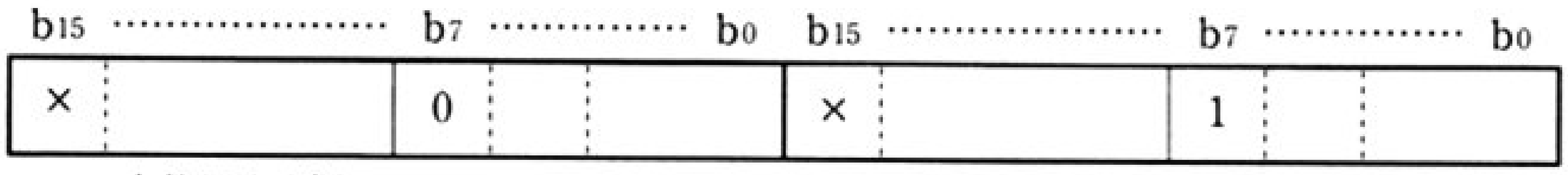
② 簡易グラフ



③ 標準漢字

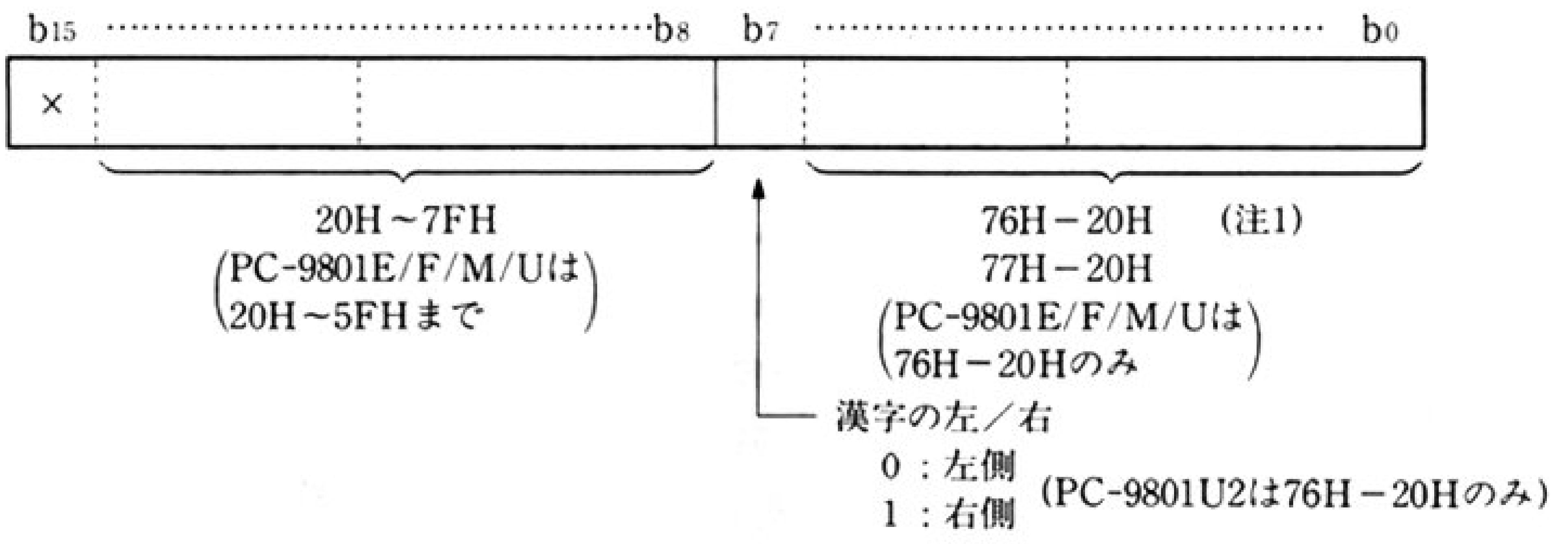


上記のように漢字のVRAM上の表現は4バイトで行われる．すなわち，次のような形式である(コード表については「ユーザーズ マニュアル」を参照すること)．



×：未使用(不定)

④ ユーザー定義文字

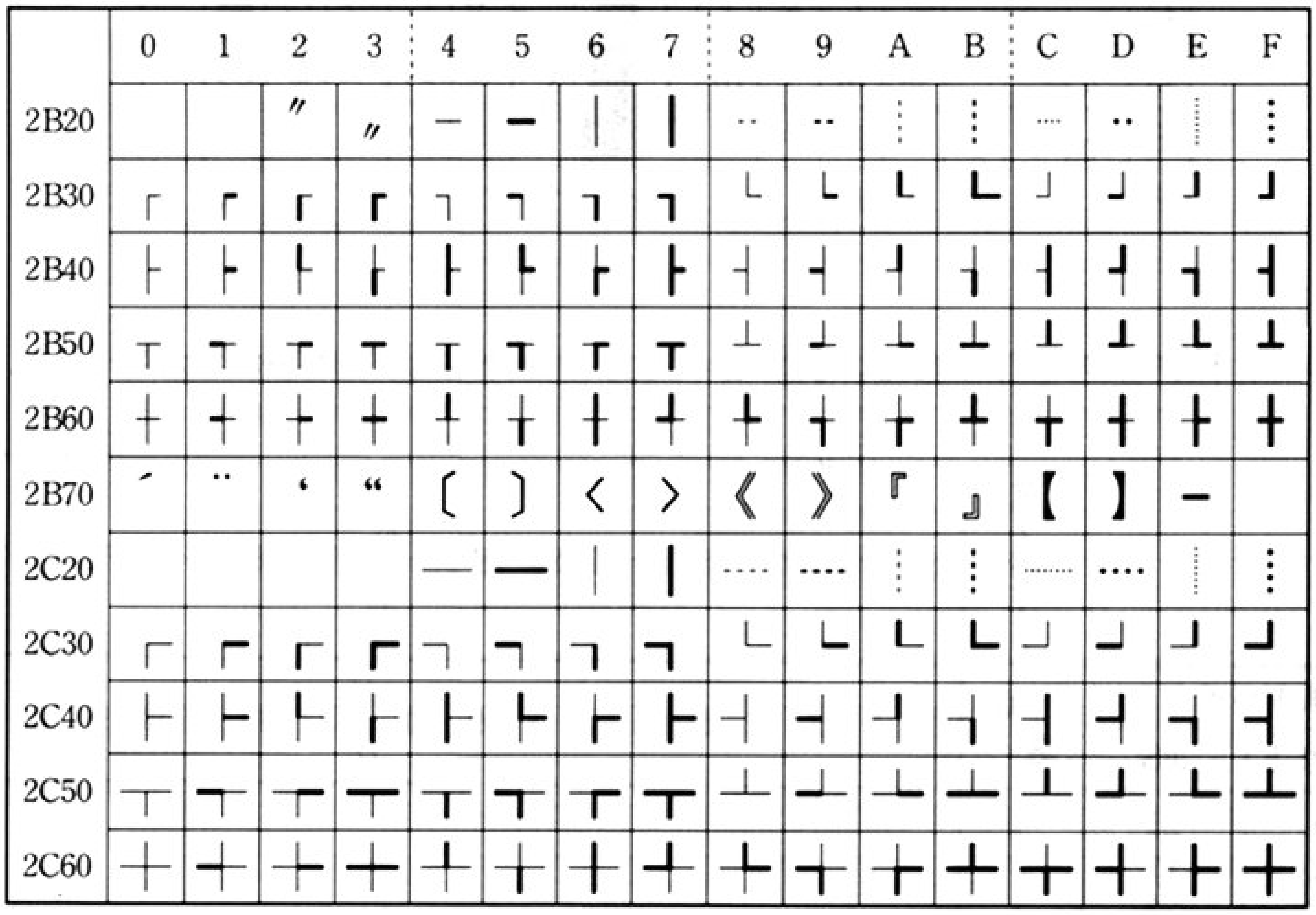


注1：76Hから20Hを引いた値

⑤ ケイ線

文字列としては以下のケイ線等が使用できる．

ただし，20行モードでは，縦方向の線はつながらない．



⑥ 表示文字種

a）第2バイト(b_{15}～b_{8})がすべてゼロの場合，次の表の文字が表示される．

上位4ビット→ / 下位4ビット↓

	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
0		DE		0	@	P	`	p				ー	タ	ミ		
1	SH	D1	!	1	A	Q	a	q			。	ア	チ	ム		円
2	SX	D2	"	2	B	R	b	r			「	イ	ツ	メ		年
3	EX	D3	#	3	C	S	c	s			」	ウ	テ	モ		月
4	ET	D4	$	4	D	T	d	t			、	エ	ト	ヤ		日
5	EQ	NK	%	5	E	U	e	u			・	オ	ナ	ユ		時
6	AK	SN	&	6	F	V	f	v			ヲ	カ	ニ	ヨ		分
7	BL	EB	'	7	G	W	g	w			ァ	キ	ヌ	ラ		秒
8	BS	CN	(	8	H	X	h	x			ィ	ク	ネ	リ	♠	
9	HT	EM	)	9	I	Y	i	y			ゥ	ケ	ノ	ル	♥	
A	LF	SB	*	:	J	Z	j	z			ェ	コ	ハ	レ	♦	
B	HM	EC	+	;	K	[	k	{			ォ	サ	ヒ	ロ	♣	
C	CL	→	,	<	L	¥	l	|			ャ	シ	フ	ワ	●	
D	CR	←	-	=	M	]	m	}			ュ	ス	ヘ	ン	○	
E	SO	↑	.	>	N	^	n	~			ョ	セ	ホ	゛		
F	SI	↓	/	?	O	_	o				ッ	ソ	マ	゜		

b）第2バイトがゼロでなければ，JIS 2バイトコードにより文字が表示される．

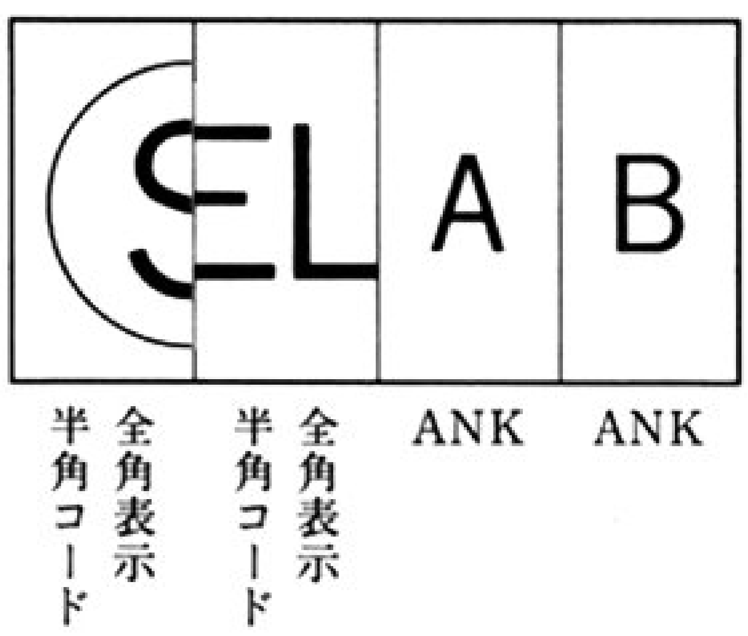
第1バイト		第2バイト	21 22 23 24 25 26 27 28 29 2A	77 78 79 7A 7B 7C 7D 7E
メモリ上	JIS	区＼点	1 2 3 4 5 6 7 8 9 10	87 88 89 90 91 92 93 94
01	21	1		
02	22	2		
03	23	3		
04	24	4		
05	25	5		
06	26	6		
07	27	7		
08	28	8		
09	29	9	この部分は半角表示(8×16)となる．その他はすべて全角．	
0A	2A	10		
0B	2B	11		
0C	2C	12		
0D	2D	13		
0E	2E	14		
	4B	44		
2C	4C	45		
2E	4E	46		
2F	4F	47		

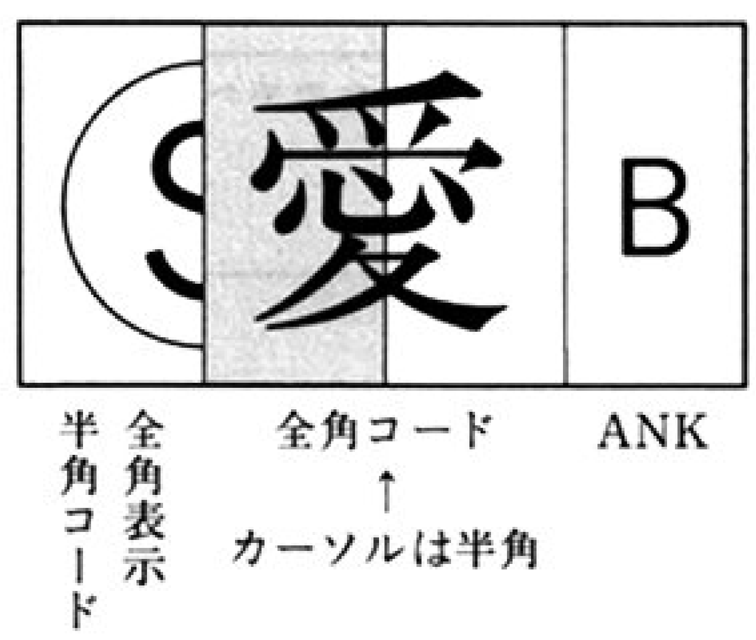
・第1バイトにはJISコードより20Hを引いたコードを格納する．
・前記の表のすべての場所に文字が対応しているわけではない．文字のないコードを指定すると，スペースが表示される．
・2 byte系全角文字の2つの連続するカラムには同一のコードを格納する．

bit15　＝0：左側

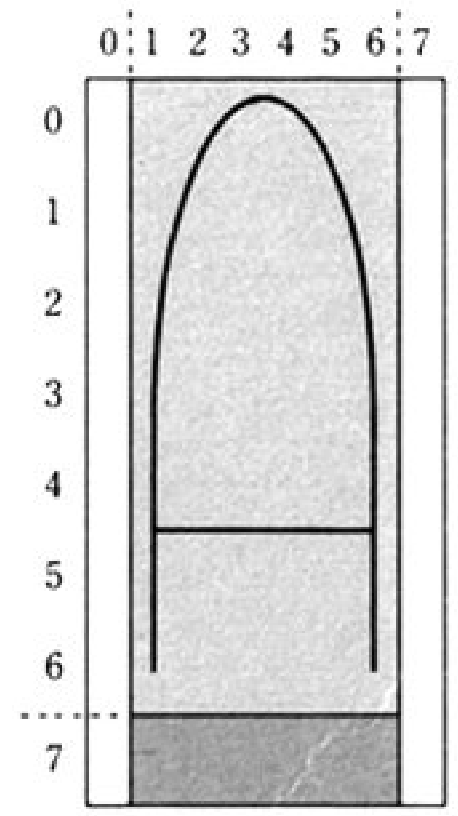
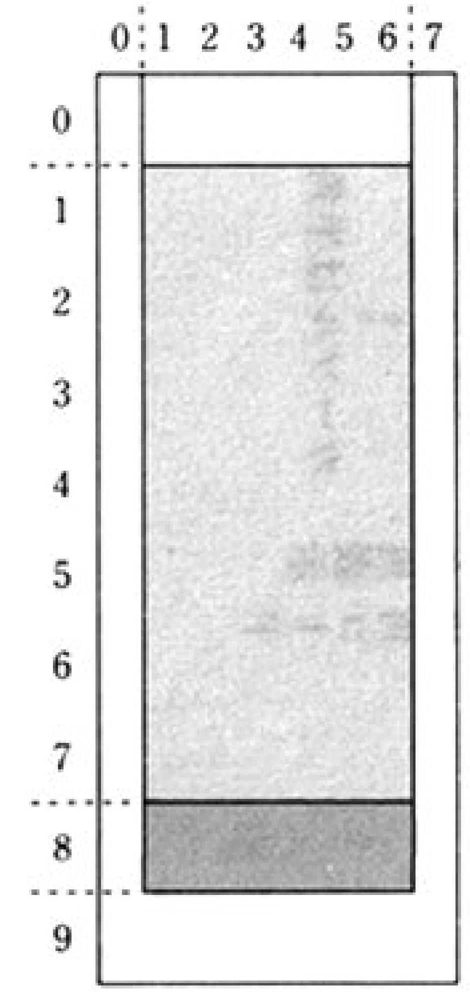
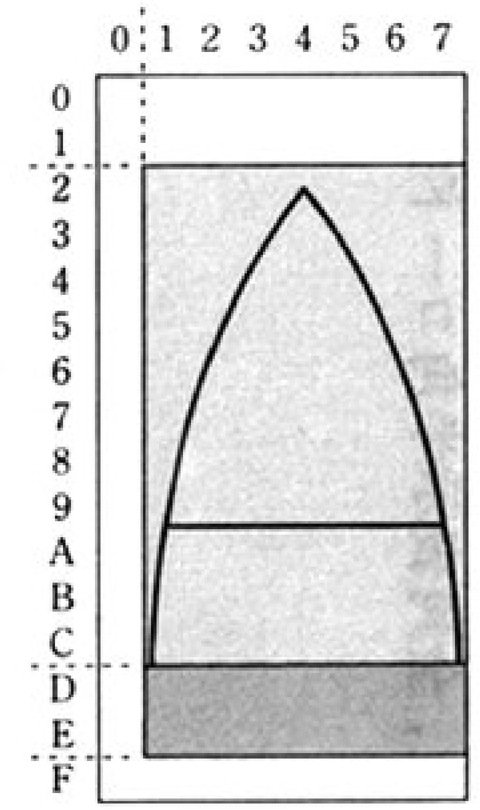
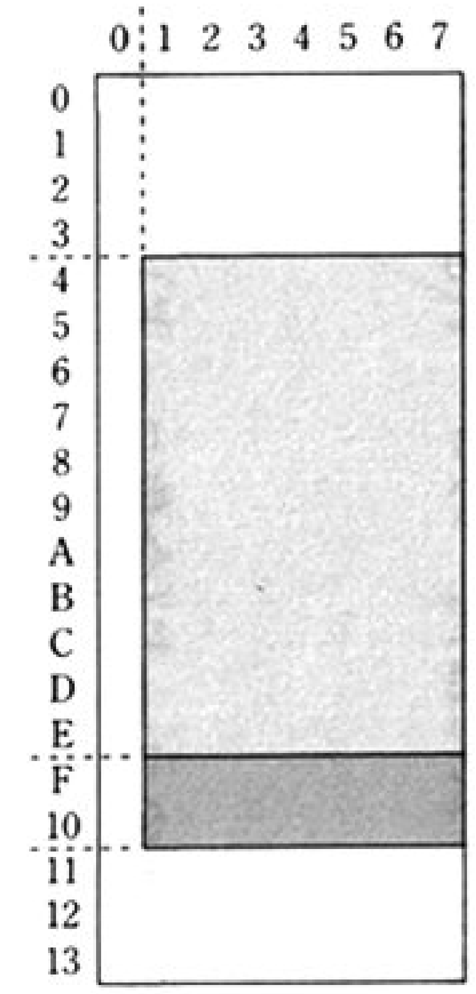
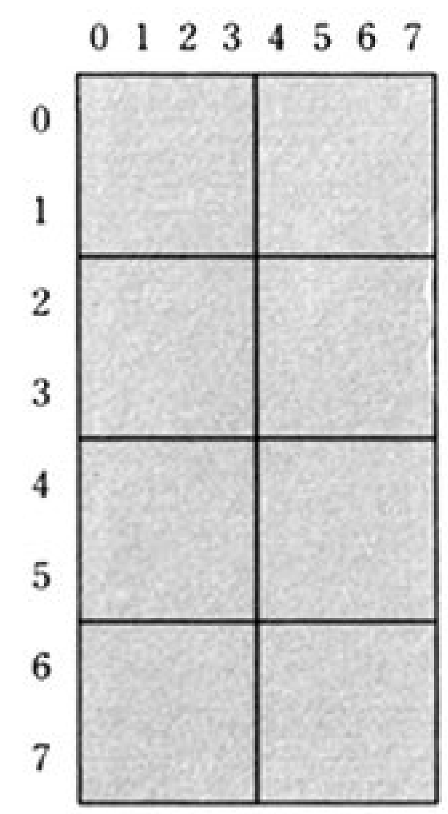
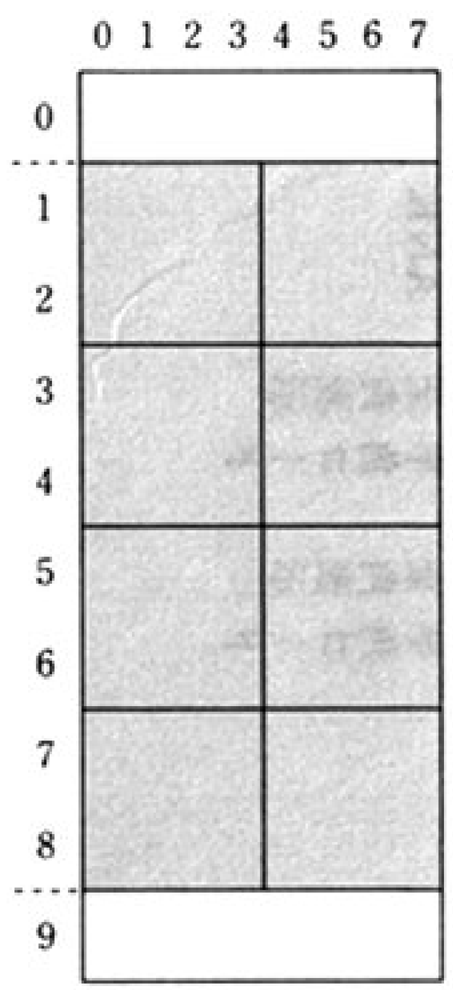
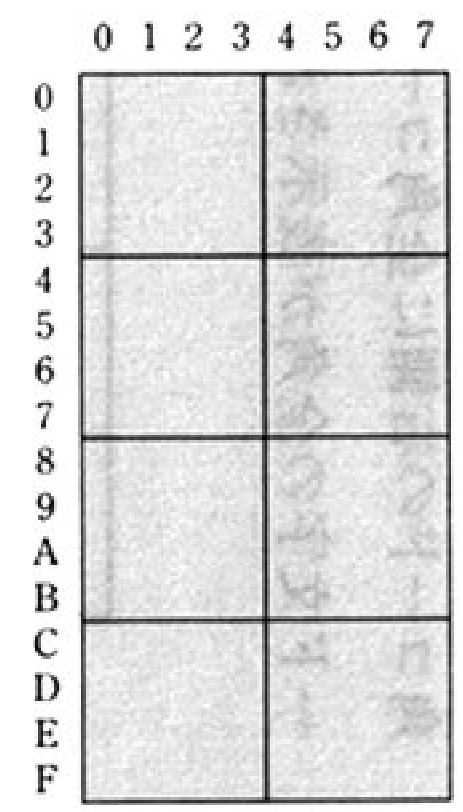
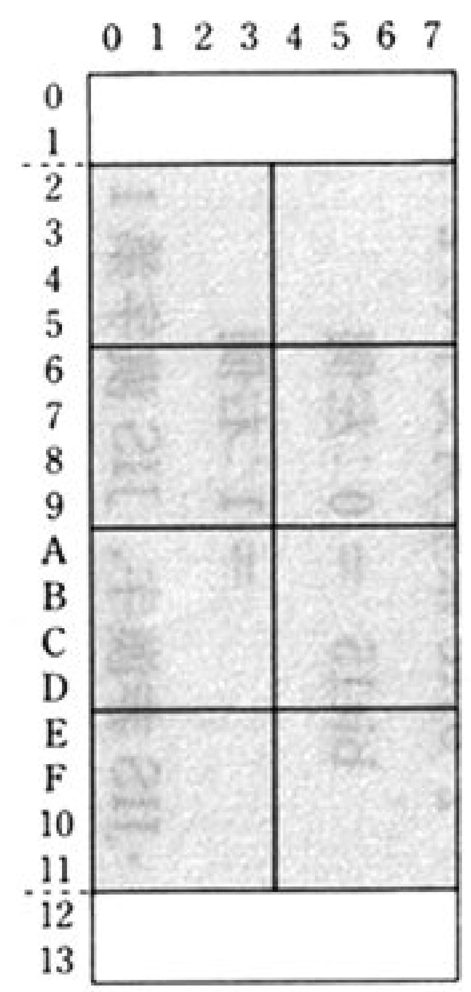
　　　　＝1：右側

・JIS非漢字，JIS漢字第1水準，第2水準のコード(全角コード)で，右側のコードは表示には関係しない．
・その他の2 byteコード(半角表示：2 byte半角コード(9, 10, 11区)，全角表示：2 byte半角コード(12, 13区，拡張漢字，ユーザー定義))ではこの限りではないが，全角表示半角コードの右側に全角コードを格納すると，全角表示半角コード文字の左半分と全角コード文字の全角が表示される．





(2) 文字構成

CRTタイプ (注1)	標準ディスプレイ(640×200)		専用高解像度ディスプレイ(640×400)	
テキストモード	25行モード(8×8)	20行モード(8×10)	25行モード(8×16)	20行モード(8×20)
ANK (注2)	 英小文字の時使用	 (注3)		
簡易グラフ				

注1：専用高解像度ディスプレイ／標準ディスプレイの識別は，システムポートによって行う．
　　ディップスイッチSW1のスイッチ1の状態をシステムポートBのb_3ビットにより読み込む．

システムポートB ビット3	CRT
1	専用高解像度ディスプレイ
0	高解像度及び標準ディスプレイ

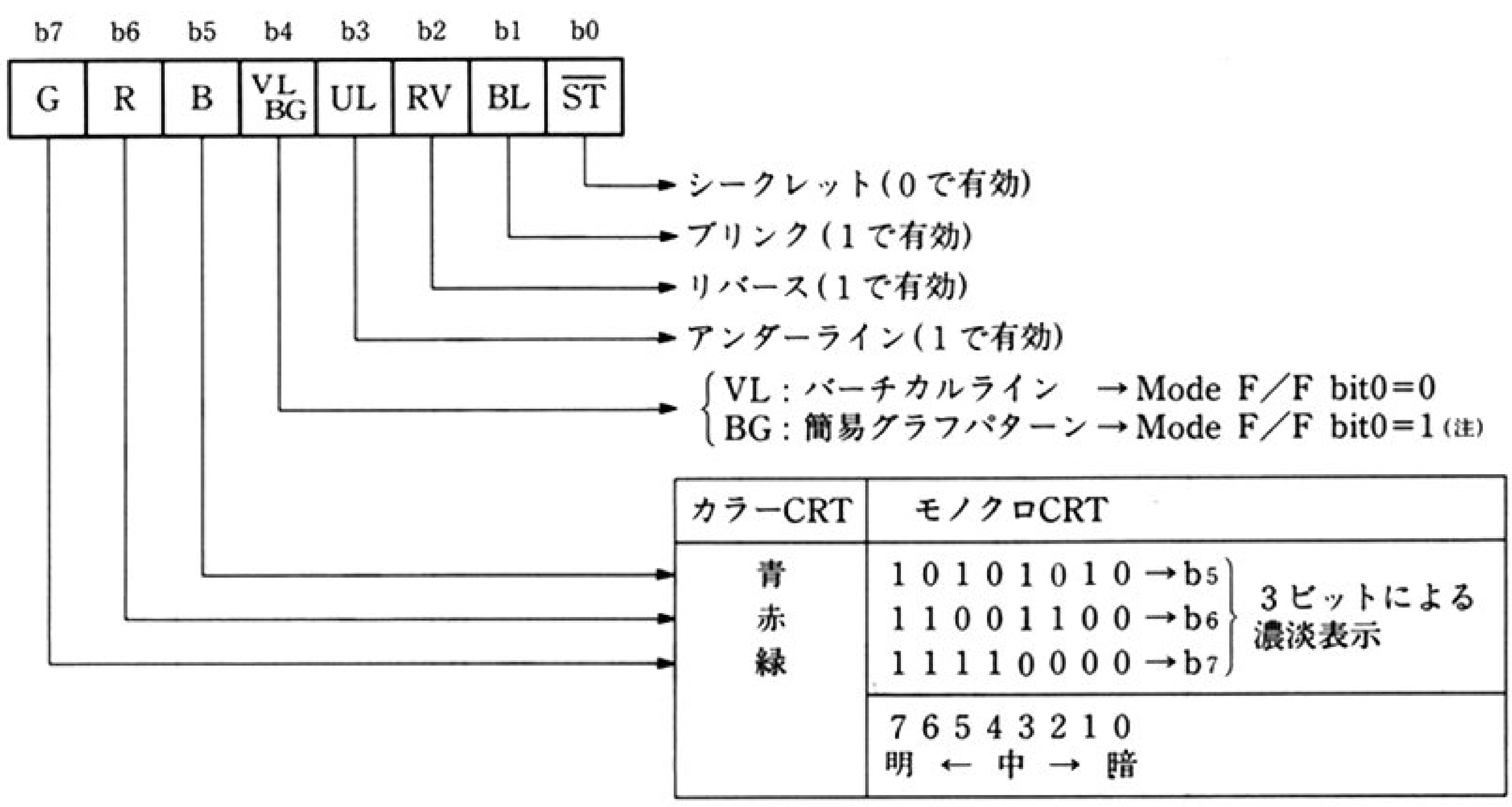
注2：文字フォントはモードF/Fで切り換える．

モード　F/F　ビット3	文字フォント
1	7×13
0	6×8

注3：アンダーラインを表示するために，上に1ライン分のスペースをとる．ただし，ボディーフェイス内の文字位置はプログラマブルなので，アンダーライン表示をしない時は，文字位置をボディーフェイスの先頭に設定してPC-8800と互換性を持たせることができる．

(3) アトリビュート表現

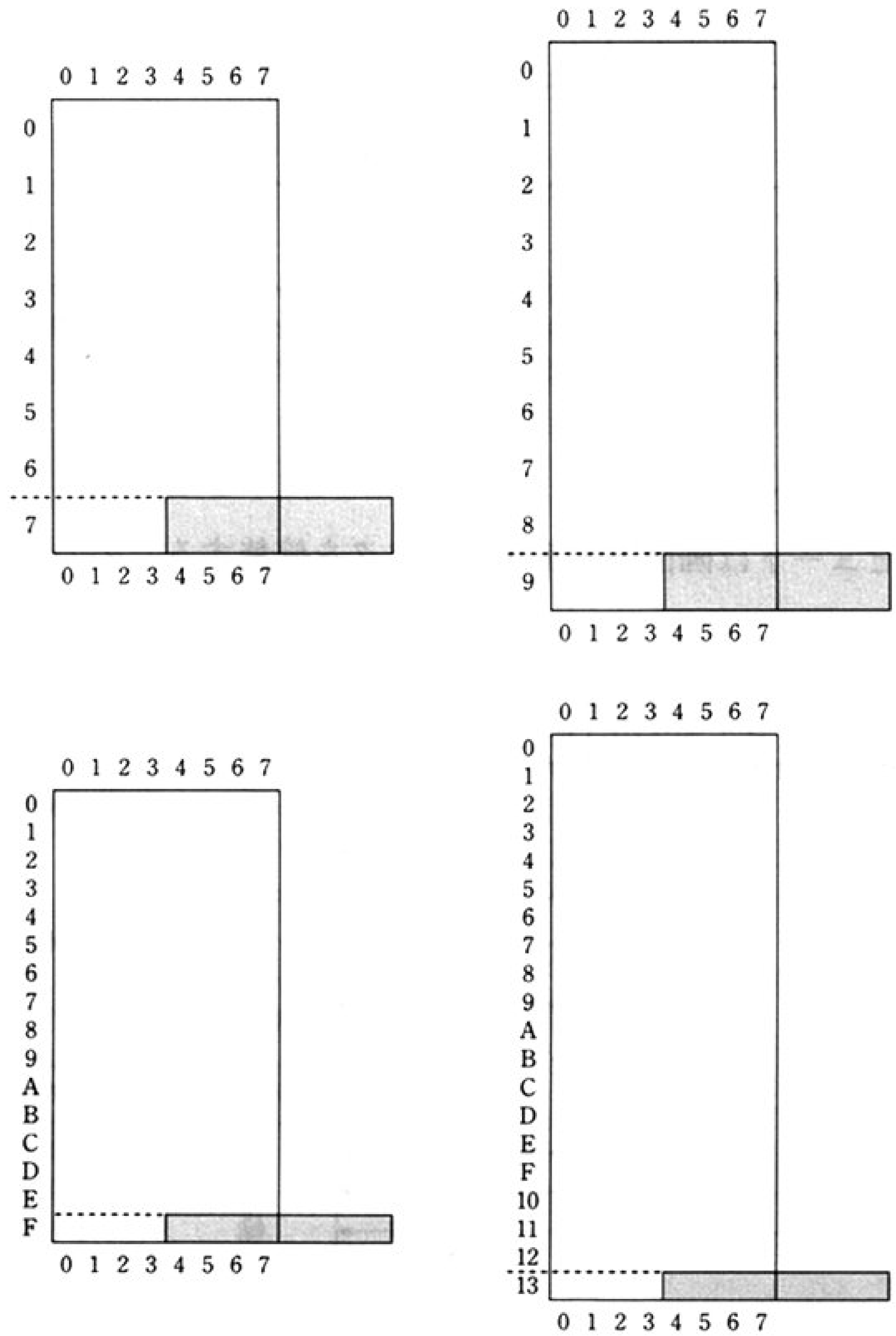
アトリビュートは画面上の1キャラクタを修飾するための8ビットの情報である．

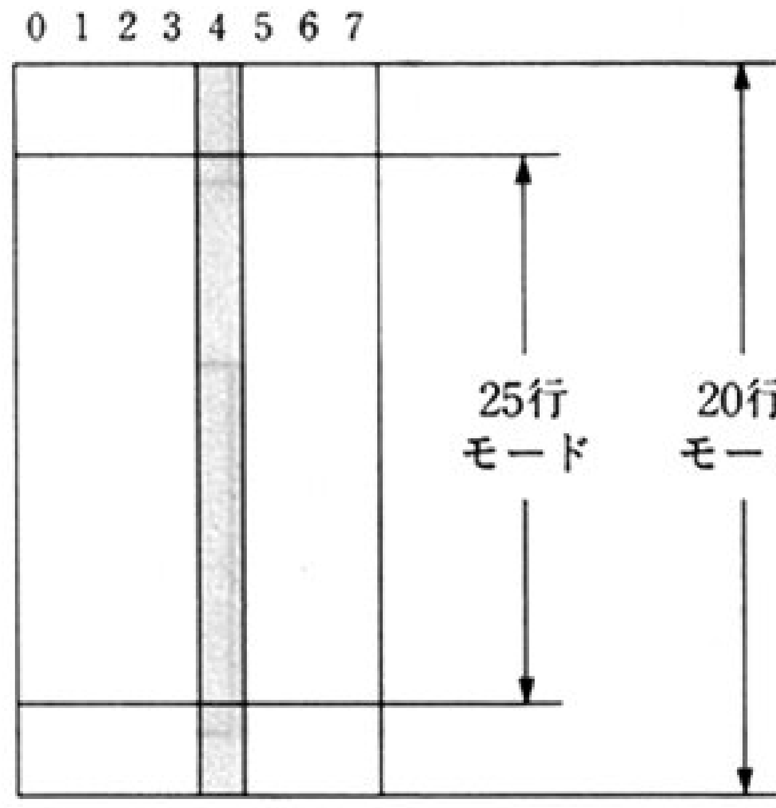


注：簡易グラフを出す時はb4〜b7をすべて0にする必要がある．

アトリビュートは画面上のすべての文字に対して8ビットがいつでも有効であるため，その文字の属性を正確に書込む必要がある．たとえば，アンダーラインを継続して表示する場合には，それらの文字全部についてULビット(ビット3)を1にしなければならない．またアトリビュートは各文字に対応しているので，スクロール等で文字を移動させた場合は，それと同じ移動をアトリビュートに対しても施す必要がある．

アトリビュートの機能を次の表に示す．

ビット位置	名　称	機　　　能
0	シークレット $\overline{\mathrm{ST}}$	文字を表示しない． ・UL，VLは影響を受けない． ・反転時はヌキ文字が消える．
1	ブリンク BL	点滅表示を行う． ・UL，VLは点滅しない． ・反転時はヌキ文字が点滅する．
2	リバース RV	反転表示を行う． ・UL，VLは反転しない．
3	アンダーライン UL	横下線を表示する．  ULは必ず半カラム右にずれる．ただし，80カラム目の右半分はカットされる． 色指定により，その色が出る．

ビット位置	名　称	機　　　能	
4	バーチカルライン VL	縦線を表示する. 	
	簡易グラフパターン BG	簡易グラフパターンを表示する.	
5	ブルー B	カラーCRTの色指定	モノクロCRTの濃度指定
		青	2^0
6	レッド R	赤	2^1
7	グリーン G	緑	2^2

(4) カーソル表示

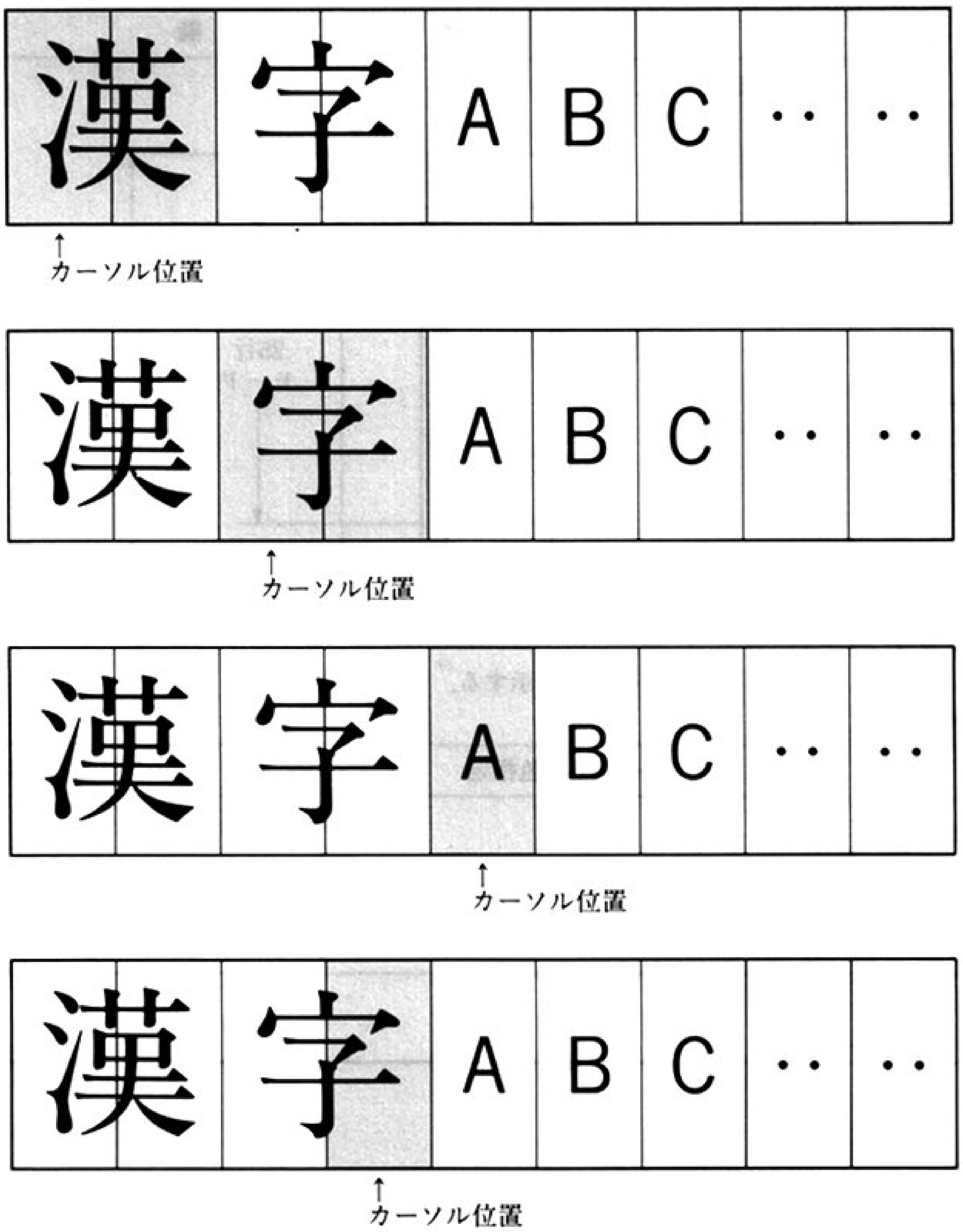
① 形状

カーソルは基本的にはブリンキングブロック形式であるが, GDCに対するプログラムによって自由な形に設定することができる. シークレット領域でもカーソルは表示されて, その領域の色指定に従う.

注:GDCの制約により, 画面の第0行目では自由な設定ができないことがある.

② 漢字表示時のカーソル表示

全角文字の後半をカーソル位置にすると, 後半の部分の1カラムのみにカーソル表示される. したがって漢字の時のカーソル移動は2カラムずつとする.



(5) テキストVRAMの使用法

テキストVRAMはCPU, GDCに対して次に示すようなメモリ空間を持っている．

GDCアドレス	CPUアドレス	HIGH b_{15} ― b_8	LOW b_7 ― b_0
0000	A0000	テキスト文字 1ページ	テキスト文字 1ページ
0800	A1000	テキスト文字 2ページ	テキスト文字 2ページ
1000	A2000	╳	属性文字 1ページ
1800	A3000	╳	属性文字 2ページ

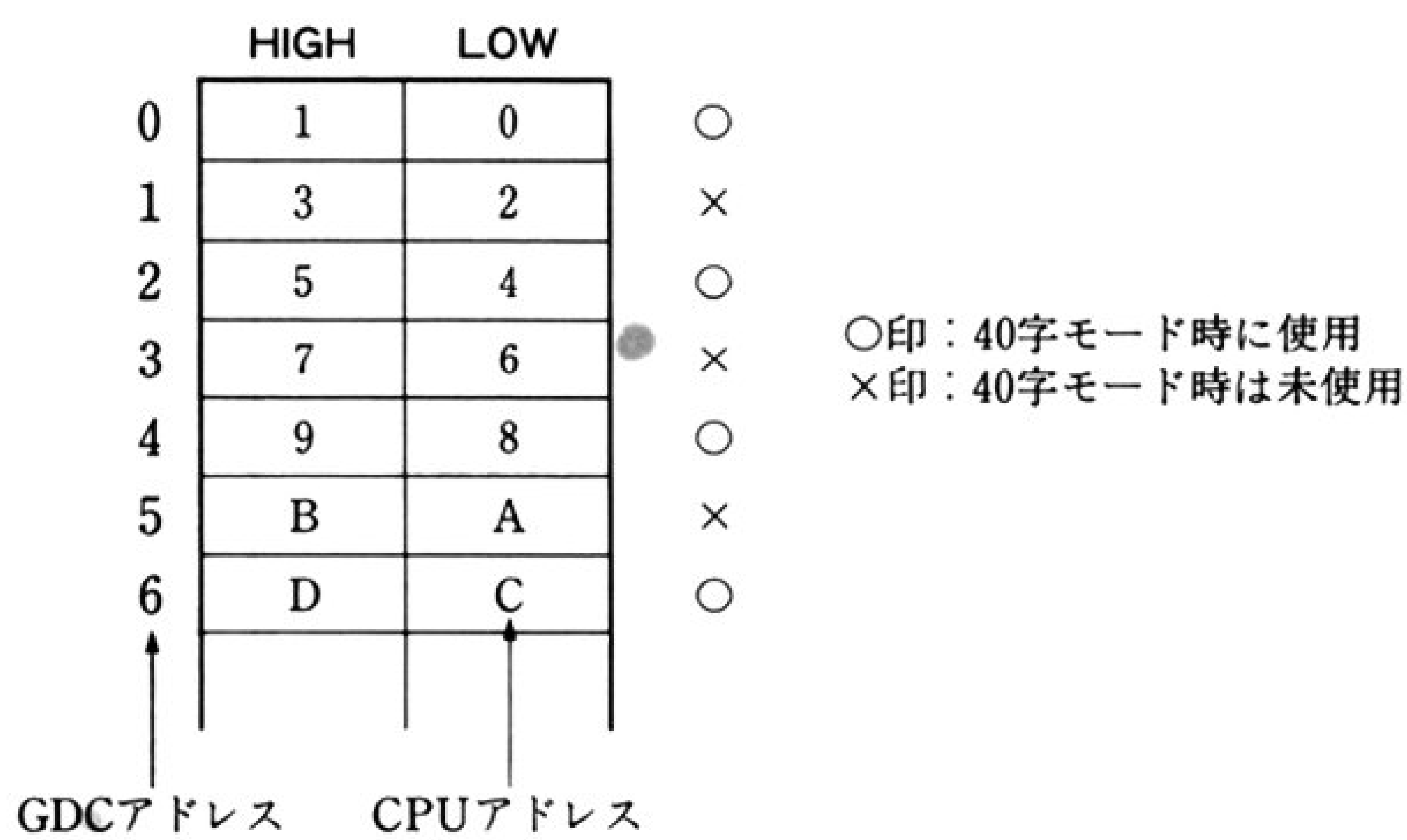
↑ワードアドレス　↑バイトアドレス　↑メモリは存在しない

GDCとのインターフェイス(表示開始アドレス，カーソル表示位置，ライトペン位置等)はGDCアドレスで行う．

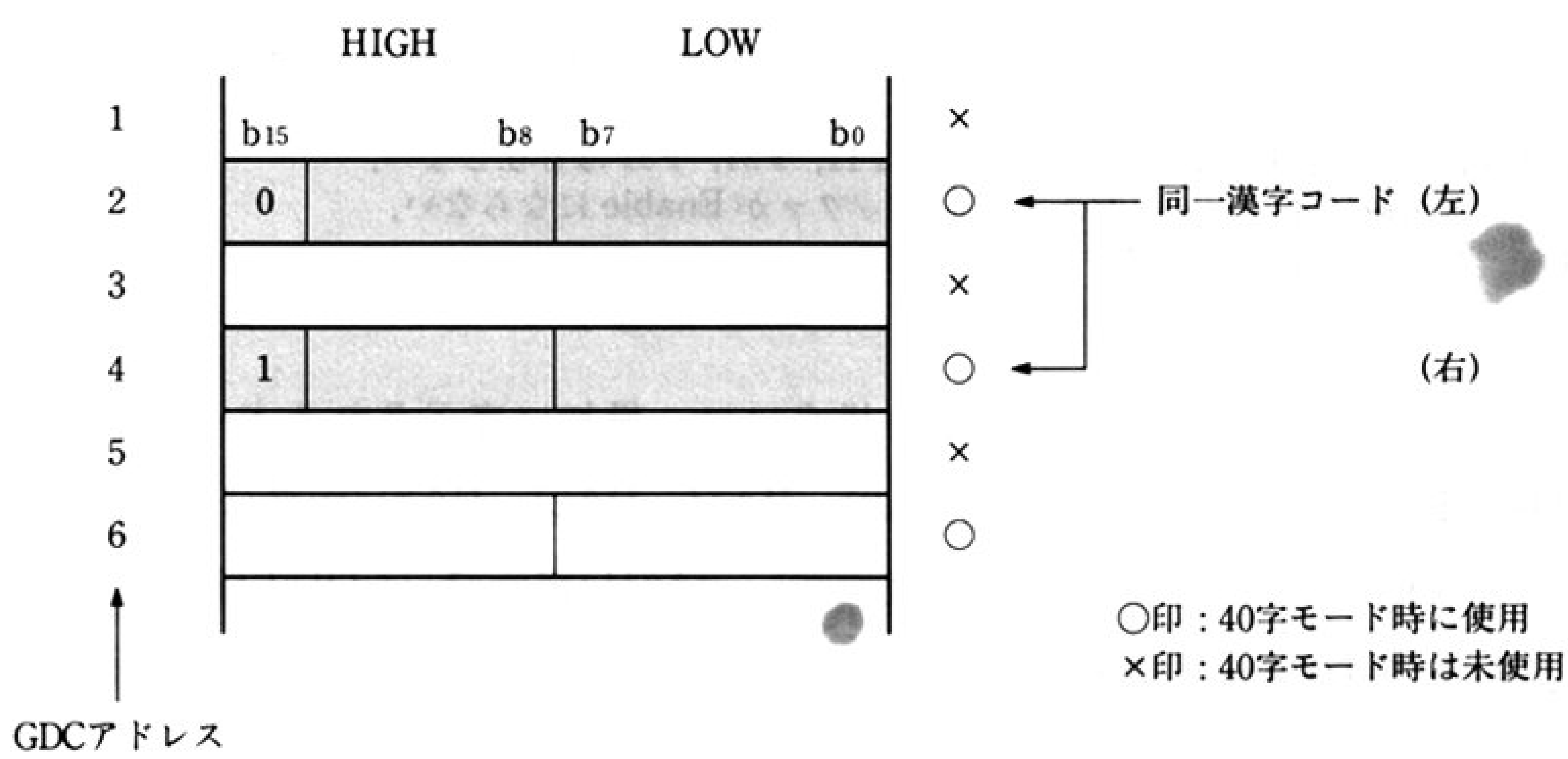
また，CPUがテキストVRAMをアクセスするとき必要なアクセス時間は次のようである．

- 標準CRTは平均1.8μs/バイト(またはワード)
- 専用高解像度CRTは平均1.4μs/バイト(またはワード)

CPUアドレスのA4000～A7FFFの部分にメモリ等を実装することはできない．40字モードの時には，GDCアドレスの偶数アドレスのみが表示されて奇数アドレスは無視される．



また，40字モード時の漢字コードは下記の斜線部分のように，GDCアドレスの連続する偶数アドレスに，同じコードを左右に分割して格納する．正しくは「7.2.1 (1)」を参照すること．



7.2.2 グラフィック表示

(1) グラフィック VRAM

グラフィック VRAM は次に示すようなメモリ空間を持っており，モードおよびグラフ解像度に応じてメモリの表示画面に対する割り付け方が異なる．

GDC アドレス	CPU アドレス	DATA HIGH (b15〜b8) DATA LOW (b7〜b0)	プレーン名 200本表示 モノクロモード	プレーン名 200本表示 カラーモード	プレーン名 400本表示 モノクロモード	プレーン名 400本表示 カラーモード
4 0 0 0	A:8 0 0 0	P00/P01 (注1) (GVRAM0)	PA00 /PA01	PA0 /PA1	PA00 /PA01	
			PB00 /PB01	PB0 /PB1		
8 0 0 0	B:0 0 0 0	P10/P11 (GVRAM1)	PA10 /PA11	PA0 /PA1	PA10 /PA11	PA0 /PA1
			PB10 /PB11	PB0 /PB1		
C 0 0 0	B:8 0 0 0	P20/P21 (GVRAM2)	PA20 /PA21	PA0 /PA1	PA20 /PA21	
			PB20 PB21	PB0 /PB1		
(注2) オプション 0 0 0 0 0	E:0 0 0 0	P30/P31 (GVRAM3)	PA30 /PA31	PA0 /PA1	PA30 /PA31	PA0 /PA1
			PB30 /PB31	PB0 /PB1		

CPU アドレス → byte のアドレス［アドレスの最下位により H，L byte を切分ける］

GDC アドレス → word のアドレス（H，L byte は同時にアクセス）

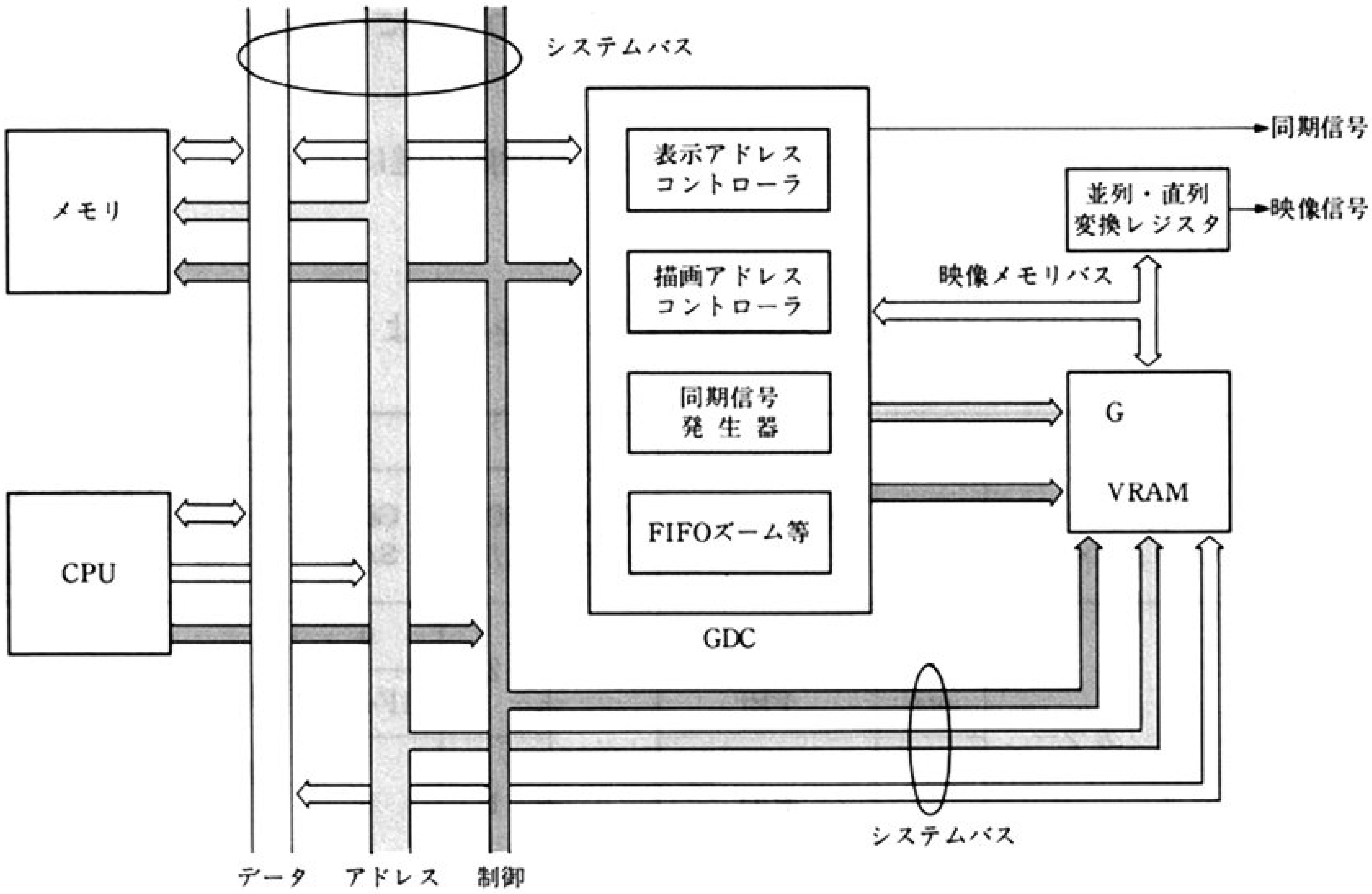
注1：上記空間において，PC-9801/U では P01，P11，P21，P31 は存在しない．

注2：8色モードの時はオプションがあってもバッファが Enable にならない．
I/O ポート（42H）bit3＝1 の時オプション有．

GDC 経由でデータをリード/ライトする場合には，最初に表示されるドットが LSB になる．なお，PA00，PA10，PA20，PA30 と PA01，PA11，PA21，PA31（同様に PA0 と PA1）との切り換えは I/O ポートアドレス 0A4H（表示時），0A6H（描画時）に OUT（出力）することによって行う．また，200本モードの P．B についても同様である．「6．3．3　グラフィック制御命令」参照のこと．

(2) CPU, GDC，メモリ，VRAM におけるドットアドレスについて

① CPU, GDC，メモリ，VRAM の関係



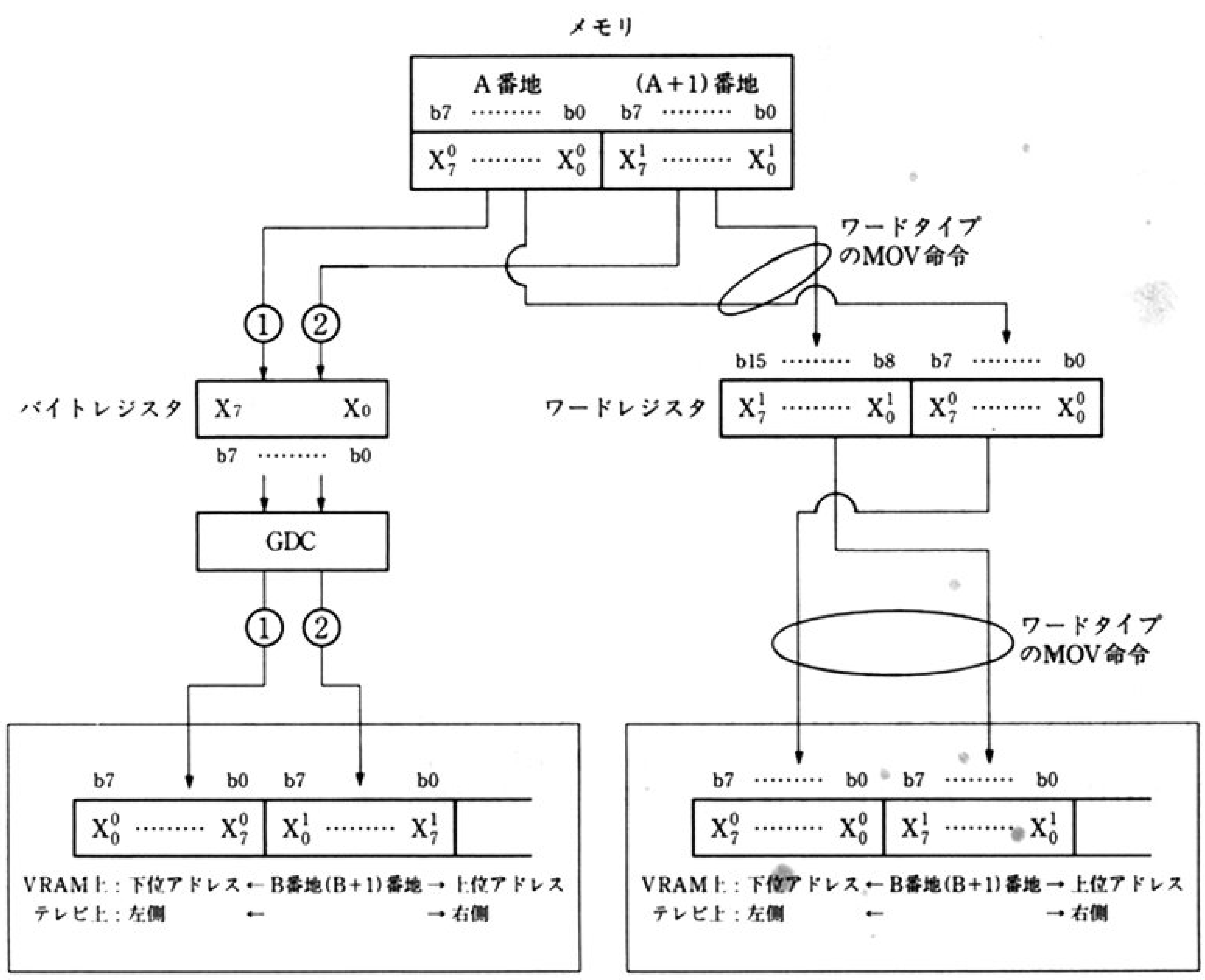
② メモリ←→VRAM間のビット/ドット移送上の注意

メモリ上のビット情報をVRAM上のドット情報に書き込んだり，逆に読み出したりする方法には，

a）直接CPUからアクセスする方法

b）GDC経由でアクセスする方法

の2通りがある．この時にb）の場合はa）の場合とビット―ドット間の対応が逆になる．



VRAMとディスプレイの関係　　VRAMとディスプレイの関係

a）直接アクセスの場合はメモリ上の内容がVRAM上の内容にそのまま対応するように読み書きできる．

b）GDC経由でアクセスする場合はビットとドットの対応が逆になる．

(3) 画面モードとハードウェアの関係

各画面モード，使用CRTに応じて，ハードウェア各部を次のように設定する必要がある．

<table>
<tr><th colspan="4">表示状態</th><th colspan="6">設定値</th></tr>
<tr><th>CRT</th><th>グラフイック モード</th><th>グラフ 解像度</th><th>表示プレーン (注3)</th><th>GDC L/F</th><th>GDC L/R</th><th>GDC SAD</th><th>Palette Reg</th><th>Mode F/F bit 1</th><th>Mode F/F bit 4</th></tr>
<tr><td rowspan="6">専用高解像度 ディスプレイ</td><td rowspan="3">カラー</td><td rowspan="2">640 × 200</td><td>PAi</td><td rowspan="6">400</td><td rowspan="2">2</td><td>0</td><td rowspan="3">各コード の RGB</td><td rowspan="3">0</td><td rowspan="2">(注2) 1</td></tr>
<tr><td>PBi</td><td>1F40H</td></tr>
<tr><td>640 × 400</td><td>PAi</td><td>1</td><td>0</td><td>0</td></tr>
<tr><td rowspan="3">モノクロ</td><td rowspan="2">640 × 200</td><td>PA0i PA1i PA2i (PA3i)</td><td rowspan="2">2</td><td>0</td><td rowspan="3">(注1) 画面 合成 コード</td><td rowspan="3">1</td><td rowspan="2">(注2) 1</td></tr>
<tr><td>PB0i PB1i PB2i (PB3i)</td><td>1F40H</td></tr>
<tr><td>640 × 400</td><td>PA0i PA1i PA2i (PA3i)</td><td>1</td><td>0</td><td>0</td></tr>
<tr><td rowspan="4">高解像度 及び 標準 ディスプレイ</td><td rowspan="2">カラー</td><td rowspan="2">640 × 200</td><td>PAi</td><td rowspan="4">200</td><td rowspan="4">1</td><td>0</td><td rowspan="2">各コード の RGB</td><td rowspan="2">0</td><td rowspan="4">0</td></tr>
<tr><td>PBi</td><td>1F40H</td></tr>
<tr><td rowspan="2">モノクロ</td><td rowspan="2">640 × 200</td><td>PA0i PA1i PA2i (PA3i)</td><td>0</td><td rowspan="2">(注1) 画面 合成 コード</td><td rowspan="2">1</td></tr>
<tr><td>PB0i PB1i PB2i (PB3i)</td><td>1F40H</td></tr>
</table>

(　)内は，16色グラフィックボード接続時に有効

注1：画面合成コードは次表のように設定する．
注2：1を設定した場合は画面が1本おきの表示になる．
　　0を設定した場合は画面に2本同じ走査線が表示される．
注3：PAi，PAiのi＝1のとき，I/Oポートアドレス0A4Hに01HをOUTする．
　　　　　　i＝0のとき，I/Oポートアドレス0A4Hに00HをOUTする．
　　PC-9801/Uの場合，表示プレーンはi＝0のプレーンのみ使用可能

(4) 画面合成コード

画面合成に関係する表示プレーンのドットがオン (1) である場合に，指定されるパレットレジスタナンバの内容(値)をオール1 (7またはF)もしくは緑 (4) にし，他をすべて0 (黒)にしたとき，画面合成される．

この表は(PA00, PA10, PA20)，または(PA01, PA11, PA21)の合成方法を示している．また，PB系についても同様である．

画面合成に関係するプレーンを○印，関係しないプレーンを×印で示す．

● 8色モード

表示プレーン			パレットレジスタの値							
PA0i	PA1i	PA2i	#0	#1	#2	#3	#4	#5	#6	#7
×	×	×	0	0	0	0	0	0	0	0
×	×	○	0	0	0	0	7	7	7	7
×	○	×	0	0	7	7	0	0	7	7
○	×	×	0	7	0	7	0	7	0	7
×	○	○	0	0	7	7	7	7	7	7
○	×	○	0	7	0	7	7	7	7	7
○	○	×	0	7	7	7	0	7	7	7
○	○	○	0	7	7	7	7	7	7	7

● 16色モード

表示プレーン				パレットレジスタの値															
PA0i	PA1i	PA2i	PA3i	#0	#1	#2	#3	#4	#5	#6	#7	#8	#9	#A	#B	#C	#D	#E	#F
×	×	×	×	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
×	×	×	○	0	0	0	0	0	0	0	0	F	F	F	F	F	F	F	F
×	×	○	×	0	0	0	0	F	F	F	F	0	0	0	0	F	F	F	F
×	×	○	○	0	0	0	0	F	F	F	F	F	F	F	F	F	F	F	F
×	○	×	×	0	0	F	F	0	0	F	F	0	0	F	F	0	0	F	F
×	○	×	○	0	0	F	F	0	0	F	F	F	F	F	F	F	F	F	F
×	○	○	×	0	0	F	F	F	F	F	F	0	0	F	F	F	F	F	F
×	○	○	○	0	0	F	F	F	F	F	F	F	F	F	F	F	F	F	F
○	×	×	×	0	F	0	F	0	F	0	F	0	F	0	F	0	F	0	F
○	×	×	○	0	F	0	F	0	F	0	F	F	F	F	F	F	F	F	F
○	×	○	×	0	F	0	F	F	F	F	F	0	F	0	F	F	F	F	F
○	×	○	○	0	F	0	F	F	F	F	F	F	F	F	F	F	F	F	F
○	○	×	×	0	F	F	F	0	F	F	F	0	F	F	F	0	F	F	F
○	○	×	○	0	F	F	F	0	F	F	F	F	F	F	F	F	F	F	F
○	○	○	×	0	F	F	F	F	F	F	F	0	F	F	F	F	F	F	F
○	○	○	○	0	F	F	F	F	F	F	F	F	F	F	F	F	F	F	F

7.3　I/Oアドレスと命令

7.3.1　テキスト表示制御命令

テキスト制御用のGDCであるGDC(マスタ)μPD7220及び各制御回路は，次表に示す命令によって制御される．

命　　令	I/Oポートアドレス	R/W	データ D7 D6 D5 D4 D3 D2 D1 D0	備　　考
リードステータス	60	R	GDC ←ステータスフラグ→	
ライトパラメータ	60	W	← GDCパラメータ →	
リードデータ	62	R	← GDCデータ →（ライトペン）	
ライトコマンド	62	W	← GDCコマンド →	（注1）
CRTインタラプトリセット	64	W	× × × × × × × ×	（注2）
ライトモードレジスタ(1)	68	W	0 0 0 0 / Mode F/F ←→ ADR2 ADR1 ADR0 DT	右図参照
ライトボーダーカラー	6C	W	ボーダーカラー ←→ 0 G R B / 0 0 0 0	
ライトモードレジスタ(2)	6A	W	ADR6 ADR5 ADR4 ADR3 ADR2 ADR1 ADR0 DT	16色／8色モード切り換え（下図参照）

●ライトモードレジスタ(2)

ADR	名　前	DT	
6 5 4 3 2 1 0		1	0
0 0 0 0 0 0 0	COLOR SEL	16色モード	8色モード

ハードウェアリセット時0側(8色モード)になる

ADR＝0以外をライトすると動作は保証されない．

注1：GDC(M)は描画機能がないので，描画に関するコマンド(描画制御コマンド)は使用出来ない．

注2：スムーススクスール制御のためのCRTの垂直同期ごとの割り込みをリセットする．CRTVはパワーオン後1回割り込むが，リセットを出さない限り，その後は割り込まない．

(1) Mode F/F

Mode F/F	名　前	ADR 2 ADR 1 ADR 0	DT 1	DT 0	主として関係する部分(注1)
0	ATR SEL	0 0 0	ATR7が簡易グラフ	ATR7がバーティカルライン	T
1	GRAPHIC Mode	0 0 1	モノクログラフィックモード	カラーグラフィックモード	G
2	Column WIDTH	0 1 0	40字モード	80字モード	T
3	FONT SEL(注3)	0 1 1	文字フォントの大きさ		T
			7×13	6×8	
4	GRP Mode	1 0 0	専用高解像度ディスプレイを200本モードグラフで使用する	・専用高解像度400本 ・標準解像度	G
5	KAC Mode	1 0 1	漢字アクセスモード		K
			ビットマップ	コードアクセス	
6	NVMW PERMIT	1 1 0	不揮発メモリへの書き込み		T
			PERMIT	INHIBIT	
7	DISP(注2) ENABLE	1 1 1	表示可とする	すべての画面を表示しない	T

注1：T：テキスト，K：漢字，G：グラフ

注2：このF/FはリセットSW押下時に画面を消去する働きをする．リセットSWが押されると，GDCのCLK等が供給されなくなるので，イニシャライズルーチンが立上がるまで画面は不確定となる．GDCのイニシャライズが終ったあと，本F/Fを"1"とすることによって，表示可能な状態となる．

注3：BASICの場合，専用高解像度ディスプレイで640×200ドットで表示すると，PC-8800の場合と少し異なった表示になる．同じようにするには1字を6×8ドットで表示すること．
　6×8：out &h68, &h06　　7×13：out &h68, &h07
　(PC-8800と同じ)　　　　(PC-9800の場合)

(2) 不揮発性メモリの使い方(MODE F/F の使い方)

①書き込み方法

```
        MOV AL, 0DH
        OUT 68H, AL ························ 不揮発性メモリを書き込み許可にする
        MOV AX, 0A000H
        MOV DS, AX
        MOV BX, 3FE2H
        MOV BYTE PTR[BX], 48H
        MOV BX, 3FE6H ··················· SSW1 (A3FE2) ← 48H
        MOV BYTE PTR[BX], 05H  ··· SSW2 (A3FE6) ← 05H
        MOV CX, 6
VOLTM:  ADD BX, 4
        MOV BYTE PTR[BX], 00  ······ SSW3 (A3FEA)~SSW7(A3FFF)までを
                                     すべて0にする.
        LOOP VOLTM
        MOV AL, OCH
        OUT 68H, AL ························ 不発揮性メモリを書き込み不可状態にする.
            ∫
```

②読み出し方法

```
            ∫
        MOV AX, 0A000H
        MOV DS, AX
        MOV BX, 3FEAE
        MOV DL,[BX]  ························ DL ←(A3FEAH)
        AND DL, 07H ·························· 指定メモリサイズのチェックを行う
```

7.3.2 CRT M/S制御命令

(1) 制御命令

CRT M/S(マスタスライス)μPD52611は，CGラインカウンタ出力，アンダーラインのタイミング出力，スムーススクロール機能を実現するためのアドレス加算回路へのタイミング出力等，CRTの垂直方向の制御信号を出力する．

CRT M/Sはライトだけが可能なレジスタを持っていて，次の表に示す命令によって制御する．

命　令	I/Oポートアドレス	R/W	データ D_7 D_6 D_5 D_4 D_3 D_2 D_1 D_0	備　考
ライト　PL	70	W	キャラクタ位置ライン数 (PL)(注1)	ラインカウンタの初期値 (ボディーフェイスのうち，キャラクタが表示される位置の上から数えたライン数の2の補数)
ライト　BL	72	W	ボディーフェイスライン数 (BL)(注1)	キャラクタの先頭を0とした時のボディーフェイス下端のライン数
ライト　CL	74	W	キャラクタライン数 (CL)(注1)	キャラクタフェイスのライン数
ライト SSL	76	W	スムーススクロールライン数 (SSL)(注2)	スクロールエリア内の文字がスクロールしているライン数
ライト SUR	78	W	スクロールエリア上辺位置行数 (SUR)(注2)	スクロールエリアの上辺の位置の行数の2の補数 (この次の行よりスクロールする)
ライト SDR	7A	W	スクロールエリア行数 (SDR)(注2)	(スクロールエリアの行数)－1
ライト MODE REG	7C	W	グラフィックチャージャモードレジスタ	7.3.6参照
ライト TILE REG	7E	W	タイルレジスタ	7.3.6参照

注1：PL，BL，CLの設定値は次のとおり

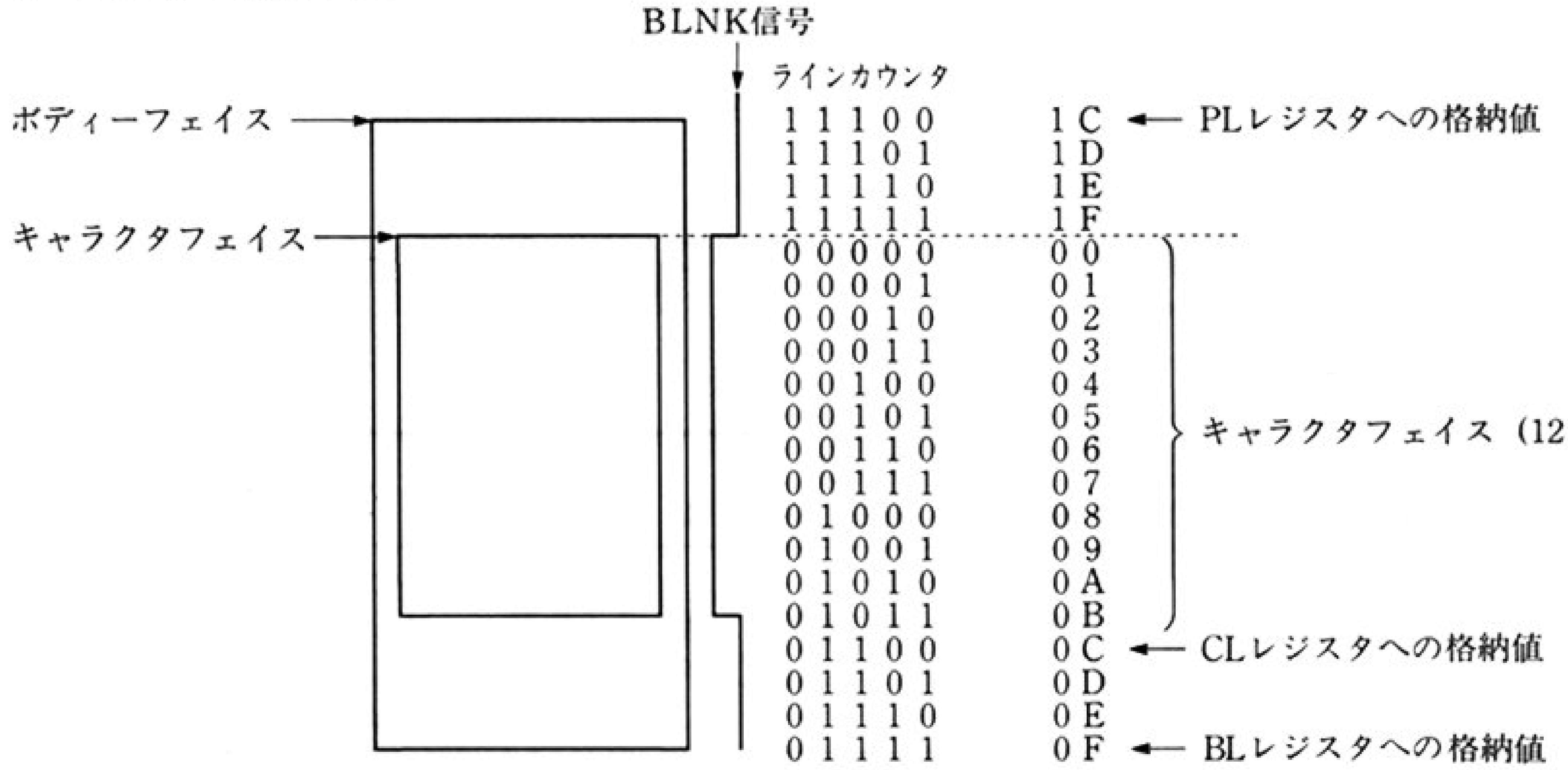
		25行	20行
PL	専用高解像度ディスプレイ	00H	1EH
	高解像度及び標準ディスプレイ	00H	1FH
BL	専用高解像度ディスプレイ	0FH	11H
	高解像度及び標準ディスプレイ	07H	08H

注2：次の例を参照

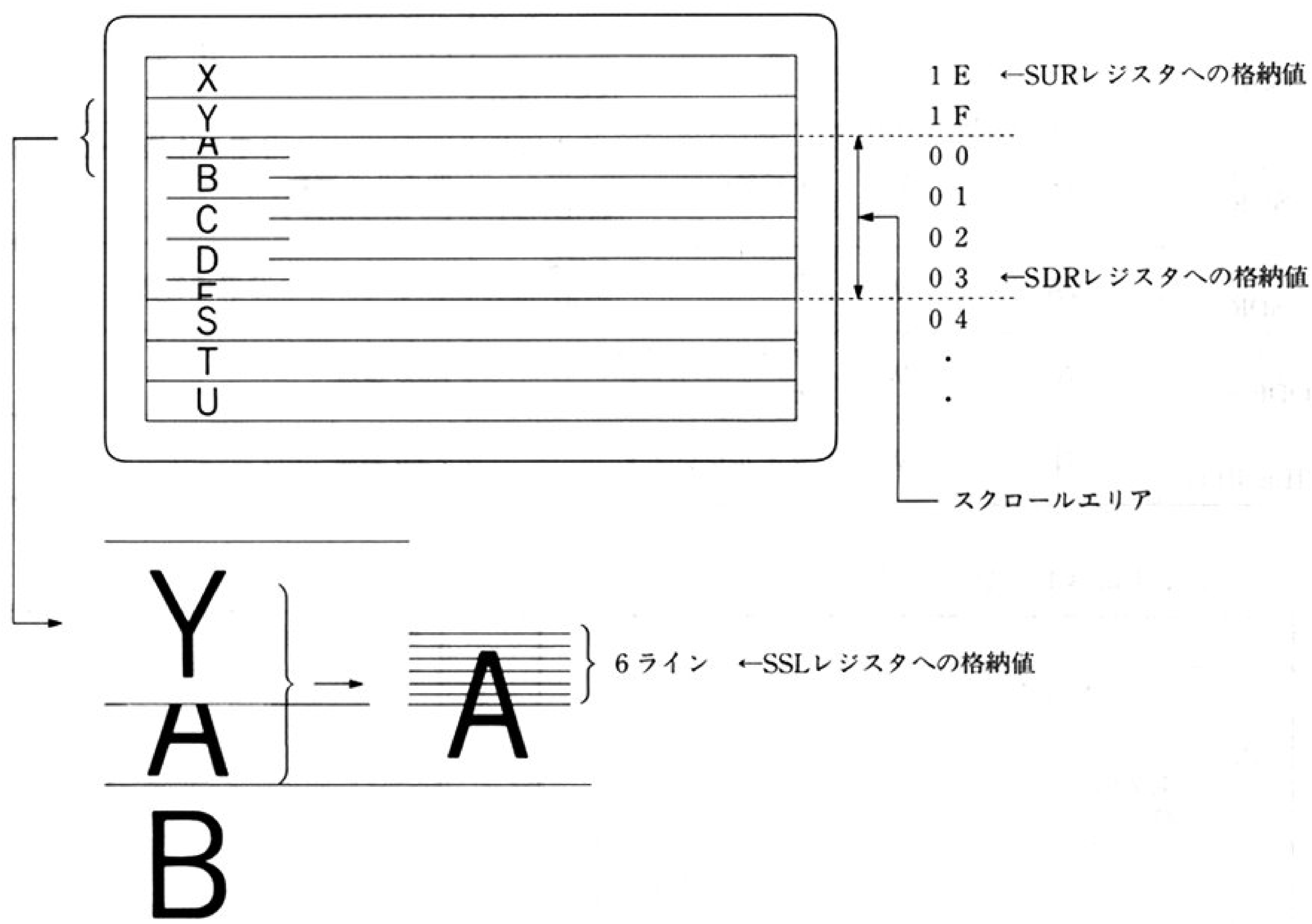
CL	専用高解像度ディスプレイ	10H
	高解像度及び標準ディスプレイ	08H

(例)CRT M/S 設定値の例

① **PL，BL，CLの設定値**

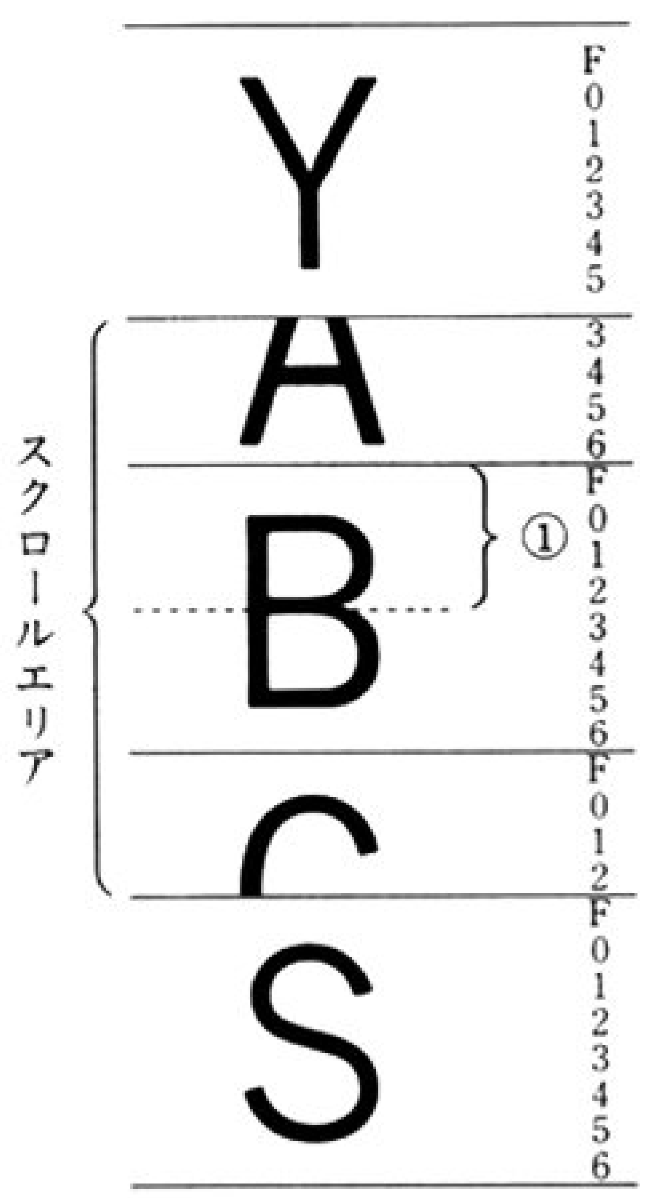


② **SUR，SDR，SSLの設定値**



(2) スムーススクロール制御

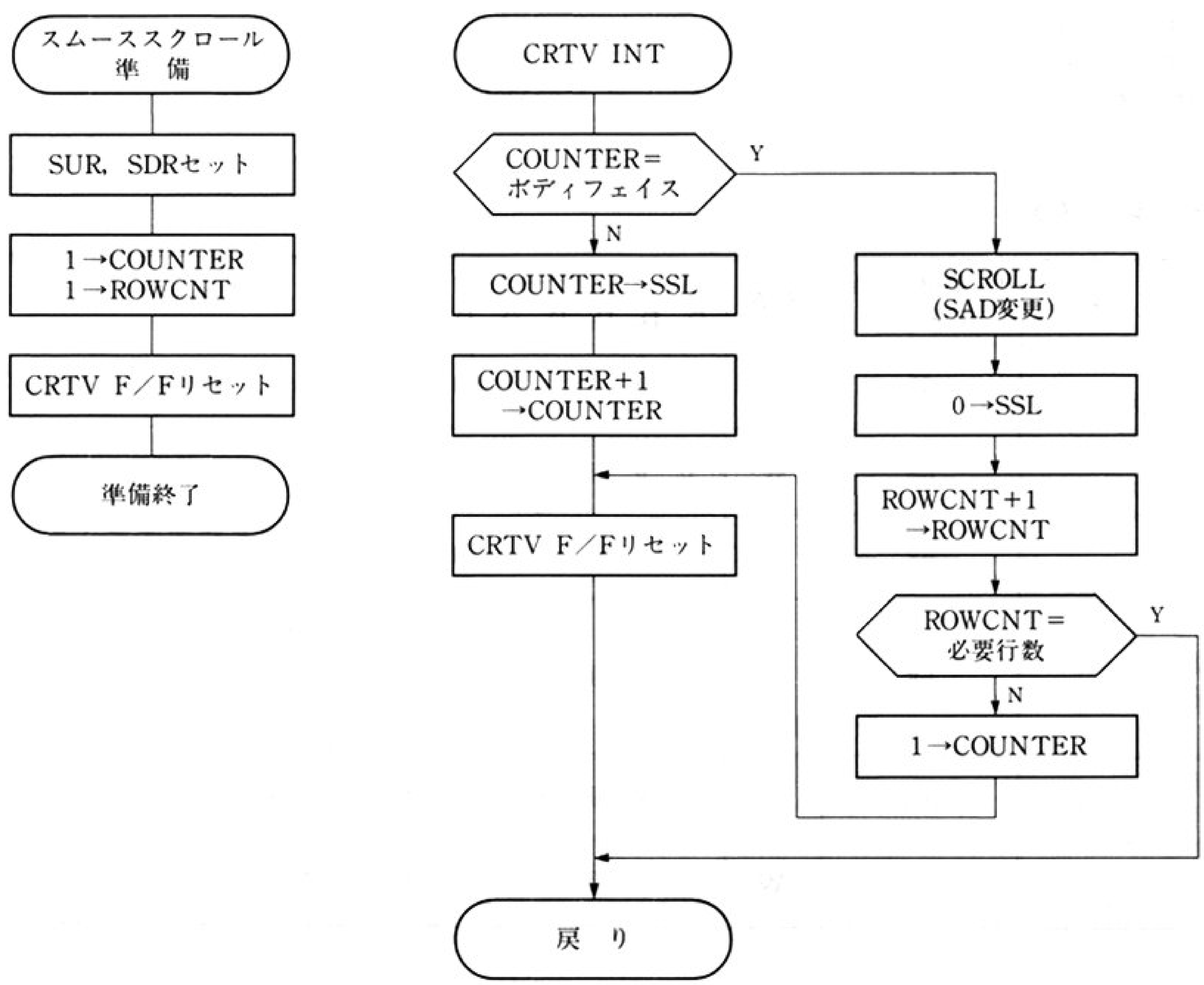
スムーススクロールは主にCRT　M/Sによって実現される．ソフトウェアは基本的にはSUR, SDRをセットし，1画面ごとのタイミングでSSLを増減することによりスムーススクロールアップ，ダウンさせることができる．
次にそのハードウェアについて概説する．



スクロールエリアではCGへのラインカウンタ出力はSSLだけ加算されて出力される．ただし，ラインカウンタ値を変えただけでは左図の① の部分では，〝A〃の上の部分が表示されるだけであるので，① の部分に限り，画面メモリの80字(1行)先のコードが，CGに与えられる．M/Sからは①の部分であることの信号が出力され，外付の加算回路により画面メモリへのアドレスに80が加算される．

したがってスクロールエリアの終りでは必ず，GDCのSADが再セットされていなければならない(そうでなければ，下辺の次の行がスクロールさせた時に表示される)．また，スクロールエリアは画面メモリの連続した部分に設定しなければならない(スクロールエリア内でSADはセットできない)．

●スムーススクロール制御フロー概要



7.3.3 グラフィック制御命令

グラフィック制御用のGDCであるGDC(スレーブ)μPD7220および各制御回路は，次表に示す命令によって制御される．

命令		I/Oポートアドレス	R/W	データ D_7 D_6 D_5 D_4 D_3 D_2 D_1 D_0	備考
リードステータス		A0	R	GDC ステータスフラグ	
ライトパラメータ		A0	W	GDC パラメータ	
リードデータ		A2	R	GDC データ	
ライトコマンド		A2	W	GDC コマンド	
ライト (注1)	表示画面選択 (注2) レジスタ	A4	W	0 0 0 0 0 0 0 0	P00, P10, P20, (P30)
				0 0 0 0 0 0 0 1	P01, P11, P21, (P31) (注4)
	描画画面選択 (注3) レジスタ	A6	W	0 0 0 0 0 0 0 0	P00, P10, P20, (P30)
				0 0 0 0 0 0 0 1	P01, P11, P21, (P31) (注4)
ライトパレット レジスタ		A8	W	パレットREG参照	
ライトパレット レジスタ		AA	W	パレットREG参照	
ライトパレット レジスタ		AC	W	パレットREG参照	
ライトパレット レジスタ		AE	W	パレットREG参照	

注1：リセット時はハードウェアによって0がセットされる．なお，バンク切り替え直後，専用高解像度ディスプレイ使用時は700ns～800ns，標準ディスプレイ使用時は1.2μs，CPUのVRAMアクセスは禁止されている．
注2：GDCから表示アクセス
注3：CPU，GDCからの描画アクセス
注4：PC-9801/Uでは，描画画面選択レジスタとして"00000001"の指定はできない．

●モードレジスタ

命令	I/Oポートアドレス	R/W	データ D_7 D_6 D_5 D_4 D_3 D_2 D_1 D_0	備考
ライト モードレジスタ	68	W	0 0 0 0 0 0 1 0	カラーグラフィックモード
ライト モードレジスタ	68	W	0 0 0 0 0 0 1 1	モノクログラフィックモード
ライト モードレジスタ	68	W	0 0 0 0 1 0 0 1	専用高解像度ディスプレイの200本モード
ライト モードレジスタ	68	W	0 0 0 0 1 0 0 0	高解像度及び標準ディスプレイの200本モードまたは専用高解像度ディスプレイの400本モード
ライト モードレジスタ	6A	W	0 0 0 0 0 0 0 0	8色モード
ライト モードレジスタ	6A	W	0 0 0 0 0 0 0 1	16色モード

●パレットレジスタ

	8色モード(注1)		16色モード(注1)
I/Oアドレス	bit 7 6 5 4	bit 3 2 1 0	bit 7 6 5 4 3 2 1 0
A8	(P0, P1, P2) =110　#3	(P0, P1, P2) =111　#7	パレット write AD REG
	0 G R B	0 G R B	0 0 0 0 (P3)(注2) P2 P1 P0
AA	100　#1	101　#5	パレット GREEN
	0 G R B	0 G R B	0 0 0 0 G3 G2 G1 G0
AC	010　#2	011　#6	パレット RED
	0 G R B	0 G R B	0 0 0 0 R3 R2 R1 R0
AE	000　#0	001　#4	パレット BLUE
	0 G R B	0 G R B	0 0 0 0 B3 B2 B1 B0

注1：パレットレジスタの内容は，モードを切換えても各モードの内容が保障される
注2：グラフィックオプションがなく，16色モードに設定すると，P3は〝1〟に固定となる．
　　またディスプレイの選択は，前述したようにシステムポートBのデータビット3の設定によって行う．

ディスプレイの選択は，前述したようにシステムポートBのデータビット3の設定によって行う．

システムポートB ビット3	CRT
1	専用高解像度ディスプレイ
0	標準ディスプレイ

7.3.4 キャラクタジェネレータ制御命令

(1) 制御命令

漢字キャラクタジェネレータ(KCG)，ANKキャラクタジェネレータ(ANK-CG)を制御する命令を示す．

命　令	I/Oポート アドレス	R/W	データ D_7 D_6 D_5 D_4 D_3 D_2 D_1 D_0	備　考
ライト文字コード第2バイト	A1	W	←文字コード第2バイト→	
ライト文字コード第1バイト	A3	W	←文字コード第1バイト→	
ライトラインカウンタ	A5	W	0 0 L/R RC4 RC3 RC2 RC1 RC0	(注1)
リード文字パターン	A9	R	CGリードパターン ←左　右→	(注2)
ライト文字パターン	A9	W	CGライトパターン ←左　右→	(注2)

注1：L/Rは全角漢字左(1)，右(0)を指定する．
　　RC0～RC4はキャラクタパターンの上から何ラインをか16進数で指定する．ただし，CGのパターンは16ライン固定なのでRC4は0としておく(未定義でよい)．

注2：ライト，リードするパターンは次のようになる．

RRRR CCCC 3210 ↓↓↓↓	L／R＝1								L／R＝0							
	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
0000																
0001																
0010																
0011																
0100																
0101																
0110																
0111																
1000																
1001																
1010																
1011																
1100																
1101																
1110																
1111																

(2) 漢字コードアクセスモード

CGおよびCGカウントレジスタ(CGをCPUがアクセスする時にアドレスをセットしておくレジスタ)のアクセス方式の切り替えは，漢字コードアクセスモードの選択によって行う．

① ビットマップの選択…………MOV AL, 0BH
　　　　　　　　　　　　　　OUT 68H, AL

② コードアクセスの選択………MOV AL, 0AH
　　　　　　　　　　　　　　OUT 68H, AL

ビットマップモードではCG, CGカウントレジスタのアクセスはいつでも良い．

コードアクセスモードはCG, CGカウントレジスタのアクセスはGDCのVSNC＝1中に行うことが必要である．

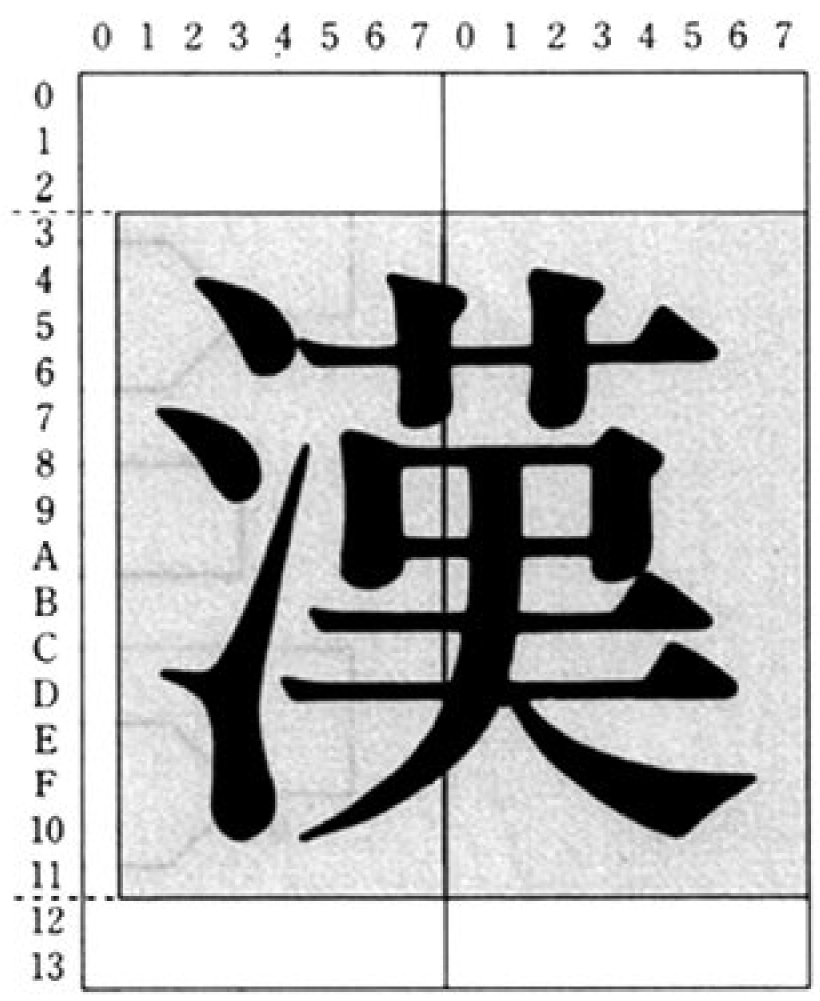
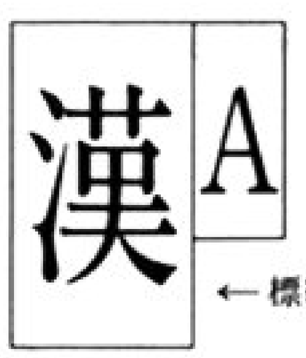
ただし，VSNC＝1であることを検出しても，ソフトウェアがCGをアクセスした時はすでにVSNC＝0となっている可能性がある．これを避けるためにはVSNC＝0直後のVSNC＝1を検出するか，CRTVの割り込みを利用する．VSNC＝1の時間は最小190μsである．

ANKCGのアクセスは，モードにかかわらずVSNC中とする．

(3) 漢字ROMボードの有無の検出

画面メモリの第2バイトに"00"と"FF"の両極性が読み書きできるか否かにより判定する．

(4) コードアクセス方式の文字構成

		標準CRT	専用高解像CRT
漢字	20行モード	標準CRTでは走査線が画面全体で200本しかないため，コードアクセス，ビットマップのどちらのモードでも画面全体で200／16＝12.5行しか表示されない． ビットマップでは，漢字の表示位置がPUT文によりユーザーレベルで制御可であるので，右の様な図を書くことはできないが，ドットの構成は右図に準ずる．したがって，漢字とコードのANKとでは大きさが2倍違う．	
	25行モード	←標準CRTの漢字はたて長になる． 標準CRTでも，1行当りの走査線を20(16)とGDCに設定するこのにより，コードアクセス方式で漢字表示することは可能である．しかし，本来のANKとの混在は不可で，漢字CG中のANK文字を使用する．1画面の表示行数は10(12.5)である．	

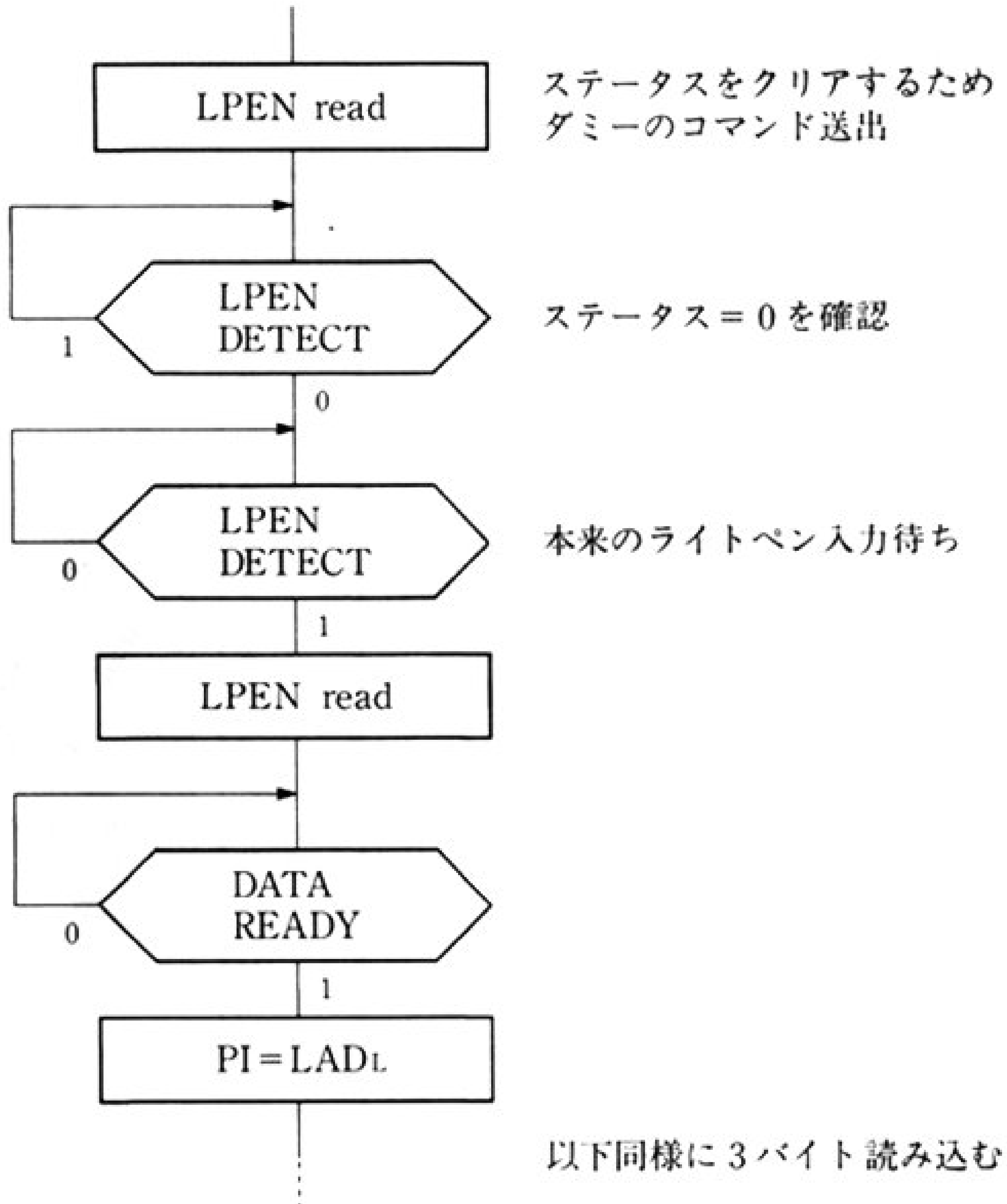
7.3.5 ライトペン

(1) ライトペンは40/80字モードにかかわらず，GDCの表示アドレスで報告される．40字モード時は1字にGDCの2つの表示アドレスが対応しているので，そのどちらかが報告される．したがってソフトウェアではアドレスの最下位ビットを無視することにより，文字との対応をとる．

(2) ライトペンの検出アドレスは，検出部でのリニアな遅延および内部処理でのデジタルな遅延のため，実際の値より4文字以上大きな値をとるので，ソフトウェアで補正する必要がある．

PC-9800シリーズでは－6で処理している．

(3) ライトペンデータの読み込みは次の様なフローで行う．



7.3.6 グラフィックチャージャ

グラフィックチャージャ(GRCG)は，PC-9801U/UV/VF/VMでのみ使用可能(PC-9801Uではオプション)．

(1) コマンド

GRCGは，内部にライトだけが可能なレジスタを2つ持つ．

命　　令	I/Oアドレス	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
ライトモードレジスタ	7C	CGモード	RMWモード	0	0	$\overline{\text{P3EN}}$	$\overline{\text{P2EN}}$	$\overline{\text{P1EN}}$	$\overline{\text{P0EN}}$
ライトタイルレジスタ	7E	タイルレジスタ0～3(注)							

注：モードレジスタにライトを行うと，タイルレジスタ0ライトにリセットされる．
その後ライトするたびに，書かれるレジスタはレジスタ1，レジスタ2，レジスタ3，レジスタ0，と変化する．

ビット名	ビット=1の意味	ビット=0の意味
CGモード	GRCGを有効とする． CPUのVRAMアクセスをきっかけとして，GRCGが各モードの動作を実行する．	GRCGを無効とする． CPUのVRAMアクセスは，そのままVRAMのリード(ライト)となる．
RMWモード	CPUのVRAMライトにより，RMWモードの動作を行う． CPUのVRAMリードは無視される．	CPUのVRAMライトによりTDWモードの動作を行う． CPUのVRAMリードによりTCRモードの動作を行う．
P3EN，P2EN P1EN，P0EN	該当するプレーンを無効とする．	該当するプレーンを有効とする． 複数ビットの指定が可能． GRCGは，有効となっているプレーンに対してのみアクセスを行う．

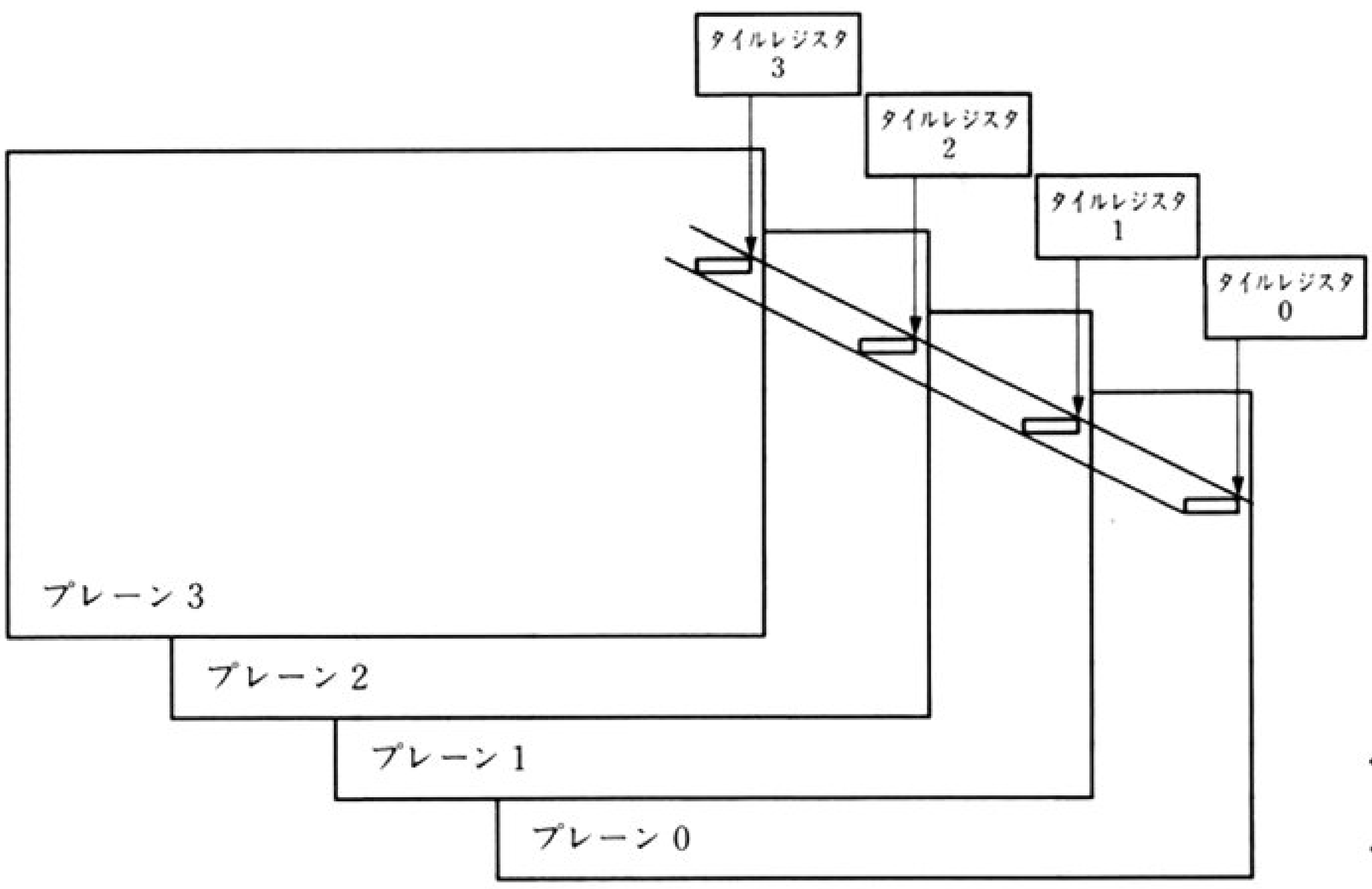
・GRCG動作中は，CPUにWAITがかかり，モードレジスタの変更が不可となる．

・GRCG動作中は，バスが占有されるためDMA転送レートが低下する．原則としてDMAとGRCGは同時に使用しないこと(たとえば，ハードディスクのDMA転送などと，GRCGに対するストリング命令によるアクセスは同時に行わないようにする必要がある)．

(2) モード

a）TDWモード

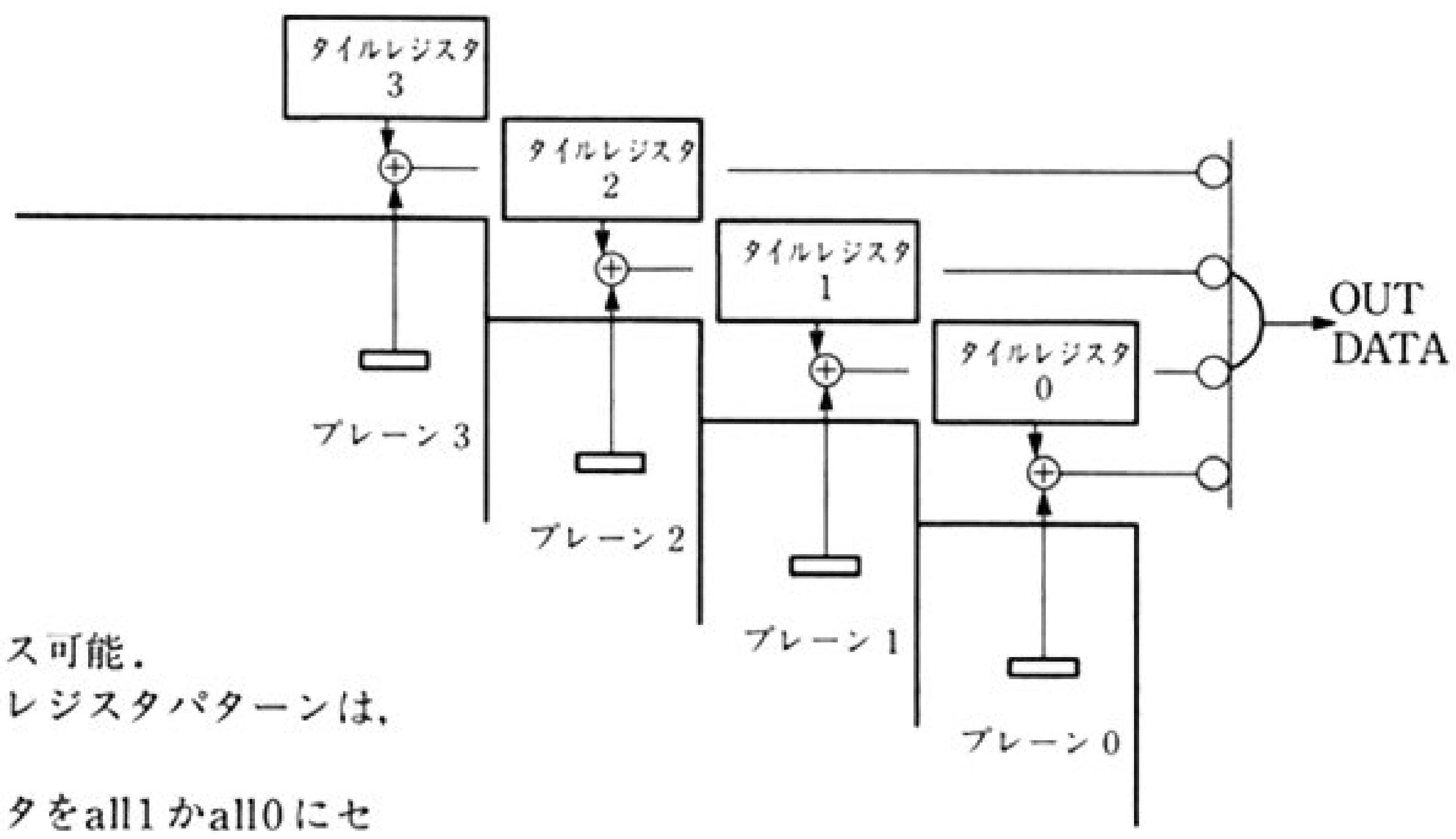
VRAMに対してCPUがライトすると，CPUのライトデータは無視され，タイルレジスタの内容が各プレーンにライトされる．



・STRING命令，バイトアクセス可能．
・ワードアクセス時，タイルレジスタパターンはL，Hに拡張される．

b）TCR モード

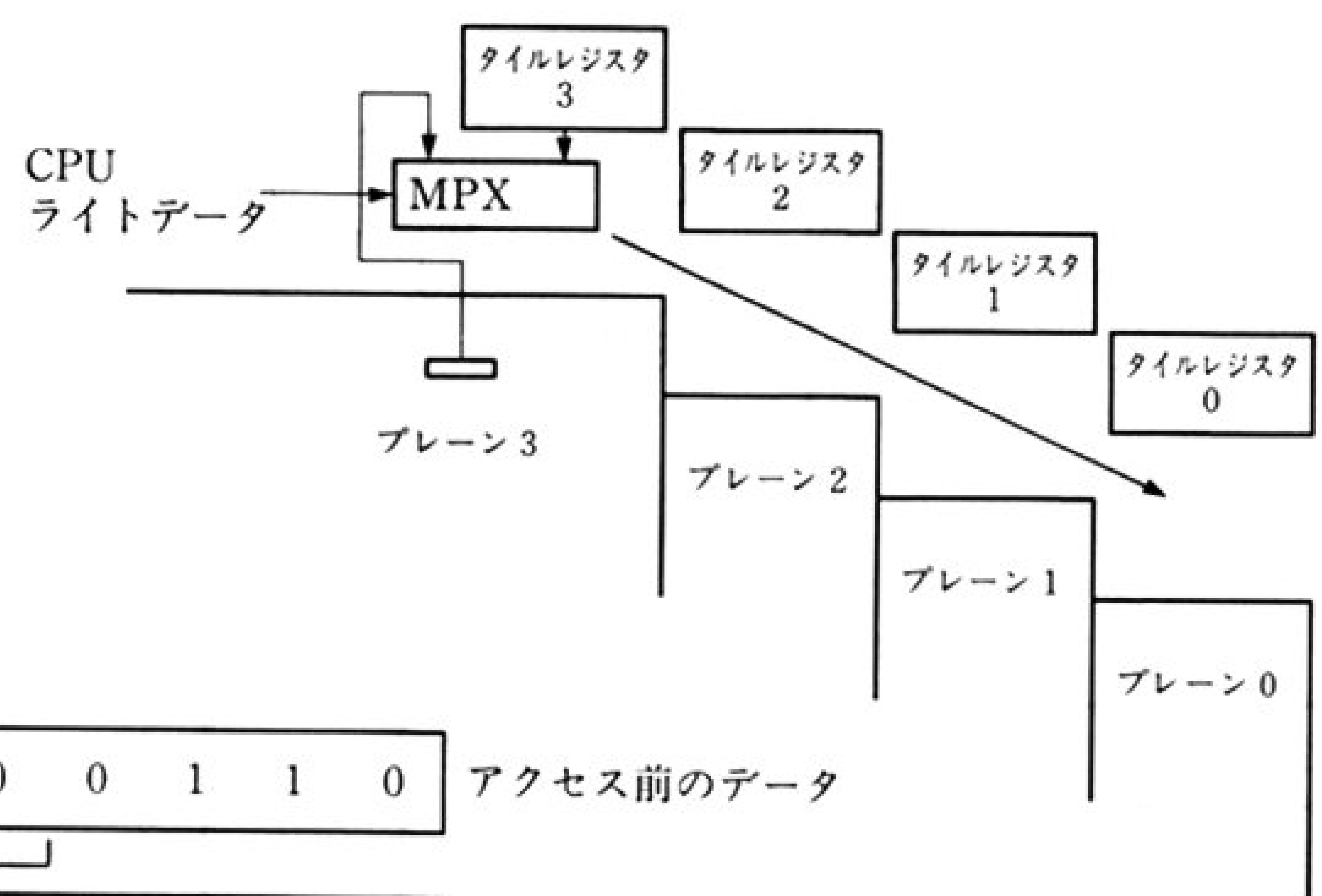
CG モード設定後，該当アドレスを CPU がリードすると，各プレーンとタイルレジスタの一致をとり，すべてのプレーンで一致のとれたビットを1にして CPU にリードデータとして出力する．

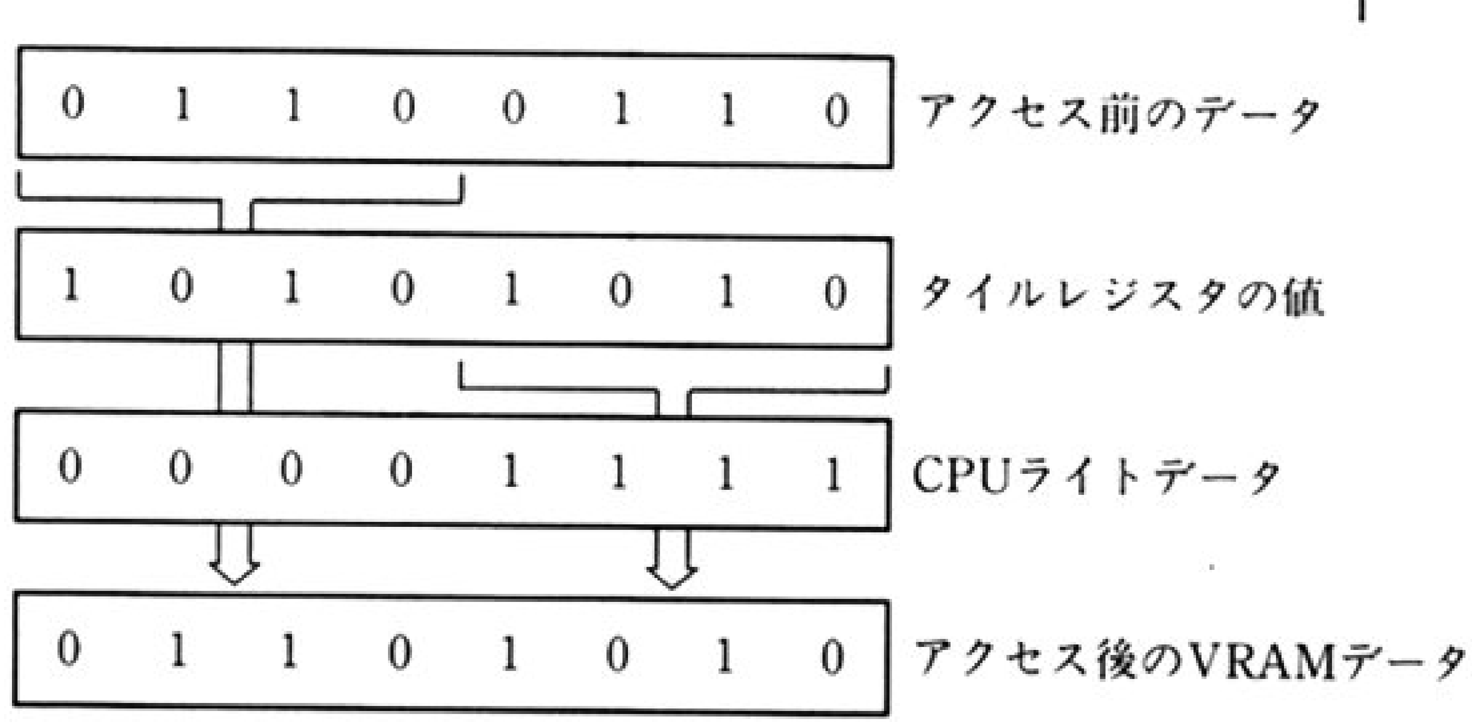


・SCAN命令，バイトアクセス可能．
・ワードアクセス時，タイルレジスタパターンは，H，Lに拡張される．
・色の検出ではタイルレジスタをall1かall0にセットする．
・アクティブにしないプレーンは無視される．

c）RMW モード

RMW モード設定後，CPU が VRAM にライトすると，ライトデータの1のビットはタイルレジスタの内容がライトされ，0のビットは元のデータが残される．





・STRING命令，バイトアクセス可能
・ワードアクセス時，タイルレジスタは，L，Hに拡張される．

7.3.7　スーパーインポーズ

スーパーインポーズ機能は，PC-9801U/UV/VF/VMでのみ使用可能(オプション)

本体のディップスイッチSW1のビット2をONにすることにより，RGB出力コネクタ(デジタル)のDOT CLOCK端子が入力端子となる．スーパーインポーズカードは，リセット時にこの端子の信号によってスーパーインポーズを行うか否かを判定する．

CLOCK端子	スーパーインポーズモード
出力(DOT CLOCK)	スーパーインポーズを行わない．
入力(ボードから見て常に1)	スーパーインポーズを行う．

7.3.8　プラズマディスプレイ

プラズマディスプレイは，PC-9801U/UVでのみ使用可能(オプション)．

プラズマディスプレイ使用時は，CLOCKとのスキューを保障したRGB信号を出力する．そのために，プラズマディスプレイ使用時は，本体のディップスイッチSW1のビット3をONにしなければならない．本体は次に示すポートにより，SW1のビット3をセンスする．

命　令	I/Oポート アドレス	データ D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0	
リード プリンタポートB (ビット4)	42	×	×	×	1 0	×	×	×	×	SW1-3 OFF：プラズマディスプレイ不使用 SW1-3 ON：プラズマディスプレイ使用

第8章
フロッピーディスクインターフェイス

8.1 1MB フロッピーディスク

8.1.1 概要

1MB フロッピーディスクインターフェイスは，ディスクドライブを4台まで制御することができる．制御は μPD756A フロッピーディスクコントローラ(FDC)によって行われている．

データ転送は DMA によって行われ，フロッピーディスクに対するデータセット/データ読み取りは DMA コントローラ μPD8237(DMA＃2)によって行われる．また FDC は，READ DATA グループ，WRITE DATA グループのコマンドの処理が終了すると，CPU に対して割り込み(INT 42)を発生し，リザルトステータスおよびパラメータの読み取りを要求する．

1MB フロッピーディスクインターフェイスは，PC-9801/M では本体に標準実装されているが，その他の機種ではオプションの拡張ボード(PC-9801-15)によってサポートされる．

拡張ボード上には，IPL ローダおよび基本入出力プログラム用 ROM が実装されており，ROM アドレスおよび割り込みレベルをディップスイッチによって決定するようになっている．ただし，ディップスイッチの設定はシステム固定されているものであり，むやみに変更すべきものではない．なお，ボード上には ROM の動作を禁止するためのジャンパスイッチも搭載されている．

PC-9801-15 は，回路の構成上，PC-9801UV/VM の 10MHz モードでは動作不可能である．また，PC-9801UV/VM には，1MB/640KB 両用インターフェイスが実装されているため，PC-9801UV/VM に PC-9801-15 を実装する場合には，本体のディップスイッチ3-1を固定モードにし，スイッチ3-2を 640KB モードにする必要がある．

8.1.2 I/Oアドレスと命令

命　　令	I/Oポート アドレス	R/W	データ D_7 D_6 D_5 D_4 D_3 D_2 D_1 D_0	備　　考
ライトコマンド	92	W	←　コマンドレジスタ　→	μPD765Aへコマンドをセットする.
ライトレジスタ	92	W	←　パラメータ　→	μPD765Aへのパラメータをセットする. NON-DMAモード時はFDへの書き込みデータもセットする.
リードステータス	90	R	←　ステータスレジスタ　→	μPD765Aからステータスを引き取る.
リードデータ	92	R	←　リザルトテスータス　→	μPD765Aからリザルトステータスを引き取る. NON-DMAモード時にはFDから読み取ったデータも引き取る.
ライトベース&カレントアドレス	09	W	←　アドレス　→	DMAコントローラ
リードカレントアドレス	09	R	←　アドレス　→	DMAコントローラ
ライトベース&カレントカウント	0B	W	←　カウント　→	DMAコントローラ
リードカレントワードカウント	0B	R	←　カウント　→	DMAコントローラ
ライトシングルマスクレジスタビット	15	W	0 0 0 0 0 M 1 0	DMAコントローラ M：1　マスクオン M：0　マスクオフ
ライトモードレジスタ	17	W	0 1 0 0 m_1 m_2 1 0	DMAコントローラ m_1m_2 ：00　ベリファイ転送 〃　：01　メモリライト転送 〃　：10　メモリリード転送
クリアバイトポインタフリップフロップ	19	W	× × × × × × × ×	DMAコントローラ
ライトDMAチャネル#2バンク	23	W	× × × × ←バンク→	DMAコントローラ
ライトコントロールレジスタ	94	W	RST FRY × DMAE(注1) × × × ×	μPD765Aの外部レジスタへのセット
リードスイッチ／シグナル	94	R	FINT1 FINT0 DMACH(注1) PSTB(注2) × × × ×	インターフェイスボード上のスイッチの値を読み取る.

注1：DMAE, DMACHビットは, PC-9801では無効.
注2：PC-9801では, プリンタストローブ F／F を, このビットによりコントロールしている. 他の機種では37Hにある.

(1) ライトコントロールレジスタ

●D７ビット：RST……Reset

μPD765A の RESET 端子の入力信号となるレジスタであり，μPD765A を初期化するのに使用する．初期化は μPD765A へのコマンド，パラメータの転送シーケンスやリザルトステータス転送シーケンスが乱れた時等に使用することができる．なお，初期化は電源投入直後および RESET スイッチ押下時にハードウェアで行われる．

●D６ビット：FRY……Forced Ready

μPD765A の RDY 端子の入力信号となるレジスタであり，ディスクドライブの RDY 信号と論理和されている．このビットはドライブの接続状態，ドライブの電源投入状態をチェックするために使用される．

ディスクドライブとのインターフェイスには，ドライブが接続されているか否か，電源が投入されているか否かの状態を直接示す信号線は無い．そこでドライブにリキャリブレイト動作をさせて Track00 信号が返って来たら，そのドライブは接続かつ電源投入状態であると判定する（ドライブはディスクが挿入されていなくてもリキャリブレイト動作を行う）．この際，μPD765A は RDY 端子が OFF であるとリキャリブレイトコマンドを実行しない．そこで FRY ビットによって強制的に RDY 端子を ON にすることにより，リキャリブレイトコマンドを実行させることができる．

なお通常の Seek や Read/Write コマンド実行時は FRY ビットは OFF にしておくこと．さもないと Not Ready を検出できなくなる．

●D４ビット：DMAE……DMA Enable

DMA チャネルを使ってデータ転送を行う時，DMA コントローラからの DRQ 信号，DACK 信号を許可するフリップフロップである．DMA 使用時のみ ON にし，使用しない時はオフとすること．

(2) リードスイッチ/シグナル

●D７，D６ビット：FINT1, FINT0

1MB フロッピーディスクインターフェイス基板に搭載されているディップスイッチ SW1 のＳ７，Ｓ６ビットの状態を読み取る，システム既定値は，FINT1＝0(ON)，FINT0＝1(OFF) となる．

●D５ビット：DMACH

同上のディップスイッチ SW1 のＳ３ビットの状態を読み取る．システム既定値は 0(ON) となる．

8.2　640KB フロッピーディスク

8.2.1　概要

640KB フロッピーディスクインターフェイスは，ディスクドライブを4台まで制御することができる．制御は μPD756A フロッピーディスクコントローラ(FDC)によって行われている．

データ転送は DMA によって行われ，フロッピーディスクに対するデータセット/データ読み取りは DMA コントローラ μPD8237(DMA #3)によって行われる．また FDC は，READ DATA グループ，WRITE DATA グループのコマンドの処理が終了すると，CPU に対して割り込み(INT 41)を発生し，リザルトステータスおよびパラメータの読み取りを要求する．

640KB フロッピーディスクインターフェイスは，PC-9801F/U/VF では本体に標準実装されているが，その他の機種ではオプションの拡張ボード(PC-9801-09，PC-9801 のみ PC-9801-08)によってサポートされる．

拡張ボード上には，IPL ローダおよび基本入出力プログラム用 ROM が実装されており，ROM アドレスおよび割り込みレベルをディップスイッチによって決定するようになっている．ただし，ディップスイッチの設定はシステムで固定されているものであり，むやみに変更すべきものではない．なお，ボード上には ROM の動作を禁止するためのジャンパスイッチも搭載されている．

PC-9801-09 は，回路の構成上，PC-9801UV/VM の10MHz モードでは動作不可能である．また，PC-9801UV/VM には，1MB/640KB 両用インターフェイスが実装されているため，PC-9801VM/UV に PC-9801-09 を実装する場合には，本体のディップスイッチ 3-1 を固定モードにし，スイッチ 3-2 を 1 MB モードにしたうえ，ボード上のジャンパスイッチによりボード上 ROM の動作を禁止する必要がある．

8.2.2 I/Oアドレスと命令

命　令	I/Oポート アドレス	R/W	データ D_7 D_6 D_5 D_4 D_3 D_2 D_1 D_0	備　考
ライトコマンド	CA	W	←　コマンドレジスタ　→	μPD765Aへコマンドをセットする.
ライトレジスタ	CA	W	←　パラメータ　→	μPD765Aへのパラメータをセットする. NON-DMAモード時はFDへの書き込みデータもセットする.
リードステータス	C8	R	←　ステータスレジスタ　→	μPD765Aからステータスを引き取る.
リードデータ	CA	R	←　リザルトステータス　→	μPD765Aからリザルトステータスを引き取る. NON-DMAモード時にはFDから読み取ったデータも引き取る.
ライトベース& カレントアドレス	0D	W	←　アドレス　→	DMAコントローラ
リードカレント アドレス	0D	R	←　アドレス　→	DMAコントローラ
ライトベース& カレントカウント	0F	W	←　カウント　→	DMAコントローラ
リードカレント ワードカウント	0F	R	←　カウント　→	DMAコントローラ
ライトシングル マスクレジスタビット	15	W	0　0　0　0　0　M　1　1	DMAコントローラ M：1　マスクオン M：0　マスクオフ
ライトモード レジスタ	17	W	0　1　0　0　m_1　m_2　1　1	DMA部のレジスタ m_1m_2：00ベリファイ転送 〃　：01メモリライト転送 〃　：10メモリリード転送
クリアバイトポインタ フリップフロップ	19	W	×　×　×　×　×　×　×　×	DMAコントローラ
ライトDMAチャネル#3バンク	25	W	×　×　×　×　←　バンク　→	DMAコントローラ
ライトコントロール(注2)	CC	W	RST　FRY(注1)　AIE(注1)　DMAE　MTON　TMSK　×　TTRG	μPD765Aの外部レジスタへのセット
リードスイッチ／シグナル	CC	R	FINT1　FINT0　DMACH　RDY　×　×　×　×	PC-9801U2は 0 1 1 RDY××××となる

注1：FRY，AIEビットはU2タイプでのみ有効.
注2：PC-9801VFのFDCボードでは，VMの640KBモード時と同じになる.

(1) ライトコントロールレジスタ

● D 7 ビット：RST…Reset

μPD765A の RESET 端子の入力信号となるレジスタであり，μPD765A を初期化するのに使用する．初期化は μPD765A へのコマンド，パラメータの転送シーケンスやリザルトステータス転送シーケンスが乱れた時等に使用することができる．なお，初期化は電源投入直後およびRESET スイッチ押下時にハードウェアで行われる．

● D 6 ビット：FRY…Forced Ready

μPD765A の RDY 端子の入力信号となるレジスタであり，ディスクドライブの RDY 信号と論理和されている．このビットはディスクの接続状態，ディスクの電源投入状態をチェックするのに使用される．

ディスクドライブとのインターフェイスには，ディスクが接続されているか否か，電源が投入されているか否かの状態を直接示す信号線は無い．そこでディスクにリキャリブレイト動作をさせて Track00信号が返ってきたら，そのディスクは接続かつ電源投入状態であると判定する(ドライブは媒体が挿入されていなくてもリキャリブレイト動作を行う)．この際，μPD765A はRDY 端子が OFF であるとリキャリブレイトコマンドを実行しない．そこで FRY ビットにより強制的に RDY 端子を ON にすることにより，リキャリブレイトコマンドを実行させることができる．

なお，通常の Seek や Read/Writeコマンド実行時は FRY ビットは OFF にしておくこと．さもないと Not Ready は検出できなくなる．

● D 5 ビット：AIE…Attention Interrupt Enable

アテンションインタラプトを許可するビットである．

ただし，実際の動作は AIE＝1の時　FRYのセット，リセットを可にし，
AIE＝0の時　〃　を無効にする．

FRY	AIE	動　作
0	0	FRYは前の状態のまま
1	0	FRYは前の状態のまま
0	1	FRY＝0にリセット
1	1	FRY＝1にセット

●D 4 ビット:DMAE…DMA Enable

DMA チャネルを使ってデータ転送を行う時，DMA コントローラからの DRQ 信号，DACK 信号を許可するフリップフロップである．DMA 使用時のみ ON にし，使用しない時は OFF とすること．

●D 3 ビット:MTON…MOTOR ON

ディスクドライブの MOTOR ON 端子の入力信号を保持する．

本 FDC ボードで制御されるすべてのディスクドライブのモータを同時に ON/OFF するのに使用する．

●D 2 ビット:TMSK…Timer Interrupt Mask

FDC からのタイマ割り込みをマスクするためのレジスタであり，本ビットを〝0″にすることにより，FDC からのタイマ割り込みはマスクされる．

パワー ON 直後は〝0″であり，タイマ未使用時は〝0″にしておくこと．

このビットを〝1″にしてからタイマをトリガすると，タイムアウト以前に割り込み信号が1回出るので注意すること．

●D 0 ビット:TTRG…Timer Trigger

VFO の TRIG IN 端子の入力信号であり，ディスクドライブのモータ ON/OFF 制御の時間設定用タイマのトリガとして使用する．前記 TMSK ビットが〝1″で，かつこのビットを〝1″にすると，約100ms 後，割り込み IR10 が〝1″になる(PC-9801UV/VM タイプにおいて，PC-9801-09 を使用した場合は，スイッチで設定された割り込み信号 IR101 が〝1″になる)．

このタイマ機能には，トリガ入力後100ms 以内に再びトリガを入力すれば，後のトリガが有効になるリトリガ機能を持つ．

ディスクドライブのモータを OFF にするためには，前記 MTON ビットを〝0″にすればよい．

(2) リードスイッチ/シグナル

●D 7，D 6 ビット:FINT1，FINT0

640KB フロッピーディスクインターフェイス基板に搭載されているディップスイッチ SW1 のS 7，S 6 ビットの状態を読み取る．システム既定値は，FINT1＝0，FINT0＝1となる．

●D 5 ビット:DMACH

同上ディップスイッチ SW1 のS 3 ビットの状態を読み取る．システム既定値は1となる．

●D 4 ビット:RDY

ディスクドライブの Redy 端子の状態を読み取る．

ディスクドライブとのインターフェイスには，ドライブが接続されているか否か，電源が投入されているか否かの状態を示す信号線はない．そこでドライブにリキャリブレイト動作をさせて，Track00信号が返って来たら，そのドライブは接続かつ電源投入状態であると判定する（ドライブはディスクが挿入されていなくてもリキャリブレイト動作を行う）．この際，μPD765AはRDY端子がOFFであるとリキャリブレイトコマンドを実行しない．そこで，640KBフロッピーディスクインターフェイスでは（PC-9801Uを除き）μPD765AのRDY端子は〝1″に固定してある．このビットは，通常のSeekやRead/Writeコマンドを実行する場合にディスクドライブのReadyをチェックするためのものである．

8.3　1MB/640KB両用フロッピーディスク

8.3.1　概要

1 MB/640KB両用フロッピーディスクインターフェイスは，PC-9801UV/VM本体に標準実装されているもので，その他の機種ではサポートされていない．

このインターフェイスは，前述の1 MBインターフェイスと同等の機能を持った1 MBモードと，640KBインターフェイスと同等の機能を持った640KBモードの2つのモードを持つ．モードの切り替えは，I/Oポートのアクセスによって行われ，モード切り替えと同時にFDCのI/Oアドレスも切り替える．

1 MB/640KB両用フロッピーディスクコントローラは，ディスクドライブを4台まで制御することができる．割り込み，DMAなどの制御は，前述のインターフェイスに準じる．

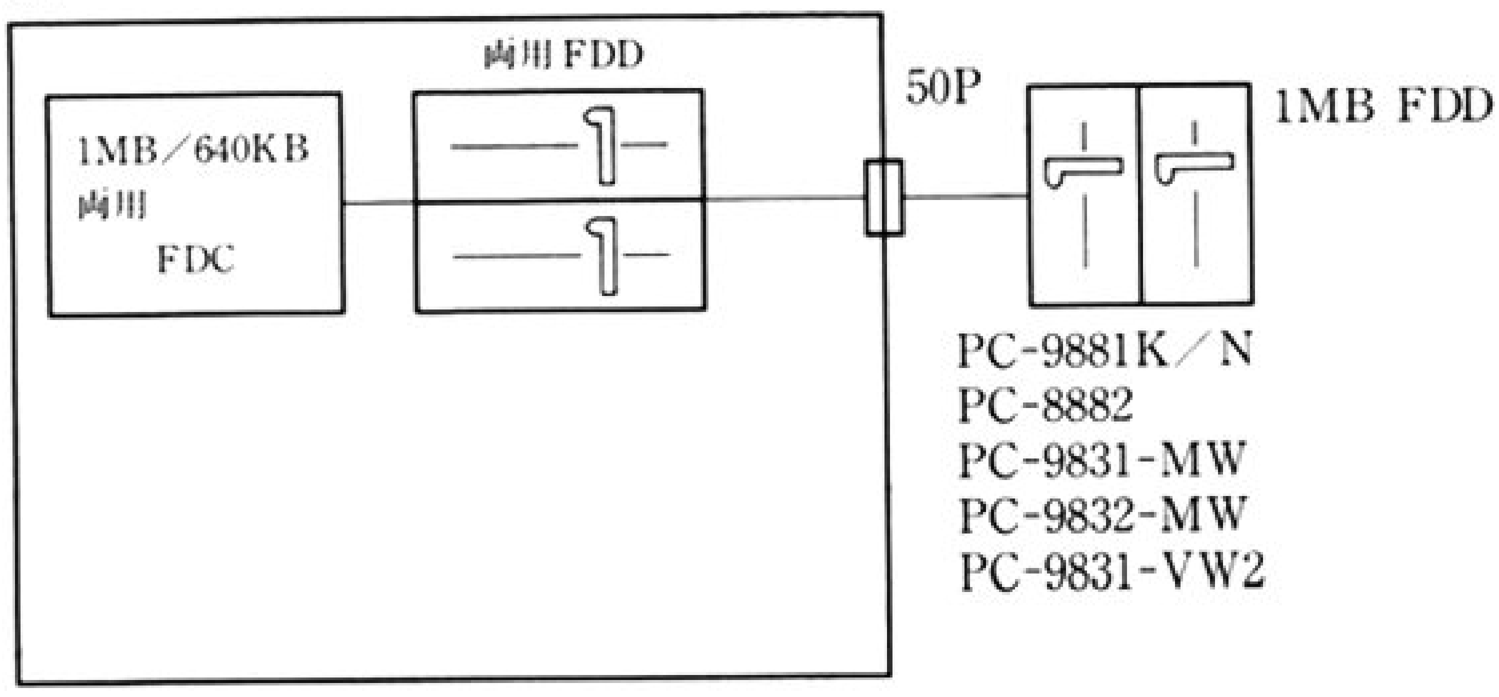
8.3.2　ディップスイッチ

PC-9801UV/VMでは，本体前面にあるディップスイッチを，システム構成，増設するフロッピーの種別に応じて設定する必用がある．

<table>
<tr><th>スイッチ</th><th>設定</th><th colspan="2">意　味</th></tr>
<tr><td rowspan="2">SW1−4</td><td>OFF</td><td colspan="2">内蔵FDD 2台に対し番号#1，#2
外付　〃　〃　#3，#4</td></tr>
<tr><td>ON</td><td colspan="2">内蔵FDD 2台に対し番号#3，#4
外付　〃　〃　#1，#2</td></tr>
<tr><td rowspan="2">SW3−1</td><td>OFF</td><td colspan="2">自動切り替えモード
（I／Oポート0BEHのPORT EXCビットが有効）</td></tr>
<tr><td>ON</td><td colspan="2">固定モード</td></tr>
<tr><td rowspan="2">SW3−2</td><td>ON</td><td>640KBモード</td><td rowspan="2">上記固定モード時に2台の内蔵FDDに対するモード設定</td></tr>
<tr><td>OFF</td><td>1MBモード</td></tr>
</table>

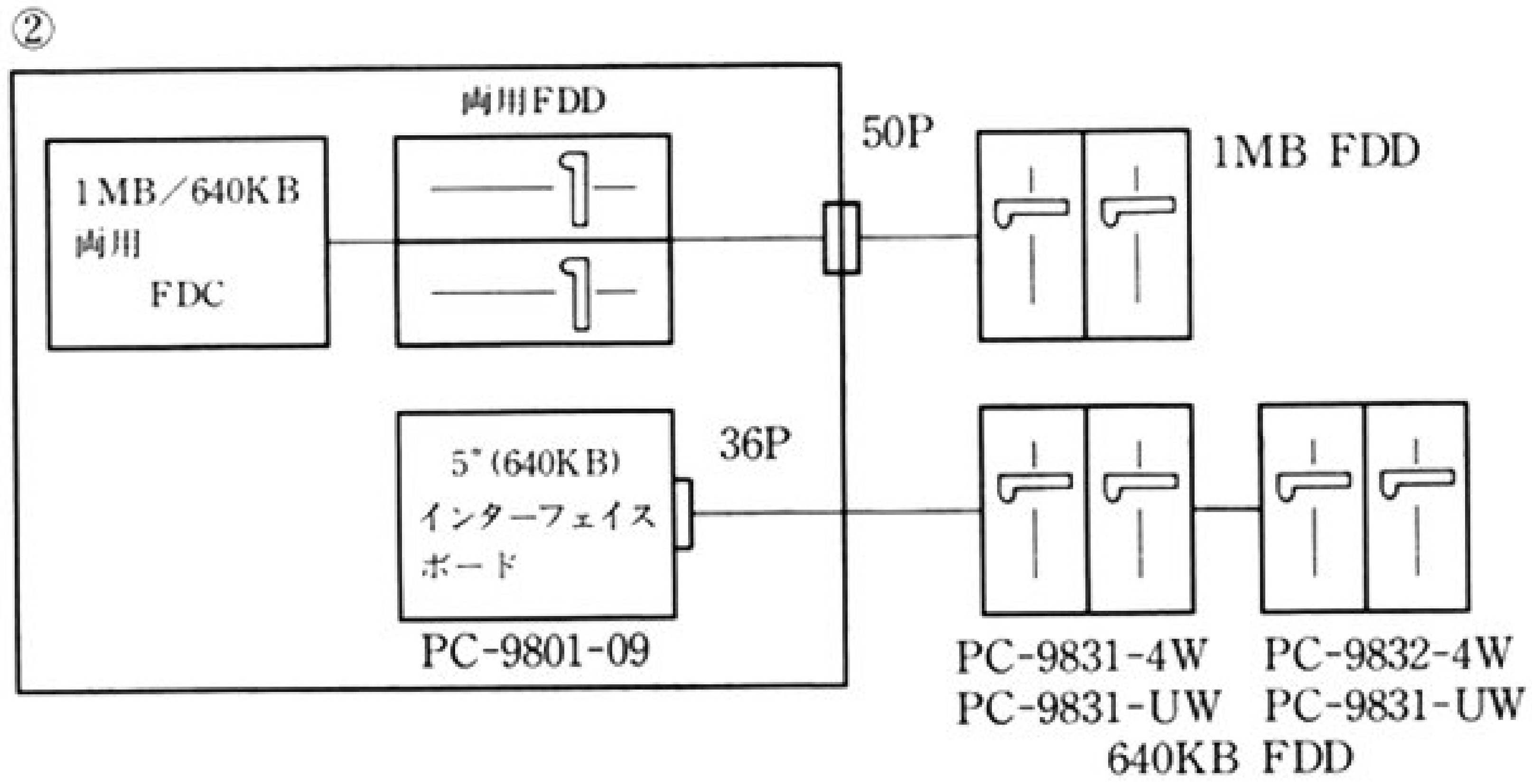
(1) PC-9801UV/VM2/VM4

①



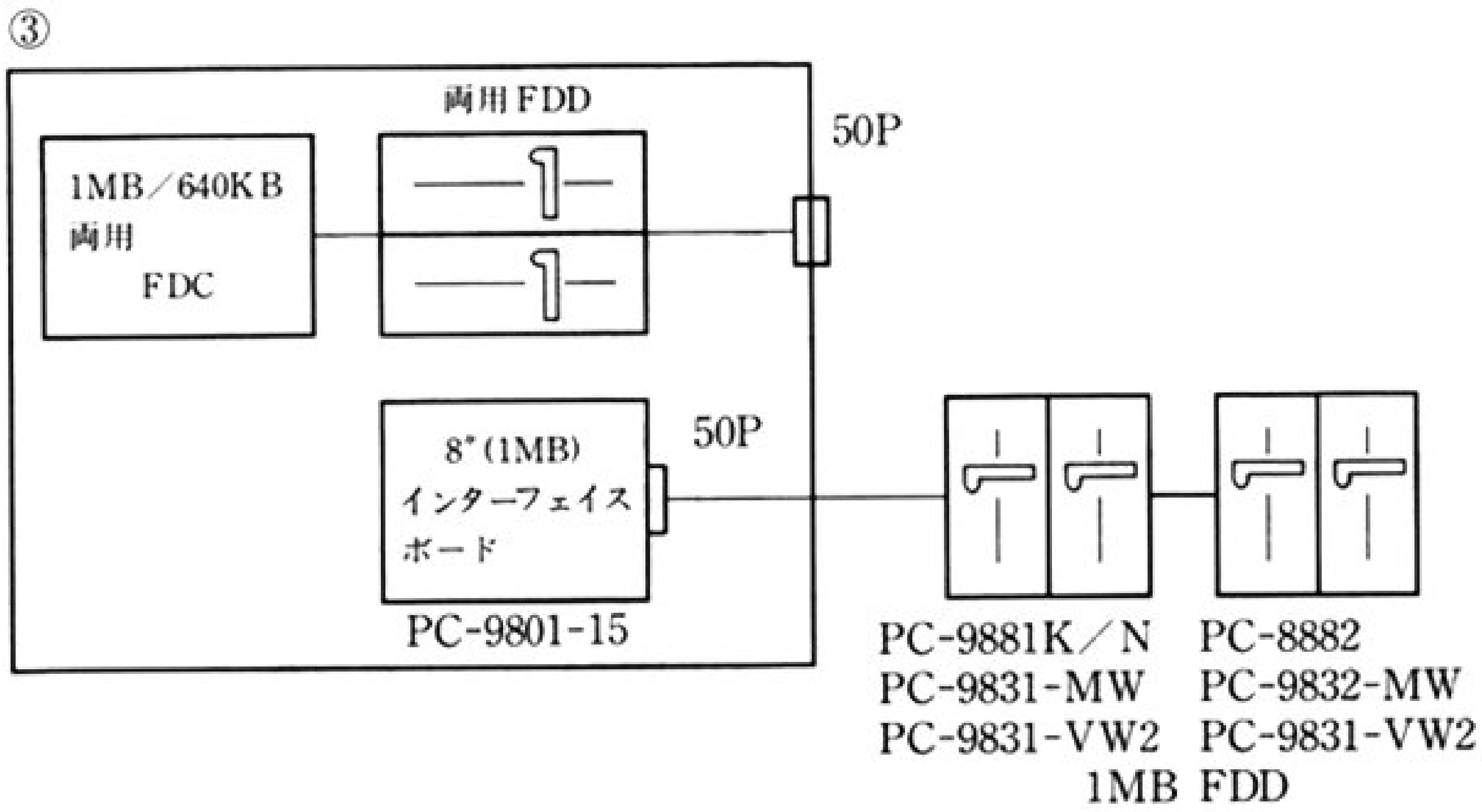
◦CPUクロック　10MHz／8MHz
◦DIPSW3-1　OFF(自動切替)
◦DIPSW3-2　フロッピーディスクを除いた周辺装置でシステムを立上げた後，内蔵フロッピーディスクユニットをどちらのモードで処理するかにより設定
OFF(1MBモード)
ON(640KBモード)

②



◦CPUクロック　8MHzのみ
◦DIPSW3-1　ON(固定モード)
◦DIPSW3-2　OFF(1MBモード)

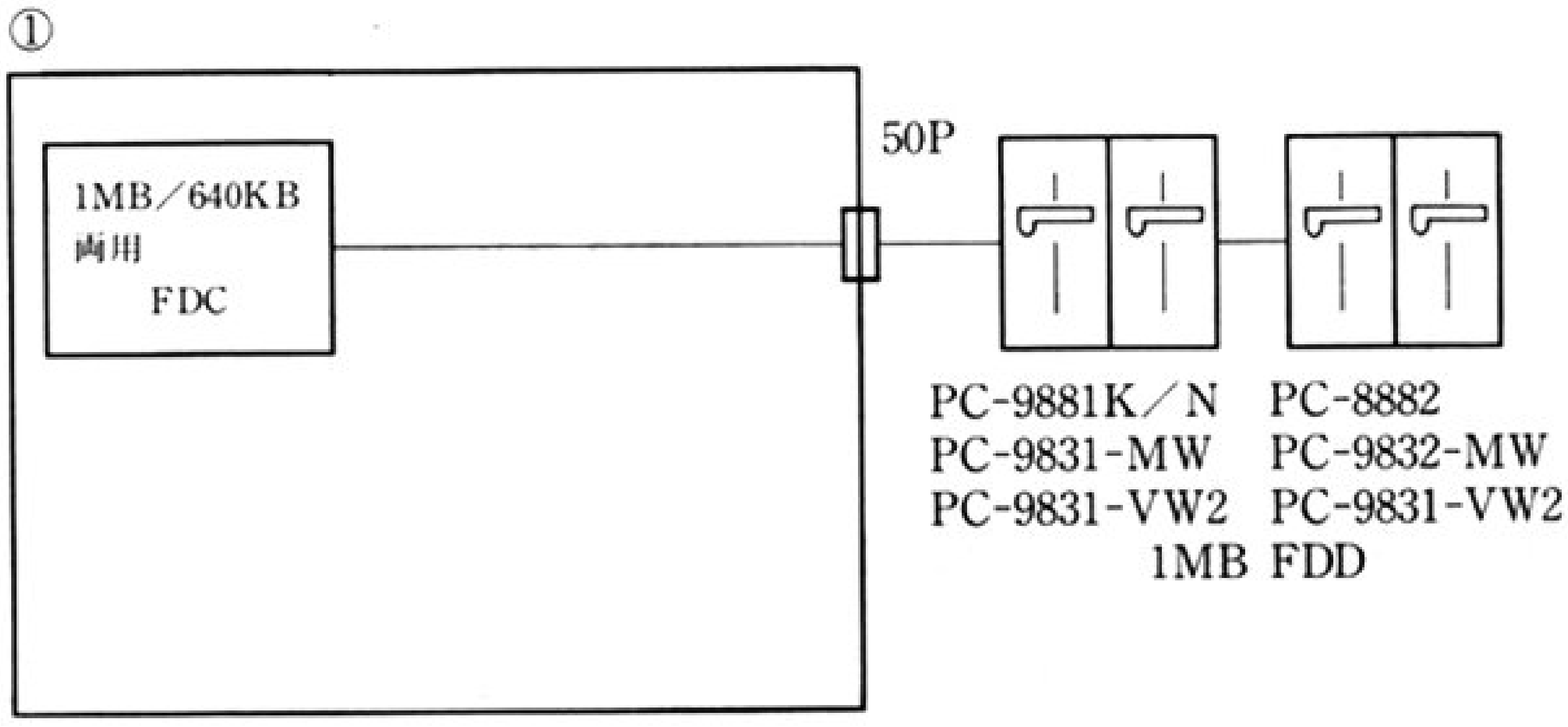
③



◦CPUクロック　8MHzのみ
◦DIPSW3-1　ON(固定モード)
◦DIPSW3-2　ON(640KBモード)

(2) PC-9801VM0

①



◦CPUクロック　10MHz／8MHz
◦DIPSW3-1　ON(固定モード)
◦DIPSW3-2　OFF(1MBモード)

増設5″両用FDD 2台のキットにより，PC-9801VM2と同一の構成することも可能．PC-9801VM0のインターフェイスボードは，出荷時前図の構成を意識したジャンパ構成を取っているため，VM2にするためには，ジャンパ設定の変更が必要となる．

VM2になった後は，VM2のFDDシステム構成①～③がサポートされる．

8.3.2 I/Oアドレスと命令

命　令	I/Oポートアドレス	R/W	データ D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0	備　考
ライト モードチェンジ	00BE	W	0	0	0	0	0	0	FDD EXC	PORT EXC	μPD765Aの外部レジスタ 初期値は00
リード モードステータス	00BE	R	×	×	×	×	DSW	FIX	FDD EXC	PORT EXC	
ライトコマンド	92 CA	W	← コマンドレジスタ →								μPD765Aへコマンドをセットする．
ライトレジスタ	92 CA	W	← パラメータ →								μPD765Aへのパラメータをセットする． NON-DMAモード時はFDへの書き込みデータもセットする．
リードステータス	90 C8	R	← ステータスレジスタ →								μPD765Aからステータスを引き取る．
リードデータ	92 CA	R	← リザルトステータス →								μPD765Aからリザルトステータスを引き取る．NON-DMAモード時にはFDから読み取ったデータも引き取る．
ライトベース& カレントアドレス	09 0D	W	← アドレス →								DMAコントローラ
リードカレント アドレス	09 0D	R	← アドレス →								DMAコントローラ
ライトベース& カレントカウント	0B 0F	W	← カウント →								DMAコントローラ
リードカレント ワードカウント	0B 0F	R	← カウント →								DMAコントローラ
ライトシングル マスクレジスタビット	15 15	W	0	0	0	0	0	M	1	0 (1)	DMAコントローラ M：1マスクオン M：0マスクオフ
ライトモード レジスタ	17 17	W	0	1	0	0	m_1	m_2	1	0 (1)	DMAコントローラ m_1 m_2：00ベリファイ転送 〃　：01メモリライト転送 〃　：10メモリリード転送

命　　令	I/Oポートアドレス	R/W	データ D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0	備　　考
クリアバイトポインタフリップフロップ	19 19	W	×	×	×	×	×	×	×	×	DMA コントローラ
ライト DMA チャネルバンク	23 25	W	×	×	×	×	←	バン	ク	→	DMA コントローラ 1MB ：#2 640KB：#3
ライトコントロール	94	W	RST	FRY	×	DMAE	×	×	×	×	
	CC	W	RST	FRY	AIE	DMAE	MTON	TMSK	×	TTRG	
リードスイッチ／シグナル	94	R	0	1	0	0	TYP1	TYP0	0	0	TYPE1 FDD #3／#4 TYPE0 FDD #1／#2
	CC	R	0	1	1	RDY	TYP1	TYP0	0	0	0：1 MB FDD 1：両用 FDD

注：I/O ポートアドレス　上段1 MB インターフェイス
　　　　　　　　　　　　下段640KB インターフェイス

(1) ライトモードチェンジレジスタ

● D 0 ビット：PORT EXC…Port Exchange

このインターフェイスを，ソフトウェアから見た場合のＩ/Ｏポートアドレスを設定する．

1：1 MB インターフェイスと同等のアドレス

0：640KB インターフェイスと同等のアドレス

● D 1 ビット：FDD EXC…FDD Mode Exchange

本制御部に接続される 1 MB/640KB 両用フロッピーディスク装置を，1MB/640KB のどちらのモードで使用するかを設定する．

1：1 MB モード

0：640KB モード

(2) リードモードステータスレジスタ

D 0，D 1ビットに関しては，(1) ライトモードチェンジレジスタと同意．

● D 2 ビット：FIX…Fix mode

ディップスイッチ SW3-1 の状態．PORT EXC ビットを無効とする固定モードと，有効とする自動切り替えモードの状態を読み取る．

1：固定モード

0：自動切り替えモード

●D3ビット:DSW…Dip SWitch

自動切り替えモード時のFDDの立上り状態を読み取る.

1:1 MBモード

0:640KBモード

(3) ライトコントロールレジスタ

各ビットの機能は，前述の1 MBインターフェイスまたは640KBインターフェイスと同等である.

(4) リードスイッチ/シグナル

●D4ビット:RDY

ディスクドライブのReady端子の状態を読み取る(640KBインターフェイスと同等).

●D3，D2ビット:TYP1，TYP0

このインターフェイスに接続されるフロッピーディスクドライブは4台までであるが，そのディスクドライブの種別を番号(#1，#2，#3，#4)に対応させて読み取る.

TYP1は，#3，#4のディスクドライブの種別

TYP0は，#1，#2のディスクドライブの種別

1:1 MB/640KB両用

0:1 MB

● VF

TYP1	TYP0	種別
0	0	外付　1MBのみ
1	0	内蔵　両用
0	1	外付　1MB

● VM

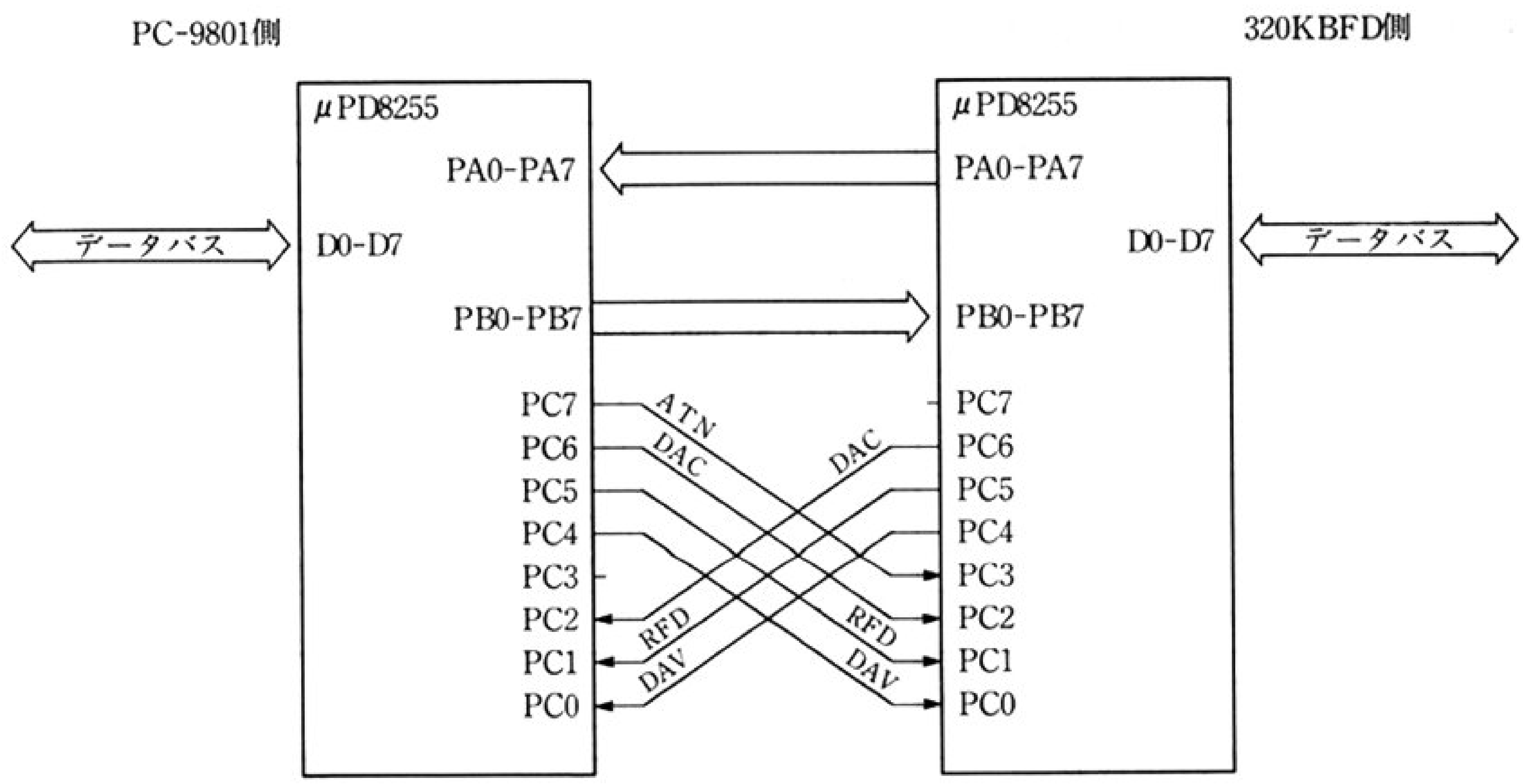
TYP1	TYP0	種別
1	0	内蔵　両用
0	1	外付　1MB

8.4 320KBフロッピーディスク

8.4.1 概要

PC-9801/E/F/Mには，320KBフロッピーディスクインターフェイスが実装されており，PC-8001，PC-8801の各シリーズで使用可能なPC-80S31等を接続する事ができる．なお，PC-9801U/UV/VF/VMでは，320KBFDはサポートしていない.

320KBFDは，CPU，およびRAMを内蔵したインテリジェントフロッピーディスク装置であり，PC-9800シリーズとは互いにμPD8255を介して接続される．ポートAはデータ受信，ポートBはデータ送信，ポートCは制御線として使用され，制御は3線ハンドシェイク方式で行われる.



信号名	意味
ATN (Attention)	コマンド(データ)送信要求
RFD (Ready for Data)	コマンド(データ)受信準備完
DAV (Data Valid)	コマンド(データ)送信完
DAC (Data Accepter)	コマンド(データ)受信完

8.4.2 I／Oアドレスと命令

命令	I/Oポートアドレス	R/W	データ D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0	備考
ライトモード	57H	W	1	0	0	1	0	0	0	1	8255のモードセット
ライトシグナル1	57H	W	0	0	0	0	1	0	0	1/0	FDへのDAV信号のON/OFF D0=0:OFF, D0=1:ON
	57H	W	0	0	0	0	1	0	1	1/0	FDへのRFD信号のON/OFF D0=0:OFF, D0=1:ON
	57H	W	0	0	0	0	1	0	0	1/0	FDへのDAC信号のON/OFF D0=0:OFF, D0=1:ON
	57H	W	0	0	0	0	1	1	1	1/0	FDへのATN信号のON/OFF D0=0:OFF, D0=1:ON
ライトシグナル2	55H	W	ATN	DAC	RFD	DAV	1	1	1	1	ATN, DAC, RFD, DAVは本命令でもON/OFF 可
ライトデータ	53H	W	WD7	WD6	WD5	WD4	WD3	WD2	WD1	WD0	FDへ送るコマンド，パラメータおよびデータ
リードデータ	51H	R	RD7	RD6	RD5	RD4	RD3	RD2	RD1	RD0	FDから送られたデータやステータスを読み取る．
リードデータ(診断用)	53H	R	WD7	WD6	WD5	WD4	WD3	WD2	WD1	WD0	コード53で8255にセットしたWD7～0を読み取る．
リードシグナル2(一部診断用)	55H	R	ATN	DAC	RFD	DAV	×	DAC	RFD	DAV	FDから送られたDAC, RFD, DAV信号を引取る．

×印：不定

8.4.3 コマンドシーケンス

コマンド	コード	コマンド　シーケンス
イニシャライズ コマンド	00H	INZ
ライト データ コマンド	01H	WRITE, N, DD, TT, SS, Data×N
リード データ コマンド	02H	READ, N, DD, TT, SS
センド データ コマンド	03H	SEND (PC9800 → FD) Data×N (FD → PC9800)…NはREADコマンドで指定
コピー コマンド	04H	COPY, N, DD, TT, SS, DD, TT, SS （DD, TT, SS：ソースドライブ　DD, TT, SS：ディスティネーションドライブ）
フォーマット コマンド	05H	FORMAT, DD
センド リザルトステータス コマンド	06H	RSTAT(PC9800 → FD) Result Status (FD → PC9800)
センド ドライブステータス コマンド	07H	DSTAT(PC9800 → FD) Drive Status (FD → PC9800)
トランスミット コマンド	11H	XMIT, アドレス, バイトカウント バイトカウント：転送バイト数(上位バイト，下位バイト) アドレス：メモリの読み出し開始アドレス(上位バイト，下位バイト)
レシーブ コマンド	12H	RCV, アドレス, バイトカウント, Data, ……, Data, アドレス：FDのメモリ格納アドレス
ロード コマンド	14H	LOAD, N, DD, TT, SS, アドレス アドレス：FDのメモリ格納アドレス
セーブ コマンド	15H	SAVE, N, DD, TT, SS, アドレス アドレス：FDのセーブ開始アドレス

N ……転送ブロック数　DD……ドライブ番号
TT……トラック番号　SS……セクタ番号

第9章
マウス

9.1 マウスインターフェイス

PC-9801F3/M/U/UV/VF/VM はポインティングデバイス「マウス」用インターフェイスを標準で内蔵している(マウスユニットはオプション).

●制御用 IC:8255A

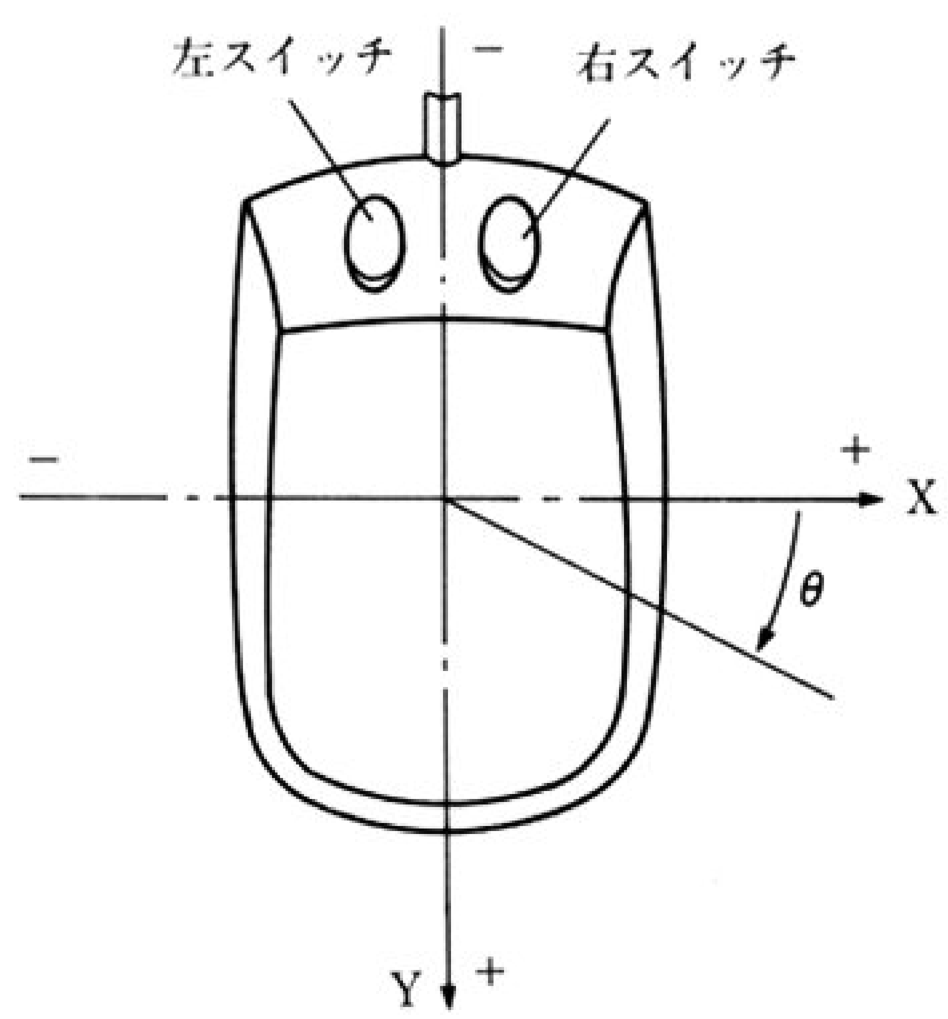
●ポート番号:

ビット	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	備考
	0	1	1	1	1	1	1	1	1	1	0	1	1	A_1	A_0	1	データポート
	1	0	1	1	1	1	1	1	1	1	0	1	1	A_1	A_0	1	初期化割り込みタイミングのセット用

●割り込み周期:8.33mS(120Hz 既定値)

●割り込みレベル:IR131(INT6…既定値)

●マウスの形状およびデータ



$X = A \times L \times \cos\theta \pm 15$〔カウント〕

$Y = A \times L \times \sin\theta \pm 15$〔カウント〕

$A = 4$〔カウント/mm〕

$L =$ 移動距離〔mm〕

●割り込みレベルはマウスインターフェイスボード上のジャンパスイッチで次のように変更可能である．

ジャンパ番号	割り込み名	8259割り込みレベル
7	INT0	IR 31
6	INT1	IR 51
5	INT2	IR 61
4	INT3	IR 91
3	INT4	IR101
2	INT5	IR121
1	INT6	IR131

●割り込み周期は，I/Oポート 0BFDBH に書き込む値により設定する．

値(16進)	T T 1 0	周波数	時　間
00	0 0	120Hz	8 mS
01	0 1	60Hz	16mS
02	1 0	30Hz	34mS
03	1 1	15Hz	67mS

9.2 I/Oアドレスと命令

コマンド	I/Oポート アドレス	R/W	データ								備　　考
			D_{15}	D_{14}	D_{13}	D_{12}	D_{11}	D_{10}	D_{9}	D_{8}	
ライトリセット	7FDF	W	1	0	0	1	0	0	0	0	8255Aのモードセット
ライト レジスタ	7FDF	W	0	0	0	0	1	0	0	D_8	割り込み Enable 0：割り込み Enable 1：割り込み Disable
	7FDF	W	0	0	0	0	1	1	1	D_8	Clear Count (HC) 0：クリアしない 1：クリアする
ライトレジスタ	7FDD	W	0	SXY	SHL	$\overline{INT}$	0	0	0	0	レジスタはこの命令でも変更できる
リードレジスタ	7FDD	R	HC	SXY	SHL	$\overline{INT}$	×	×	×	×	レジスタの状態を読み取る
ライトタイマ	BFDB	W	0	0	0	0	0	0	T1	T0	割り込み周期設定
リードマウス	7FD9	R	LEFT	×	RIGHT	×	MD3	MD2	MD1	MD0	マウスの状態を読み取る

HC: 1でマウス用カウンタクリア

$\overline{INT}$: 0でマウスのタイマ割り込みを許可する

SXY, SHL ｝MD 3～0に出力するデータを選択する

LEFT: 0で左側のスイッチが押されている

RIGHT: 0で右側のスイッチが押されている

MD 3～0 :SXY, SHLで選択されたマウス用カウンタのデータ

T 1, T 0 :割り込み周期選択(前項参照)

SXY	SHL	データ
0	0	X軸方向　下位 4bit データ
0	1	〃　上位　〃
1	0	Y軸方向　下位　〃
1	1	〃　上位　〃

第10章
プリンタ

10.1 セントロニクスプリンタインターフェイス

PC-9800シリーズの各機種は，セントロニクスインターフェイス準拠の8ビットパラレルプリンタインターフェイスを標準で実装している．制御用にμPD8255Aを使用し，ポートAはデータ出力，ポートCはデータストローブ信号($\overline{PSTB}$)と割り込み要求信号(IR8)を発生する．ポートBはプリンタ側からのステータス信号を受けるために使用している．

データバスの16ビットのうち，下位8ビットと接続されている．

10.2 I/Oアドレスと命令

命令	I/Oポートアドレス	R/W	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0	備考
ライトモード	46	W	1	0	0	0	0	0	1	0	8255Aのモードセット
ライトシグナル1	46	W	0	0	0	0	1	1	1	D0	$\overline{PSTB}$のON/OFF D0＝0：OFF，D0＝1：ON
	46	W	0	0	0	0	0	1	1	D0	IR8のON/OFF D0＝0：OFF，D0＝1：ON
ライトシグナル2	44	W	$\overline{PSTB}$	0	0	0	IR8	0	0	0	$\overline{PSTB}$，IR8は本命令でもON/OFF可
ライトデータ	40	W	WD8	WD7	WD6	WD5	WD4	WD3	WD2	WD1	プリンタにデータを送る
リードデータ (診断用)	40	R	WD8	WD7	WD6	WD5	WD4	WD3	WD2	WD1	コード40で8255AにセットしたWD 8～1を読み込む
リードシグナル	42	R	TYP1	TYP0	MOD(注2)	LCD(注2)	HGC	$\overline{BSY}$	CPUタイプ(注2)	機種(注2)	プリンタの状態を読み込む モードおよびタイプを読み込む
リードシグナル	44	R	$\overline{PSTB}$	×	×	×	IR8	×	×	×	8255AのポートCの状態を読み込む
ライトポートC(注1)	37	W	0	0	0	0	1	1	0	D0	セントロニクスインターフェース$\overline{PSTB}$信号のマスタF／FのON/OFF D0=0：OFF, D1=1：ON

注1：PC-9801では，$\overline{PSTB}$はI/Oポートアドレス94H(1MBフロッピーディスクインターフェイスの外付レジスタ)ビット4を使用

注2：PC-9801U/UV/VF/VMでのみ使用，その他の機種では不定

×印：不定

IR8：プリンタ制御回路から8259への割り込み信号である

(1) リードシグナル(I/O ポートアドレス 42H)

●D 7, D 6 ビット:TYP1, TYP0

システムのタイプを設定するストラップ SW の状態を示す.

TYP1	TYP0	システムタイプ
0	0	PC-9801
0	1	
1	0	PC-9801E/F/M/UV/VF/VM
1	1	PC-9801U

●D 5 ビット:MOD

5/10または 8 MHz のモードを設定する SW の状態を示す.

MOD	モード
0	5/10MHz
1	8 MHz

●D 4 ビット:LCD

プラズマディスプレイ使用/未使用の状態を示す. LCD=0の時, プラズマディスプレイ使用モードとなる.

●D 3 ビット:HGC

機能拡張状態を示す. HGC=1の時, 拡張機能使用を示す.

16色表示機能の使用, 高速描画機能の使用等を行っているかの状態表示を行う.

●D 1 ビット:CPUT

CPUT	CPU 種	
0	8086-2	
1	μPD70116(V30)	U/UV/VF/VM 既定値

●D 0 ビット:機種

機種	タイプ
0	PC-9801UV/VM
1	PC-9801VF

(2) モード設定(ライトモード　I/O ポートアドレス　46H)

モード設定の順序により, セントロニクスインターフェイスの $\overline{\text{PSTB}}$ が出て, 誤動作することがあるため, モード設定時, $\overline{\text{PSTB}}$ をマスクする必要がある. 「第5章　5.1　(1) (d)モードセット」参照のこと.

第11章
RS-232C

11.1 標準RS-232Cインターフェイス

11.1.1 概要

標準RS-232Cインターフェイスは制御部にμPD8251Aを使用しており，調歩同期式全二重/半二重，同期式半二重のいずれか1チャネルの通信が可能である(PC-9801UVでは，同期刻時機構による通信も可能).

PC-9800シリーズのターミナルモードでは調歩同期式で使用している．通信速度はμPD8253タイマに対する指示により与えられ，調歩同期式の場合は，

75，150，300，600，1200，2400，4800，9600BPS

が選択可能である．

同期式の場合は，

600，1200，2400，4800，9600BPS

が選択可能である．

また，同期方式の切換は本体のディップスイッチSW1で行う．

RS-232Cインターフェイスからの割り込みはTXRDY，TXEMPTY，RXRDYの3種の原因により発生し，各割り込みはシステムポート(μPD8255)のPC2, PC1, PC0(Interrupt Enable F/F)により制御が可能である．MODEM信号のうち，CS，CD，CIはシステムポートのPB6，PB5，PB7で読み取る事ができる(PC-9801では，CI信号はサポートせず)．他の信号はμPD8251のコントロール/ステータスで制御できる．

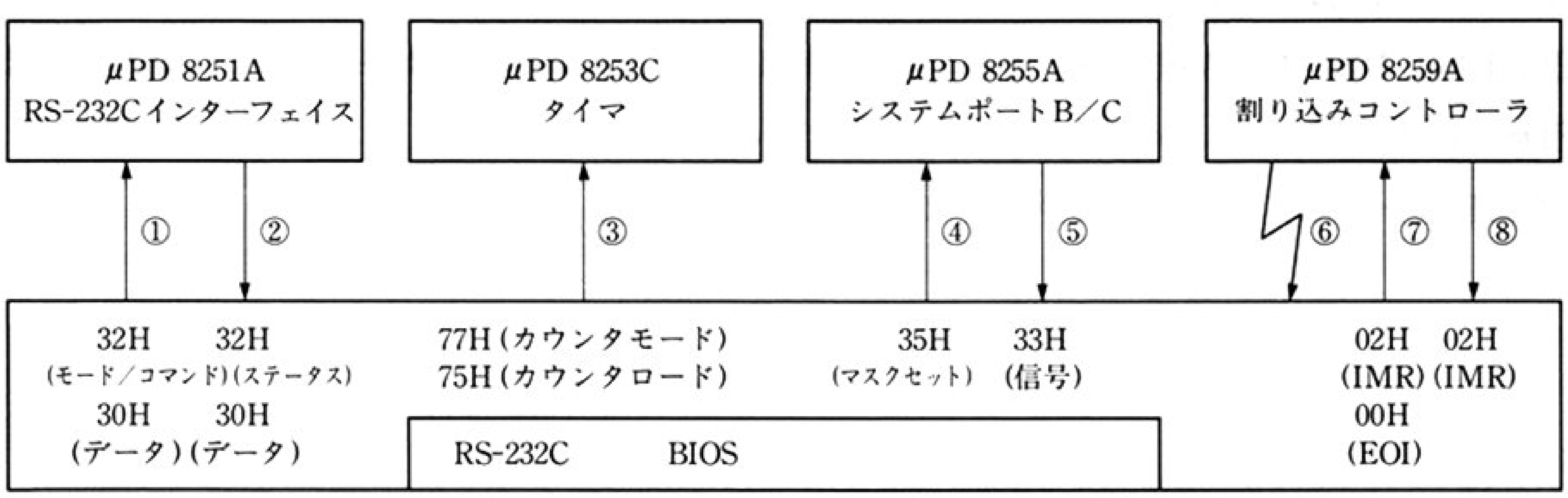
送受信データはデータバスの下位8ビットに乗せられる．

11.1.2 I/Oアドレスと命令

命令	I/Oポートアドレス	R/W	データ D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0	備考
モード(A)	32	W	S2	S1	EP	PEN	L_2	L_1	B_2	B_1	μPD8251動作モードの設定（非同期）
モード(B)	32	W	SCS	ESD	EP	PEN	L_2	L_1	0	0	〃（同期）
コマンド	32	W	EH	IR	RS	RST	SBR	REN	ER	TEN	
ステータス	32	R	DR	SYN	FE	OE	PE	TE	RRDY	TRDY	
データリード	30	R	RD8	RD7	RD6	RD5	RD4	RD3	RD2	RD1	
データライト	30	W	SD8	SD7	SD6	SD5	SD4	SD3	SD2	SD1	
カウンタセット	75	W	C_7 / C_{15}	C_6 / C_{14}	C_5 / C_{13}	C_4 / C_{12}	C_3 / C_{11}	C_2 / C_{10}	C_1 / C_9	C_0 / C_8	
カウンタモード	77	W	SC1	SC0	RL1	RL0	M_2	M_1	M_0	BCD	
マスクセット	35	W	×	×	×	×	×	TXRE	TXE	RXRE	
リードシグナル	33	R	$\overline{CI}$	$\overline{CS}$	$\overline{CD}$	×	×	×	×	×	$\overline{CI}$はPC-9801では無効

×印：無効

11.1.3 RS-232C BIOSとハードウェアの関連



（数字はI/Oポートアドレスを示す。）

① μPD8251A のモード指定，コマンドの設定，データの送出
② μPD8251A からステータス情報の読み込み，データの受け取り．
③ μPD8253C タイマのカウンタ 2 (RS-232C 用)に対するモード設定(OUT 77H，AL)
　カウンタ 2 のロード(OUT 75H，AL)「3.1　インターバルタイマ」参照．
④ システムポートCへの書き込み(割り込みのマスク:OUT 35H，AL)「5.1　システムポート」参照．
⑤ システムポートBからの読み取り(CI，CS，CD 信号の受け取り:IN AL，33H)「5.1　システムポート」参照．
⑥ RXRDY 割り込み(受信データのための割り込み)．割り込みベクタ　0Cで割り込まれる．
⑦ IMR(OCW1)のセット，EOI(OCW2)のセット．
　　OUT　02H，AL　　OUT 00H，AL「第1章　割り込みコントローラ」参照．
⑧ IMR の読み取り IN AL，02H「第1章　割り込みコントローラ」参照．

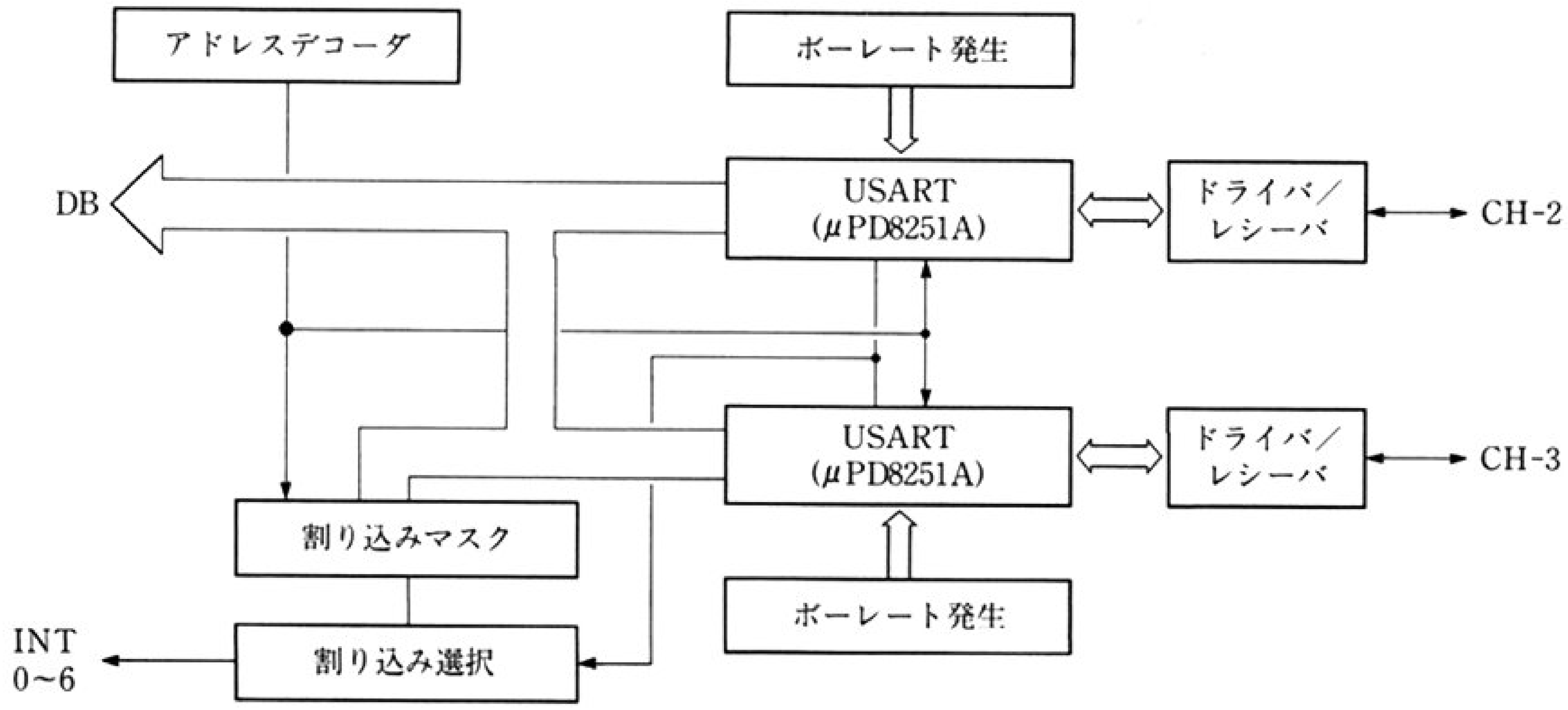
11.2　拡張 RS-232C インターフェイス

11.2.1　概要

PC-9800 シリーズにはオプションにより RS-232C インターフェイスを増設することができる．RS-232C インターフェイスを増設する場合，PC-9861(RS-232C 拡張(第2～第3回線用)インターフェイスボード)を拡張スロットに実装する必要がある．これは 5/8/10MHz 兼用で，切換えて使用できる拡張ボードである．

- チャネル数　　2 CH
- ボーレート　　75～9600BPS(ディップスイッチによる設定)
- RS-232C インターフェイスは，制御部に μPD8251A 相当を使用

11.2.2　ブロック図



11.2.3 I/Oアドレスと命令

命　　令	I/Oポートアドレス		R/W	データ								備　　考
	CH2	CH3		D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0	
モード(A)	B3	BB	W	S_2	S_1	EP	PEN	L_2	L_1	×	×	μPD8251動作モードの設定 (非同期)
モード(B)	B3	BB	W	SCS	ESD	EP	PEN	L_2	L_1	0	0	〃 (同期)
コマンド	B3	BB	W	EH	IR	RS	RST	SBR	REN	ER	TEN	
ステータス	B3	BB	R	DR	SYN	FE	OE	PE	TE	RRDY	TRDY	
データリード	B1	B9	R	RD8	RD7	RD6	RD5	RD4	RD3	RD2	RD1	
データライト	B1	B9	W	SD8	SD7	SD6	SD5	SD4	SD3	SD2	SD1	
マスクセット	B0	B2	W	×	×	×	×	×	TXR	TXE	RXR	
リードシグナル	B0	B2	R	$\overline{CI}$	$\overline{CS}$	$\overline{CD}$	×	×	×	×	×	
割り込みレベルセンス	B0	B2	R	×	×	×	×	×	×	IR1	IR2	

・割り込みレベル

IR1	IR2	INT レベル	
		CH2	CH3
0	0	INT0	INT0
0	1	INT1	INT4
1	0	INT2	INT5
1	1	INT3	INT6

第12章
GP-IB

12.1 GP-IBインターフェイス

PC-9800シリーズにはIEEE-488のインターフェイスを持つ各種計測機器や周辺装置と接続できるGP-IBインターフェイスボードが提供されている(PC-9801-29).

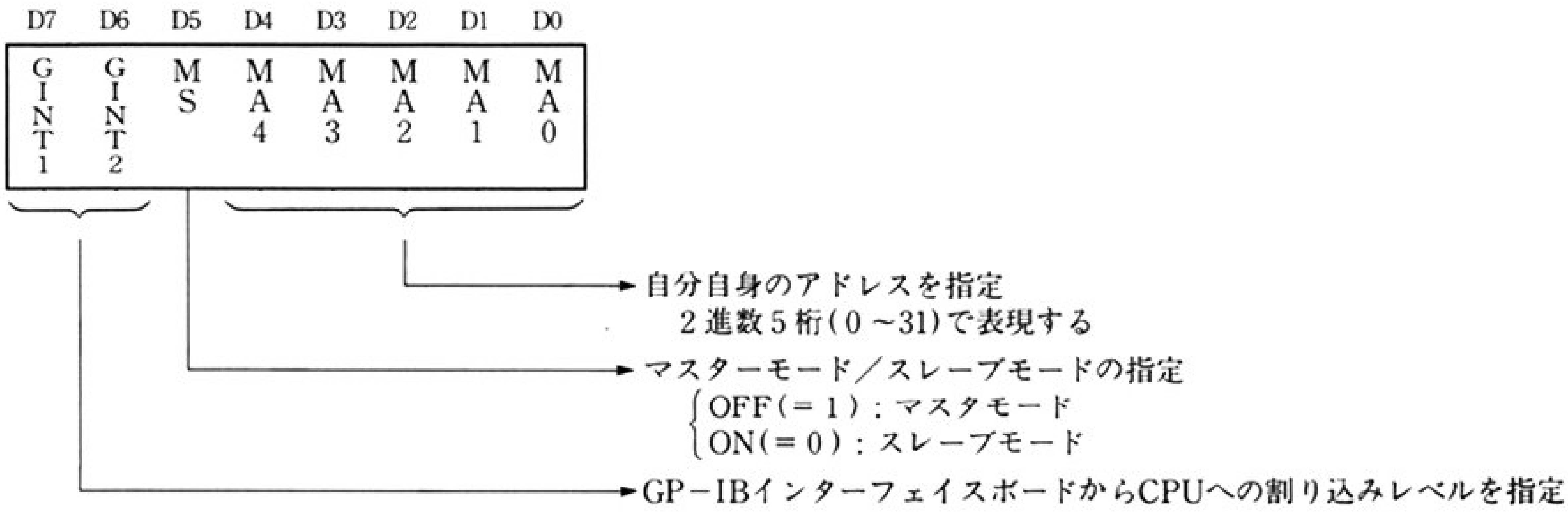
インターフェイスLSIとしてμPD7210が使用されている.

12.2 I/Oアドレスと命令

命令 (μPD7210 レジスタ名)	I/Oポート アドレス	R/W	データ D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0	備考
Data In	C1	R	DI7	DI6	DI5	DI4	DI3	DI2	DI1	DI0	
Interrupt Status 1	C3	R	CPT	APT	DET	END	DEC	ERR	DO	DI	
Interrupt Status 2	C5	R	INT	SRQI	LOK	REM	CO	LOKC	REMC	ADSC	
Serial Poll Status	C7	R	S8	PEND	S6	S5	S4	S3	S2	S1	
Address Status	C9	R	CIC	$\overline{ATN}$	SPMS	LPAS	TPAS	LA	TA	MIMN	
Command Pass Through	CB	R	CPT7	CPT6	CPT5	CPT4	CPT3	CPT2	CPT1	CPT0	
Address 0	CD	R	X	DT0	DL0	AD5-0	AD4-0	AD3-0	AD2-0	AD1-0	
Address 1	CF	R	EOI	DT1	DL1	AD5-0	AD4-0	AD3-0	AD2-0	AD1-0	

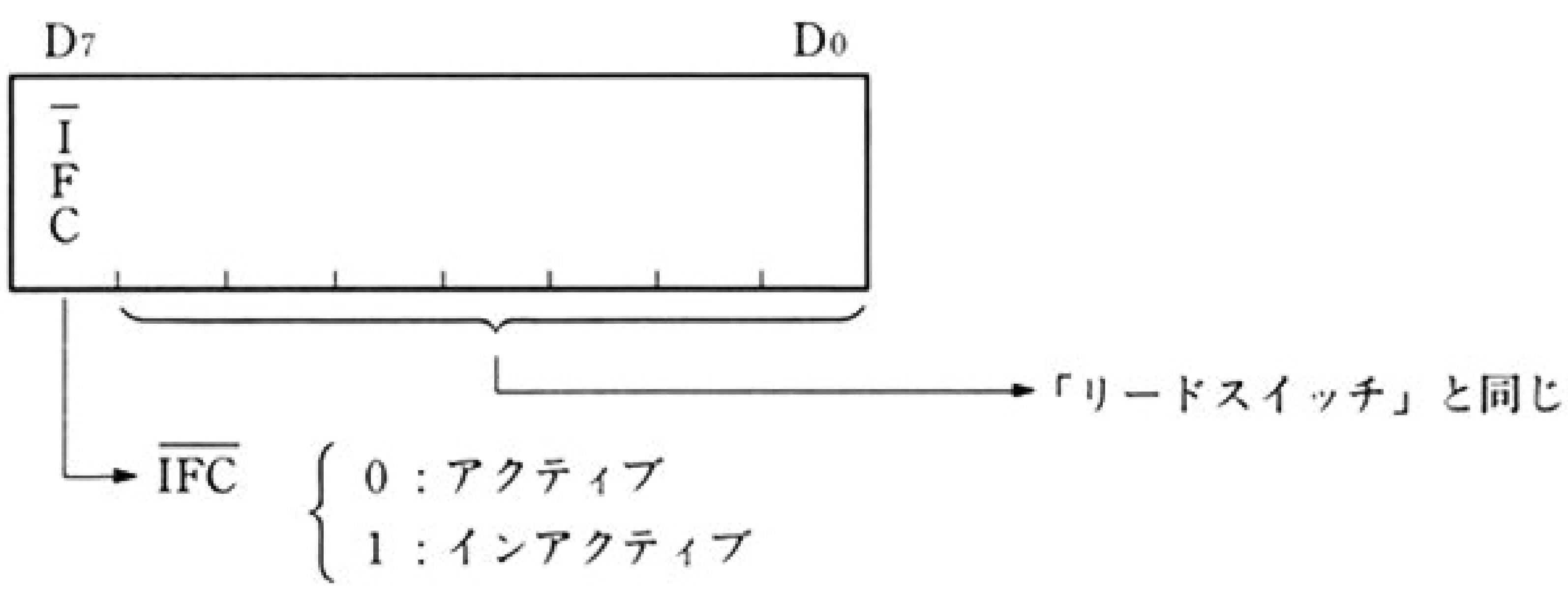
命令 (μPD7210 レジスタ名)	I/Oポート アドレス	R/W	データ D7	D6	D5	D4	D3	D2	D1	D0	備考
Byte Out	C1	W	BO7	BO6	BO5	BO4	BO3	BO2	BO1	BO0	
Interrupt Mask 1	C3	W	CPT	APT	DET	END	DEC	ERR	DO	DI	
Interrupt Mask 2	C5	W	0	SRQI	DMAO	DMAI	CO	LOKC	REMC	ADSC	
Serial Poll Mode	C7	W	S8	rsv	S6	S5	S4	S3	S2	S1	
Address Mode	C9	W	ton	lon	TRM1	TRM0	0	0	ADM1	ADM0	
Auxiliary Mode	CB	W	CNT2	CNT1	CNT0	COM4	COM3	COM2	COM1	COM0	
Address 0/1	CD	W	ARS	DT	DL	AD5	AD4	AD3	AD2	AD1	
End of String	CF	W	EC7	EC6	EC5	EC4	EC3	EC2	EC1	EC0	
リードスイッチ	99	R	GINT1	GINT2	MS	MA4	MA3	MA2	MA1	MA0	ボード上のスイッチ
リード IFC	9B	R	$\overline{IFC}$	GINT2	MS	MA4	MA3	MA2	MA1	MA0	ボード上のレジスタ

(1) リードスイッチ(I/O アドレス 99)におけるデータビットの意味



GINT1	GINT2	割り込み名	バススロット信号名
0	0	INT 0	IR 31
0	1	INT 4	IR 101
1	0	INT 5	IR 121
1	1	INT 6	IR 131

(2) リード IFC



(3) 初期設定

① ステート移行禁止時間の設定

$N_F = 5$ (F_3　F_2　F_1　F_0=0101)

② Aux．(B)レジスタ

$B_2 = 1$　　ひき続くデータ送出の２バイト目以降のハンドシェイクのT_1として「T_1(高速)」を用いる．

$B_3 = 0$　　INT 端子のアクティブレベルとして，「INT(アクティブハイ)」を指定．

③ T/R２，T/R３(トランスミット/レシーブ制御２，３)端子の機能選択

$$\left.\begin{matrix} TRM0 = 1 \\ TRM1 = 1 \end{matrix}\right\} \Rightarrow \begin{matrix} T/R\,2 = CIC \\ T/R\,3 = PE \end{matrix}$$

第13章
サウンド／ジョイスティック

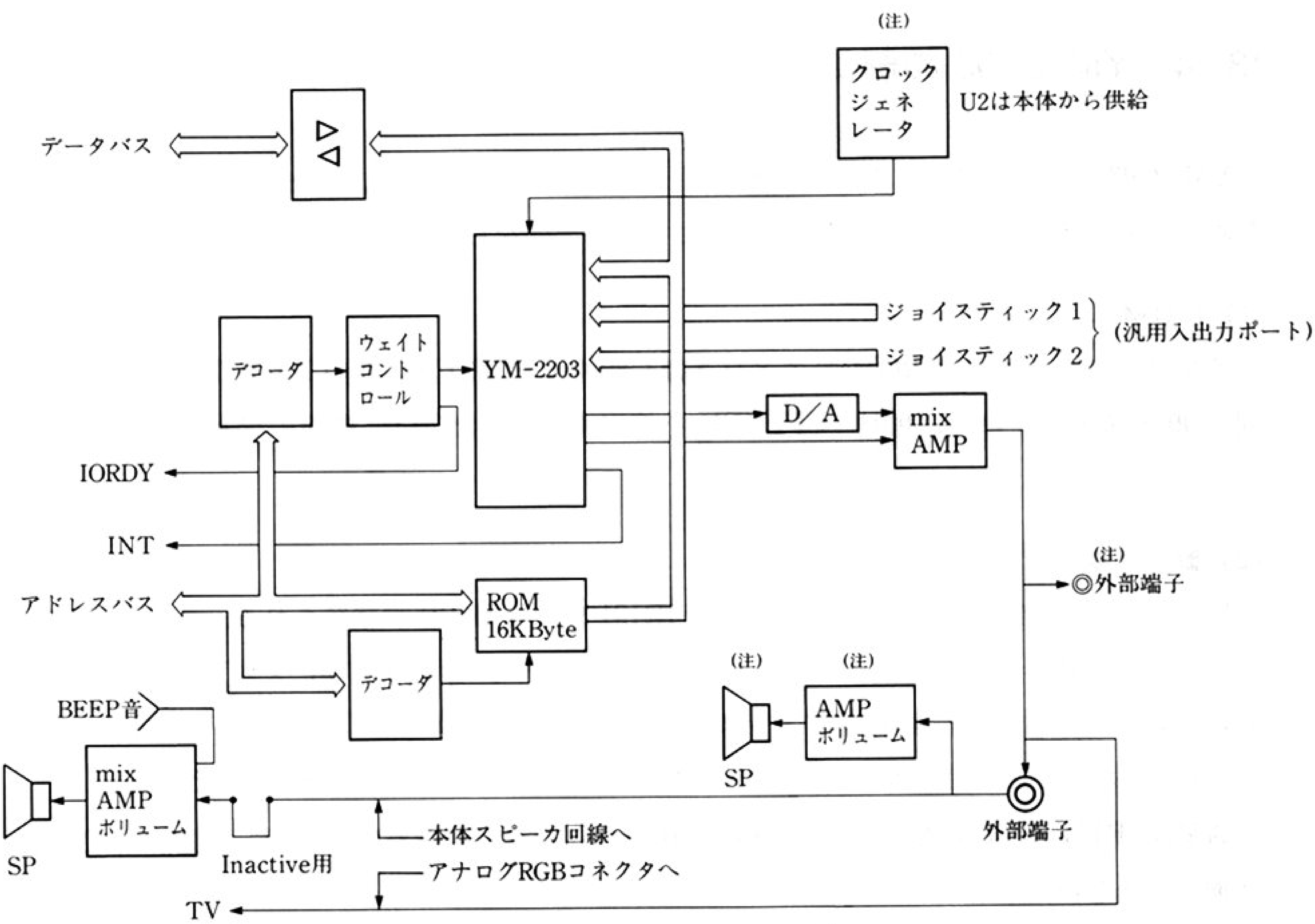
13.1 サウンド/ジョイスティックインターフェイス

この機能は拡張スロット(PC-9801U は専用スロット)にサウンド/ジョイスティック用インターフェイスカードを実装することにより実現される(PC-9801UVはサウンドインターフェイス標準実装，ジョイスティックは使用不可)．

このカードは，サウンド用LSI兼ジョイスティックインターフェイスとして YM-2203 と，コントロールプログラムを内蔵する ROM16 K Byte を実装している．

また，インターフェイスコネクタとしてジョイスティック用端子を 2 個と，サウンド用外部端子(モノラル)を持っている．

13.2 ブロック図



注： PC-9801VM／VF用タイプにはあるが，PC-9801U2用にはない．

13.3 I/Oアドレスと命令

命　　令	I/Oポート アドレス	R/W	データ D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0	備　　考
ライトアドレス	188	W	A7	A6	A5	A4	A3	A2	A1	A0	
ライトデータ	18A	W	D7	D6	D5	D4	D3	D2	D1	D0	
リードステータス	188	R	BUSY	×	×	×	×	×	FLAGB	FLAGA	
リードデータ	18A	R	D7	D6	D5	D4	D3	D2	D1	D0	ADDRESSは00～0Fに限る

注1：以上のアドレスに対してI/Oコマンドを実行すると，7または8クロック(従来のウエイトも含む)ハードウェアで自動的にウエイトが入る．
注2：ライトアドレスでデータが20H～B2Hの場合，次のライトデータまで43クロック(CPUクロック)以上のソフトウェアでのウエイトが必要．
ただし，リードステータスによりBUSYフラグが0になった事を確認したなら，ウエイトは必要ない．
注3：指定されたアドレスが20H～B2Hでライトデータを実行した場合，次の20H～B2Hに対するライトデータまで208クロック以上のソフトウェアでのウエイトが必要．
注4：「注2，注3」に示したウエイトは分周数が6*の場合でありこの値が〝3〞になれば，注2では23クロック，注3では105クロックとなる．
　＊ YM－2203にライトデータで設定する．
注5：VM/VFタイプはジャンパスイッチによりポートアドレスを088H，08AHに変更できる．

13.4 YM-2203の制御

YM-2203のマスタクロックは，3.9936MHzとする．したがって，リセット動作を保証するために，マスタクロックの分周数を6以外に指定してはならない．

(1) ROM

インターフェイス上のROMのアドレスはC8000H～D7FFFH間の16KB(16KB境界に整列)，既定値としてはCC000H～CFFFFHを使用する．またROM機能の禁止スイッチを持つ．

(2) 割り込み

YM-2203出力の割り込み信号は，反転しIR131またはIR121に接続される．

どちらの信号を使用するかはジャンパスイッチにより設定し，ソフトウェアはその設定をYM-2203のI/OポートA(内部アドレス0EH)の最上位ビット(IRST0)により判断する．

〝0〞の場合がIR131 (INT 6)，〝1〞の場合がIR121 (INT 5)を使用することを表す．

通常はIR131 (INT 6)を使用する (PC-9801U/UVではIRST1は常に〝1〞でINT4, INT0は使用できない)．

なお，ソフトウェア上の互換を保つため，ソフトウェアは次のように判断する．

IRST0	IRST1	割り込み名	信号名
0	1	INT6	IR131
1	1	INT5	IR121
1	0	INT4	IR101
0	0	INT0	IR31

注1：リセット時，割り込み信号は〝L〞レベルにあるが，ソフトウェアでサウンド用割り込みを使用しない時は，他の割り込みとの競合を避けるため，割り込み信号を〝H〞状態に保つ事(フラグをリセットしない).
注2：将来の拡張性のため，本ポートの割り込み機能をジョイスティックのために使用してはならない.

13.5　ジョイスティックインターフェイス

YM-2203のI/Oポートを使用する.

bitの割り付けを次に示す.

I/Oポート	内部アドレス	データ D7	D6	D5	D4	D3	D2	D1	D0
A入力 (出力は禁止)	0E	IRST0	IRST1	TRG2	TRG1	RIGHT	LEFT	DOWN	UP
B出力	0F	OUTE	INSL	OUT23	OUT13	OUT22	OUT21	OUT12	OUT11

注1：I/OポートAを出力にする事は禁止する．つまり内部アドレス07Hへのライトデータの場合，D6は常に〝0〞でなければならない.
　　また，I/OポートBは出力するため，D7は〝1〞にする.
注2：MSX仕様のジョイスティックを使用する時は，OUT13，23は〝0〞にし，ジョイスティックの入力は負論理とする.

IRST0, 1：13.4「(2) 割り込み」参照

UP, DOWN, LEFT, RIGHT, TRG1, TRG2：ジョイスティックの入力

OUTE：出力イネーブル，〝1〞でOUT11, 12, 21, 22を〝H〞状態にする.
　　ジョイスティックを使用する時は，必ず〝1〞に保つ.

LNSL：入力セレクト，〝0〞でジョイスティック1を〝1〞でジョイスティック2を選択する.

OUT11, 12, 21, 22, 13, 23：汎用入出力ポートの出力.

13.6　サウンド出力

サウンド用外部端子に外部接続用のケーブルを接続すると，本体のスピーカからは，サウンド/ジョイスティック インターフェイスで生成されたサウンドは出力しなくなる（ただし，PC-9801-26 の LINEOUT1 はこの限りではない）．ただし BEEP 音は本体のスピーカから出力される．

この本体のスピーカはボリュームを持つが，サウンド用外部端子の出力レベルは固定である．

第3部

基本入出力プログラム

第1章
カレンダ時計，タイマ，ブザー

●カレンダ時計，タイマ，ブザー機能一覧

(INT 1CH)

AH レジスタ	機　能
00H	日付・時刻の読み出し
01H	日付・時刻の設定
02H	インターバルタイマ値の設定

(INT 18H)

AH レジスタ	機　能
17H	ブザーの起呼
18H	ブザーの停止

1.1　日付・時刻の読み出し

(1) 機能

現在の日付(年，月，曜日，日)，時刻(時，分，秒)の読み出しを行う．

(2) 入力

・内部割り込みコード←1CH

・AH ←00H

・ES / BX ←日付，時刻の通知を受けるデータバッファ(6バイト)のアドレスを指定
　(ES←セグメントベース，BX←オフセット)

(3) 出力

AX 以外のレジスタはすべて保証される．

(4) 処理

現在の月，曜日，日，時，分，秒を μPD1990C より読み出して，データバッファに格納する．

年を不揮発性メモリ(A3FFE 番地)から読み出してデータバッファに格納する．

(5) データバッファ形式

最下位番地←　　　　　　　　　　　　　　　　**→最上位番地**

「10年」位	「1年」位	月	曜	「10日」位	「1日」位	「10時」位	「1時」位	「10分」位	「1分」位	「10秒」位	「1秒」位

1バイト

↑

ES : BX

項目	データ形式	範囲	バイト数
年	BCD	00～99	1
月	16進数	1～12	1
曜	16進数	0～6	
日	BCD	1～31	1
時	BCD	0～23	1
分	BCD	0～59	1
秒	BCD	0～59	1

1.2　日付・時刻の設定

(1) 機能

日付を設定する.

(2) 入力

・内部割り込みコード←1CH

・AH←01H

・ES / BX　←設定する日付・時刻が格納されているデータバッファ(6バイト)のアドレスを指定(ES←セグメントベース, BX←オフセット)

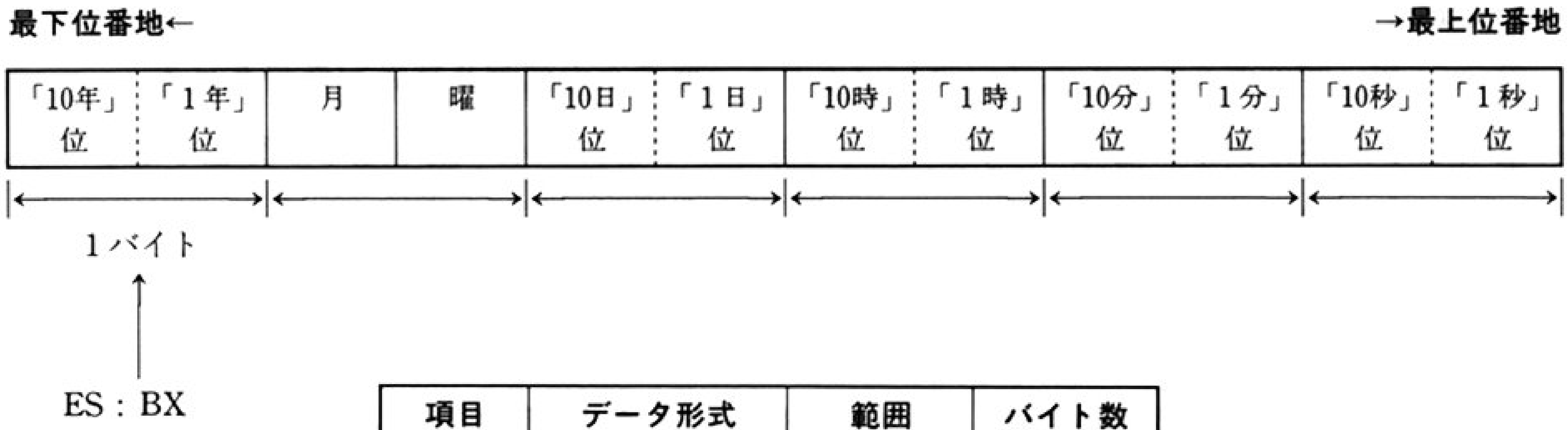
(3) 出力

AX以外のレジスタはすべて保証される.

(4) 処理

データバッファに格納されている年, 月, 曜, 日, 時, 分, 秒を, 年は不揮発性メモリ(A3FFE番地)へ, 他はμPD1990Cへ設定し, 時刻の動作を開始する.

(5) データバッファ形式



項目	データ形式	範囲	バイト数
年	BCD	00～99	1
月	16進数	1～12	1
曜	16進数	0～6	
日	BCD	1～31	1
時	BCD	0～23	1
分	BCD	0～59	1
秒	BCD	0～59	1

1.3　インターバルタイマ値の設定

(1) 機能

インターバルタイマ値を設定し，インターバルタイマを起動する．設定値まで時間が経過するとタイムアウトになり，割り込みを発生し，戻り番地(ユーザーのタイマ割り込み処理ルーチン)に制御を移す．

(2) 入力

・内部割り込みコード← 1CH

・AH ←02H

・CX ←インターバルタイマ値 n (= t /10)

　　インターバルタイマ値 n は，t ミリ秒の経過時間を10ミリ秒の単位で換算した値である．

　　10秒ミリ≦ t ≦655360ミリ秒(約11分)

CX ←0001H の時10ミリ秒(n ＝ 1)

CX ←0000H の時655360ミリ秒(n ＝65536)

・ES / BX　←タイムアウトになったときの戻り番地

(3) 出力

AX 以外のレジスタはすべて保証される．

(4) 処理

①ユーザープログラムから，インターバルタイマ要求の内部割り込みが発行される．

②インターバルタイマ処理ルーチンでは，10msecごとにタイマ割り込みが発生するように，インターバルタイマセットルーチンによって，μPD8253C-5を設定する．

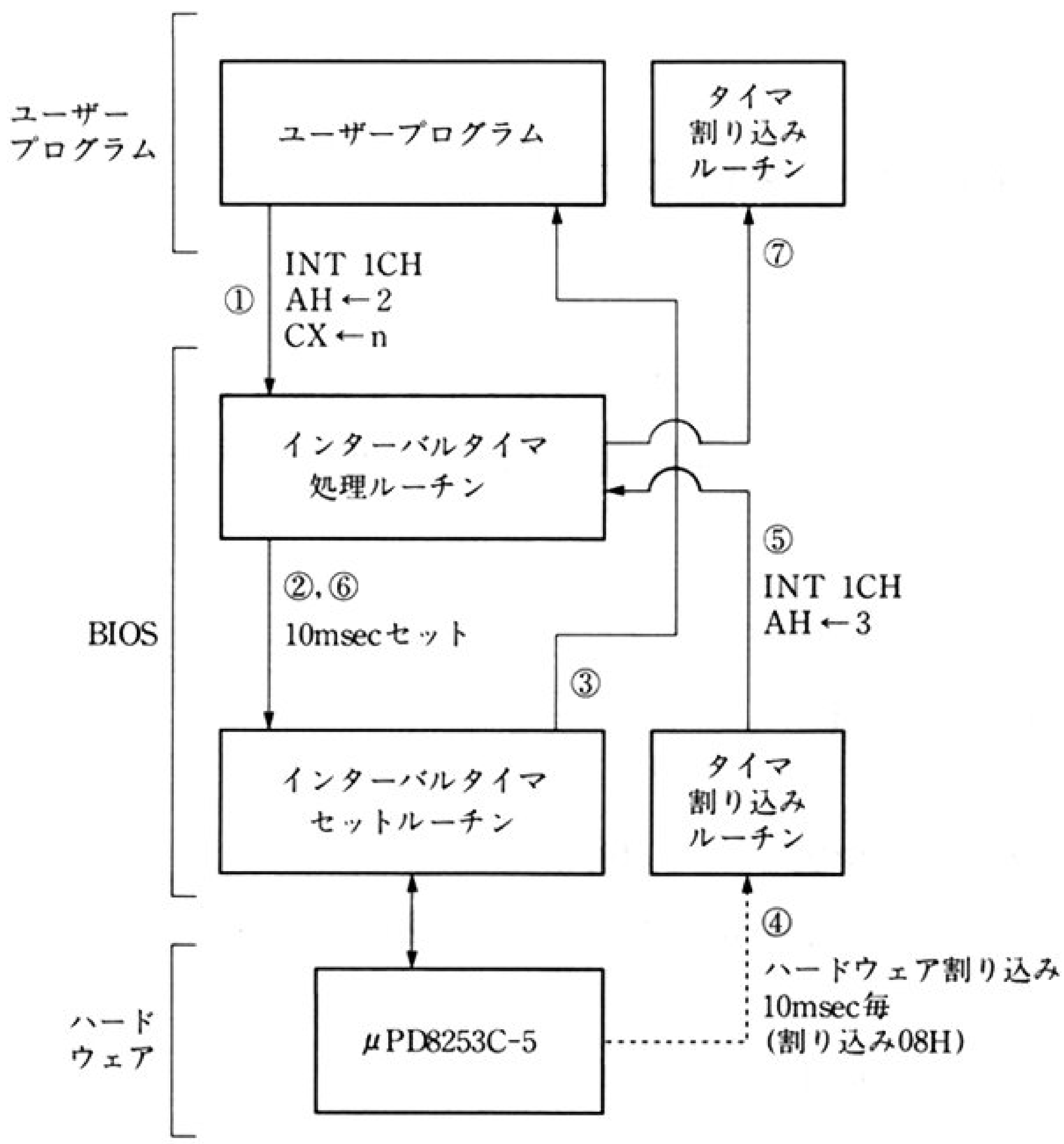
③インターバルタイマをセットした後は，一度ユーザープログラムにリターンする．

④10msec経過後，インターバルタイマはハードウェア割り込みを発生する．

⑤(BIOSの)タイマ割り込みルーチンは，AH=3としたINT 1CHによる内部割り込みを発生し，タイマ処理ルーチンに制御を移す．

⑥タイマ処理ルーチンは，カウンタを1減算し，0でなければ，次の10msecを設定するために，上記③④⑤をくり返す．

⑦減算の結果，カウンタが0になった場合，ユーザーのタイマ割り込み処理ルーチンに処理を移す．



1.4　ブザーの起呼

(1) 機能

ブザーを鳴らす．

(2) 入力

・内部割り込みコード←18H

・AH ←17H

(3) 出力

AH を除いたすべてのレジスタを保証する．

(4) 処理

システムポートCのD^3ビット（ブザー制御フリップフロップ）を0にすることによってブザーを鳴動させる．ポートアドレス37Hで出力する．

```
MOV AL, 06H
OUT 37H, AL
```

1.5　ブザーの停止

(1) 機能

鳴動中のブザーを停止させる．

(2) 入力

・内部割り込みコード←18H

・AH ←18H

(3) 出力

AH を除いたすべてのレジスタを保証する．

(4) 処理

システムポートCのD^3ビット（ブザー制御フリップフロップ）を1にすることによってブザーの鳴動を停止させる．ポートアドレス37Hで出力する．

```
MOV AL, 07H
OUT 37H, AL
```

第2章
キーボードBIOS

●キーボード BIOS 機能一覧（INT 18H）

AH レジスタ	機　能
00H	キーデータの読み出し
01H	キーデータバッファ状態のセンス
02H	シフトキー状態のセンス
03H	キーボード インターフェイスの初期化
04H	キー入力状態のセンス

2.1 キーデータの読み出し

(1) 機能

キーデータバッファの先頭に格納されているキーデータコードを読み出す．キーデータバッファ内にキーデータが格納されていなければ，格納されるまで待つ．

このコマンドが実行された場合，キーデータバッファは更新される．シフトキー状態は変化しない．

(2) 入力

・内部割り込みコード←18H

・AH ←00H

(3) 出力

・読み出したキーデータコード（2バイトから成る）を AX に格納する．

キーデータコードについては「キーデータコード表」を参照のこと．

AH ←スキャンコード

AL ←内部コード

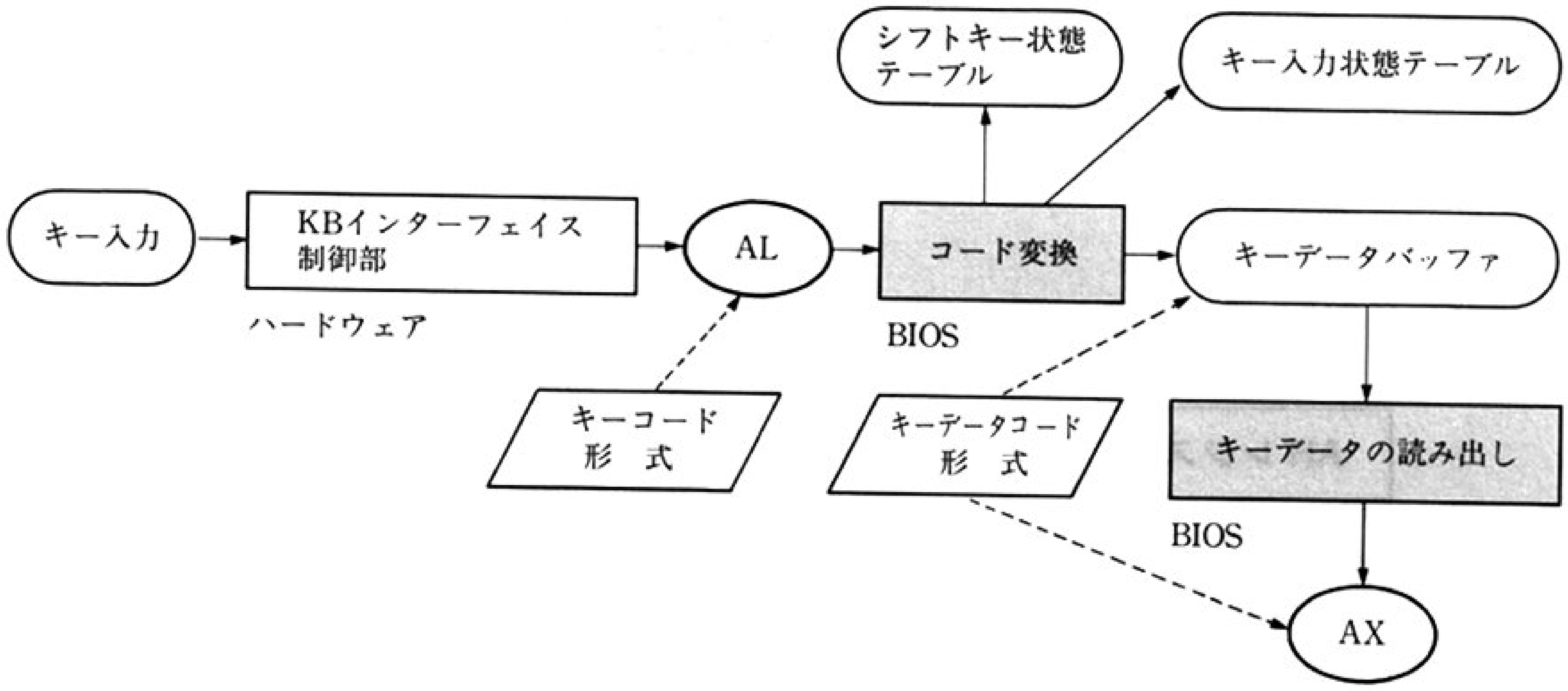
・AX 以外のレジスタはすべて保証される．

(4) 処理

キーデータバッファ内のキーデータがあるかどうかを調べる．なければ，データが入力されるまで調べつづける．あればキーデータバッファのデータコードを AX に格納する．

(5) 参考

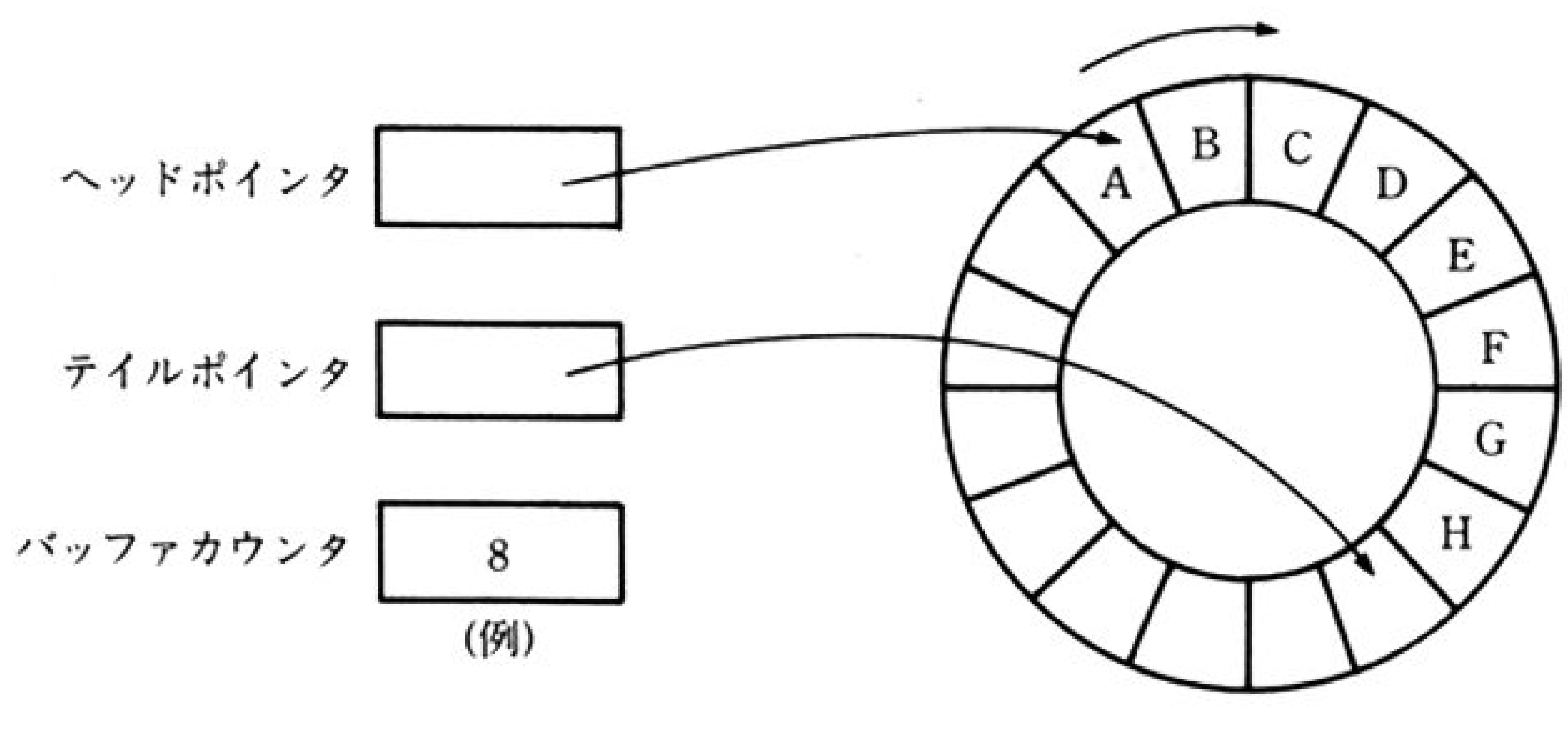
① キー入力が内部コードを生成する手順



② キーデータバッファ

スキャンコード，内部コードの2バイトからなるキーデータコードをもつデータを最大16個格納できる環状バッファである．

このバッファを管理するために，先頭のキーデータをポイントするヘッドポインタ，空きの先頭をポイントするテイルポインタ，バッファ内に格納されているキーデータ数を記憶するバッファカウンタがある．



注：バッファがオーバーフローすると，新しい入力データはすてられる．この際システム共通域のFLAGによってブザーを鳴動させることができる．BASICではオフとして使用している．

③ キーコードからキーデータコードへのコード変換

をキーインするとキーコード［03］が入力される．

キーデータコードではシフトキー制御と関連付けを行い，次のようになる．

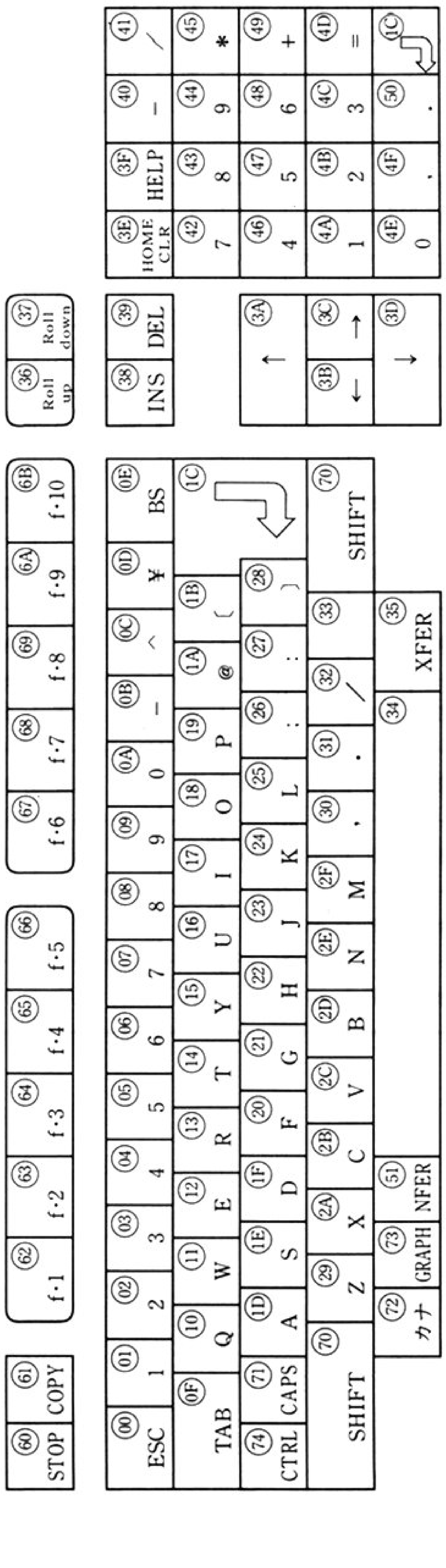
カナ－Shift	03 A7
カナ	03 B1
Capital Shift	03 23
Capital	03 33
Shift	03 23
ベース	03 33

[:#ケ] をキーインするとキーコード [2 7] が入力される.

キーデータコードではシフトキー制御と関連付けを行い，次のようになる.

Graphic	27 94
カナー Shift	27 B9

〈キー配列とキーコードとの対応表〉



〈キーコードとキーデータコード対応表〉

● Key Code (00H～0FH)

Key Code	Shift State / Key	Base		Shift		Capital		Capital Shift		カナ		カナ・Shift		Graphic		Control	
00	ESC	00	1B	00	1B	00	1B	00	1B	00	1B	00	1B	00	1B		
01	! 1 ヌ	01	31	01	21	01	31	01	21	01	C7	01	C7				
02	" 2 フ	02	32	02	22	02	32	02	22	02	CC	02	CC				
03	# ァ 3 ア	03	33	03	23	03	33	03	23	03	B1	03	A7				
04	$ ゥ 4 ウ	04	34	04	24	04	34	04	24	04	B3	04	A9				
05	% ェ 5 エ	05	35	05	25	05	35	05	25	05	B4	05	AA	05	F2		
06	& ォ 6 オ	06	36	06	26	06	36	06	26	06	B5	06	AB	06	F3		
07	' ャ 7 ヤ	07	37	07	27	07	37	07	27	07	D4	07	AC	07	F4		
08	(ュ 8 ユ	08	38	08	28	08	38	08	28	08	D5	08	AD	08	F5		
09	) ョ 9 ヨ	09	39	09	29	09	39	09	29	09	D6	09	AE	09	F6		
0A	ヲ 0 ワ	0A	30	0A	30	0A	30	0A	30	0A	DC	0A	A6	0A	F7		
0B	= − ホ	0B	2D	0B	3D	0B	2D	0B	3D	0B	CE	0B	CE	0B	8C		
0C	∧ ヘ	0C	5E	0C	5E	0C	5E	0C	5E	0C	CD	0C	CD	0C	8B	0C	1E
0D	(¦) ¥ ー	0D	5C	0D	7C	0D	5C	0D	7C	0D	B0	0D	B0	0D	F1	0D	1C
0E	BS	0E	08	0E	08	0E	08	0E	08	0E	08	0E	08	0E	08	0E	08
0F	TAB	0F	09	0F	09	0F	09	0F	09	0F	09	0F	09	0F	09	0F	09

● Key Code (10H～1FH)

Key Code	Shift State / Key	Base		Shift		Capital		Capital Shift		カナ		カナ・Shift		Graphic		Control	
10	Qタ	10	71	10	51	10	51	10	71	10	C0	10	C0	10	9C	10	11
11	Wテ	11	77	11	57	11	57	11	77	11	C3	11	C3	11	9D	11	17
12	ィ Eイ	12	65	12	45	12	45	12	65	12	B2	12	A8	12	E4	12	05
13	Rス	13	72	13	52	13	52	13	72	13	BD	13	BD	13	E5	13	12
14	Tカ	14	74	14	54	14	54	14	74	14	B6	14	B6	14	EE	14	14
15	Yン	15	79	15	59	15	59	15	79	15	DD	15	DD	15	EF	15	19
16	Uナ	16	75	16	55	16	55	16	75	16	C5	16	C5	16	F0	16	15
17	Iニ	17	69	17	49	17	49	17	69	17	C6	17	C6	17	E8	17	09
18	Oラ	18	6F	18	4F	18	4F	18	6F	18	D7	18	D7	18	E9	18	0F
19	Pセ	19	70	19	50	19	50	19	70	19	BE	19	BE	19	8D	19	10
1A	(~) @゛	1A	40	1A	7E	1A	40	1A	7E	1A	DE	1A	DE	1A	8A	1A	00
1B	({)「 [゜	1B	5B	1B	7B	1B	5B	1B	7B	1B	DF	1B	A2			1B	1B
1C	↵	1C	0D	1C	0D	1C	0D	1C	0D	1C	0D	1C	0D	1C	0D	1C	0D
1D	Aチ	1D	61	1D	41	1D	41	1D	61	1D	C1	1D	C1	1D	9E	1D	01
1E	Sト	1E	73	1E	53	1E	53	1E	73	1E	C4	1E	C4	1E	9F	1E	13
1F	Dシ	1F	64	1F	44	1F	44	1F	64	1F	BC	1F	BC	1F	E6	1F	04

● Key Code (20H～2FH)

Key Code	Shift State / Key	Base		Shift		Capital		Capital Shift		カナ		カナ・Shift		Graphic		Control	
20	Fハ	20	66	20	46	20	46	20	66	20	CA	20	CA	20	E7	20	06
21	Gキ	21	67	21	47	21	47	21	67	21	B7	21	B7	21	EC	21	07
22	Hク	22	68	22	48	22	48	22	68	22	B8	22	B8	22	ED	22	08
23	Jマ	23	6A	23	4A	23	4A	23	6A	23	CF	23	CF	23	EA	23	0A
24	Kノ	24	6B	24	4B	24	4B	24	6B	24	C9	24	C9	24	EB	24	0B
25	Lリ	25	6C	25	4C	25	4C	25	6C	25	D8	25	D8	25	8E	25	0C
26	+ ;レ	26	3B	26	2B	26	3B	26	2B	26	DA	26	DA	26	89		
27	* :ケ	27	3A	27	2A	27	3A	27	2A	27	B9	27	B9	27	94		
28	(})」 コム	28	5D	28	7D	28	5D	28	7D	28	D1	28	A3			28	1D
29	ッ Zツ	29	7A	29	5A	29	5A	29	7A	29	C2	29	AF	29	80	29	1A
2A	Xサ	2A	78	2A	58	2A	58	2A	78	2A	BB	2A	BB	2A	81	2A	18
2B	Cソ	2B	63	2B	43	2B	43	2B	63	2B	BF	2B	BF	2B	82	2B	03
2C	Vヒ	2C	76	2C	56	2C	56	2C	76	2C	CB	2C	CB	2C	83	2C	16
2D	Bコ	2D	62	2D	42	2D	42	2D	62	2D	BA	2D	BA	2D	84	2D	02
2E	Nミ	2E	6E	2E	4E	2E	4E	2E	6E	2E	D0	2E	D0	2E	85	2E	05
2F	Mモ	2F	6D	2F	4D	2F	4D	2F	6D	2F	D3	2F	D3	2F	86	2F	0D

● Key Code (30H～3FH)

Key Code	Shift State / Key	Base		Shift		Capital		Capital Shift		カナ		カナ・Shift		Graphic		Control	
30	< 、 , ネ	30	2C	30	3C	30	2C	30	3C	30	C8	30	A4	30	87		
31	> 。 . ル	31	2E	31	3E	31	2E	31	3E	31	D9	31	A1	31	88		
32	? ・ / メ	32	2F	32	3F	32	2F	32	3F	32	D2	32	A5	32	97		
33	_ ロ			33	5F			33	5F	33	DB	33	DB			33	1F
34	(SPACE)	34	20	34	20	34	20	34	20	34	20	34	20	34	20	34	20
35	XFER	35	00	A5	00	35	00	A5	00	35	00	A5	00	35	00	B5	00
36	ROLL UP	36	00	36	00	36	00	36	00	36	00	36	00	36	00	36	00
37	ROLL DOWN	37	00	37	00	37	00	37	00	37	00	37	00	37	00	37	00
38	INS	38	00	38	00	38	00	38	00	38	00	38	00	38	00	38	00
39	DEL	39	00	39	00	39	00	39	00	39	00	39	00	39	00	39	00
3A	↑	3A	00	3A	00	3A	00	3A	00	3A	00	3A	00	3A	00	3A	00
3B	←	3B	00	3B	00	3B	00	3B	00	3B	00	3B	00	3B	00	3B	00
3C	→	3C	00	3C	00	3C	00	3C	00	3C	00	3C	00	3C	00	3C	00
3D	↓	3D	00	3D	00	3D	00	3D	00	3D	00	3D	00	3D	00	3D	00
3E	HOME CLR	3E	00	AE	00	3E	00	AE	00	3E	00	AE	00				
3F	HELP	3F	00	3F	00	3F	00	3F	00	3F	00	3F	00	3F	00	3F	00

● Key Code (40H～4FH)

Key Code	Shift State / Key	Base		Shift		Capital		Capital Shift		カナ		カナ・Shift		Graphic		Control	
40	−	40	2D	40	2D	40	2D	40	2D	40	2D	40	2D	40	2D	40	2D
41	／	41	2F	41	2F	41	2F	41	2F	41	2F	41	2F	41	2F	41	2F
42	7	42	37	42	37	42	37	42	37	42	37	42	37	42	98	42	37
43	8	43	38	43	38	43	38	43	38	43	38	43	38	43	91	43	38
44	9	44	39	44	39	44	39	44	39	44	39	44	39	44	99	44	39
45	*	45	2A	45	2A	45	2A	45	2A	45	2A	45	2A	45	95	45	2A
46	4	46	34	46	34	46	34	46	34	46	34	46	34	46	E1	46	34
47	5	47	35	47	35	47	35	47	35	47	35	47	35	47	E2	47	35
48	6	48	36	48	36	48	36	48	36	48	36	48	36	48	E3	48	36
49	+	49	2B	49	2B	49	2B	49	2B	49	2B	49	2B	49	E0	49	2B
4A	1	4A	31	4A	31	4A	31	4A	31	4A	31	4A	31	4A	93	4A	31
4B	2	4B	32	4B	32	4B	32	4B	32	4B	32	4B	32	4B	8F	4B	32
4C	3	4C	33	4C	33	4C	33	4C	33	4C	33	4C	33	4C	92	4C	33
4D	=	4D	3D	4D	3D	4D	3D	4D	3D	4D	3D	4D	3D	4D	96	4D	3D
4E	0	4E	30	4E	30	4E	30	4E	30	4E	30	4E	30	4E	9A	4E	30
4F	,	4F	2C	4F	2C	4F	2C	4F	2C	4F	2C	4F	2C	4F	90	4F	3C

● Key Code (50H～5FH)

Key Code	Shift State / Key	Base		Shift		Capital		Capital Shift		カナ		カナ・Shift		Graphic		Control	
50	・	50	2E	50	2E	50	2E	50	2E	50	2E	50	2E	50	9B	50	2E
51	NFER	51	00	A1	00	51	00	A1	00	51	00	A1	00	51	00	B1	00

● Key Code (60H～6FH)

Key Code	Shift State / Key	Base		Shift		Capital		Capital Shift		カナ		カナ・Shift		Graphic		Control	
60	STOP																
61	COPY																
62	f・1	62	00	82	00	62	00	82	00	62	00	82	00			92	00
63	f・2	63	00	83	00	63	00	83	00	63	00	83	00			93	00
64	f・3	64	00	84	00	64	00	84	00	64	00	84	00			94	00
65	f・4	65	00	85	00	65	00	85	00	65	00	85	00			95	00
66	f・5	66	00	86	00	66	00	86	00	66	00	86	00			96	00
67	f・6	67	00	87	00	67	00	87	00	67	00	87	00			97	00
68	f・7	68	00	88	00	68	00	88	00	68	00	88	00			98	00
69	f・8	69	00	89	00	69	00	89	00	69	00	89	00			99	00
6A	f・9	6A	00	8A	00	6A	00	8A	00	6A	00	8A	00			9A	00
6B	f・10	6B	00	8B	00	6B	00	8B	00	6B	00	8B	00			9B	00

備考：STOP，COPYは，内部割り込みを発生する．

● Key Code (70H～7FH)

Key Code	Shift State / Key	Base	Shift	Capital	Capital Shift	カナ	カナ・Shift	Graphic	Control
70	SHIFT								
71	CAPS								
72	カナ								
73	GRPH								
74	CTRL								

備考：SHIFT～CTRLはShift状態を設定する．またShift Keys Stateを更新する．

〈内部コード表〉

上位4ビット→ / 下位4ビット↓

	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
0		DE		0	@	P	`	p				ー	タ	ミ		
1	SH	DI	!	1	A	Q	a	q			。	ア	チ	ム		円
2	SX	D2	"	2	B	R	b	r			「	イ	ツ	メ		年
3	EX	D3	#	3	C	S	c	s			」	ウ	テ	モ		月
4	ET	D4	$	4	D	T	d	t			、	エ	ト	ヤ		日
5	EQ	NK	%	5	E	U	e	u			・	オ	ナ	ユ		時
6	AK	SN	&	6	F	V	f	v			ヲ	カ	ニ	ヨ		分
7	BL	EB	'	7	G	W	g	w			ァ	キ	ヌ	ラ		秒
8	BS	CN	(	8	H	X	h	x			ィ	ク	ネ	リ	♠	
9	HT	EM	)	9	I	Y	i	y			ゥ	ケ	ノ	ル	♥	
A	LF	SB	*	:	J	Z	j	z			ェ	コ	ハ	レ	♦	
B	HM	EC	+	;	K	[	k	{			ォ	サ	ヒ	ロ	♣	
C	CL	→	,	<	L	¥	l	|			ャ	シ	フ	ワ	●	
D	CR	←	−	=	M	]	m	}			ュ	ス	ヘ	ン	○	
E	SO	↑	.	>	N	∧	n	~			ョ	セ	ホ	゛		
F	SI	↓	/	?	O	_	o				ッ	ソ	マ	゜		

2.2　キーデータバッファ状態のセンス

(1) 機能

キーデータバッファ内の先頭に格納されているキーデータコードを調べる．もし，バッファ内にキーデータが存在しない場合はその旨を通知する．

このコマンドが実行されてもバッファの更新は行わない．また，シフトキー状態も変化しない．

(2) 入力

・内部割り込みコード←18H

・AH←01H

(3) 出力

・先頭に格納されているキーデータコードをAXに読み出す．

AH←スキャンコード

AL←内部コード

・AXに読み出したデータの状態

BH＝01H　ならば有効

BH＝00H　ならば無効

・AX，BH以外のレジスタはすべて保証される．

(4) 処理

キーデータバッファのヘッドポインタが示すデータをAXに読み出す．また，バッファカウンタの値が0であるかどうかを調べ，BHにその状態をセットする．

(5) 注意

本機能はセンス(sense)のみ行い，バッファの状態を変化させないので，通常は，このコマンドの後に「キーデータの読み出し」コマンドを実行させることになる．

2.3　シフトキー状態のセンス

(1) 機能

現在の押下されているシフトキー状態を調べる．

シフトキーとは次のキーのことを指す．

[SHIFT]，[CAPS]，[カナ]，[GRPH]，[CTRL]．

これらのシフトキーの状態によって入力(押下)されたキーの対応する内部コードが決まる．

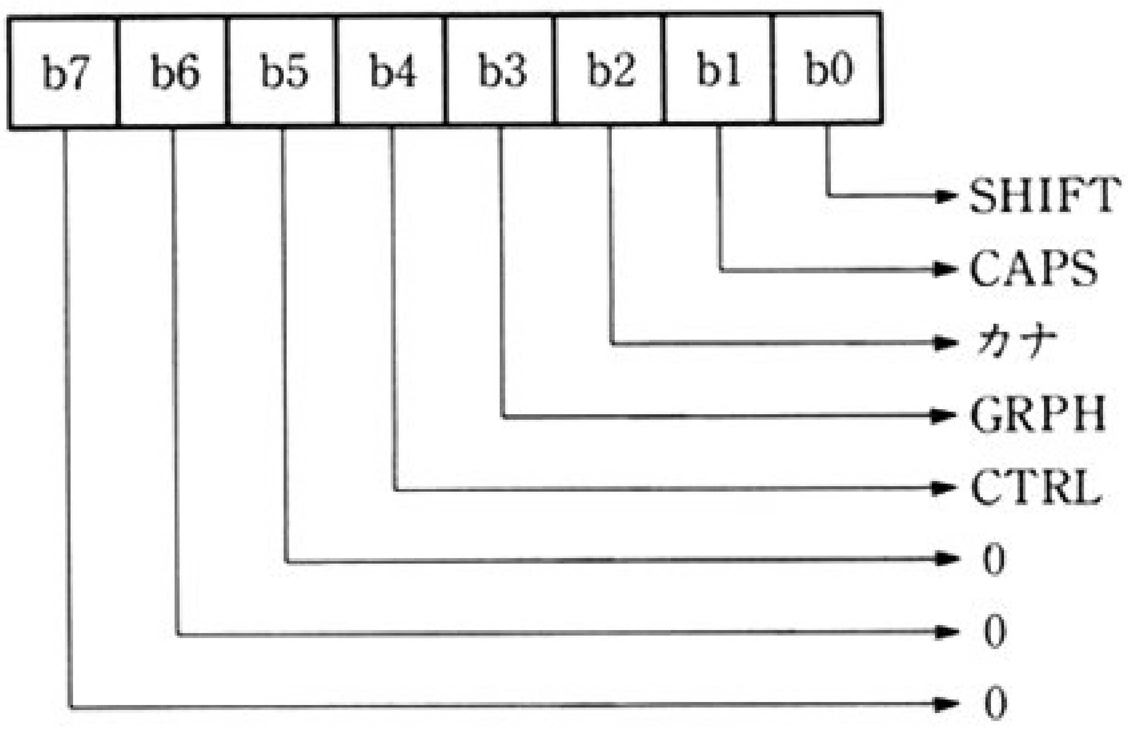
(2) 入力

・内部割り込みコード←18H

・AH ←02H

(3) 出力

・AL にシフトキー状態を格納する．
　格納形式は次のとおりである．



当該シフトキーが押下されている状態のとき，対応ビットは1となる．
当該シフトキーが離されている状態のとき，対応ビットは0となる．

・AX 以外のレジスタはすべて保証される．

(4) 処理

システム内部には，AL に格納されるシフトキー状態と同じ形式をしたシフトキー状態テーブルが1バイトある．これはシフトキーの押下・離脱に対応して起こる割り込み(make, break)を利用し状態が更新される．このコマンドではこのシフトキー状態テーブルを読み出して AL に格納する．

2.4　キーボードインターフェイスの初期化

(1) 機能

KB BIOS が使用しているメモリエリアと，KB インターフェイス μPD8251A を初期化する．新たに入力可能状態を作る．

(2) 入力

・内部割り込みコード←18H

・AH ←03H

(3) 出力

AX 以外のレジスタはすべて保証される．

(4) 処理

・KB インターフェイス μPD8251A の初期化を行う．

・KB BIOS が使用している次のメモリエリアの初期化を行う．

キーデータバッファ

キーデータバッファ管理テーブル

リトライカウンタ(キーボードからの読み込みエラーのためのリトライ回数)

シフトキー状態テーブル

キー入力状態テーブル

2.5　キー入力状態のセンス

(1) 機能

当該キーコードグループのキー入力状態を調べ，押下されているキーは対応ビットを 1，押下されていないキーは 0 として，その状態を通知する．

キーコードグループは，キーコード(00H～6BH)を，00H～07H までを 0 キーコードグループ，08H～0FH までを 1 キーコードグループ，……のように区分し，16グループある．それぞれのグループは 8 個のキーから成っている．

(2) 入力

・内部割り込みコード←18H

・AH ←04H

・AL ←キーコードグループ番号(00H～0FH)

(3) 出力

・AH ←キーコードグループ内の 8 つのキーの状態を 8 ビットで格納．

(4) 処理

該当するキー入力状態テーブルを読み出し，AH に格納する．

(5) キー入力状態テーブル

キー入力状態テーブルは16バイトからなっている．各バイトがそれぞれのキーコードグループに対応し，各ビットがそれぞれのキーに対応している．

●キー入力状態テーブル

キーコードグループ ＼ ビット	b_0	b_1	b_2	b_3	b_4	b_5	b_6	b_7
0	ESC	! 1ヌ	" 2フ	#ァ 3ア	$ゥ 4ウ	%ェ 5エ	&ォ 6オ	' ャ 7ヤ
1	(ュ 8ユ	)ョ 9ヨ	ヲ 0ワ	ニ ーホ	^へ	¦ ¥ー	BS	TAB
2	Qタ	Wテ	ィ ヨイ	Rス	Tカ	Yン	Uナ	Iニ
3	Oラ	Pセ	~ @"	{「 [。	↵	Aチ	Sト	Dシ
4	Fハ	Gキ	Hワ	Jマ	Kノ	Lリ	+ ;レ	* :ケ
5	}」 コム	ッ Zツ	Xサ	Cソ	Vヒ	Bコ	Nミ	Mモ
6	<, ,ネ	>。 ・ル	?・ /メ	ー □	SPACE	XFER	ROLL UP	ROLL DOWN
7	INS	DEL	↑	←	→	↓	HOME CLR	HELP
8	−	/	7	8	9	*	4	5
9	6	+	1	2	3	=	0	,
A	・	NFER						
B								
C	STOP	COPY	f・1	f・2	f・3	f・4	f・5	f・6
D	f・7	f・8	f・9	f・10				
E	SHIFT	CAPS	カナ	GRPH	CTRL			
F								

第3章
CRT BIOS

● CRT BIOS 機能一覧(INT 18H)

AH レジスタ	機　　能
0AH	CRT モードの設定
0BH	CRT モードのセンス
0CH	テキスト画面の表示開始
0DH	テキスト画面の表示停止
0EH	1つの表示領域の設定
0FH	複数の表示領域の設定
10H	カーソルタイプの設定
11H	カーソルの表示
12H	カーソル表示の停止
13H	カーソル位置の設定
14H	フォントパターンの読み出し
16H	テキスト VRAM の初期化
1AH	ユーザー文字の定義
1BH	KCG アクセスモードの設定
19H	ライトペン押下状態の初期化
15H	ライトペン位置の読み出し

3.1　CRT モードの設定

(1) 機能

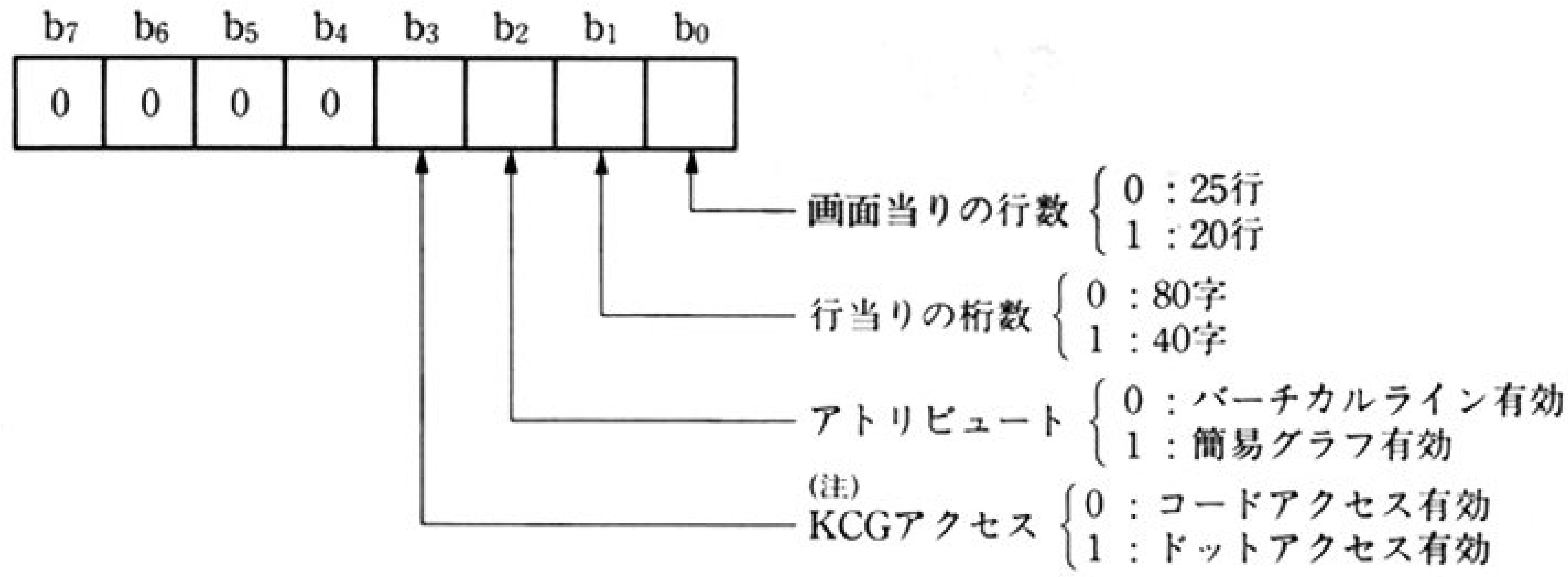
テキスト制御用 GDC(マスタ)μPD7220 および CRT　M／S(マスタスライス)に対してモード設定を行う.

(2) 入力

・内部割り込みコード←18H

・AH ← 0AH

・AL ←モード設定情報



注：PC-9801では無効

(3) 出力

すべてのレジスタが保証される．

(4) 処理

指定されたモード設定情報と，システムで一意に定義している情報によって，GDC(マスタ)およびCRT　M／Sのモード設定を行う．

システムポートBのD3ビットの状態が1ならば専用高解像度ディスプレイ，0ならば標準ディスプレイが接続されている．この処理では，システムポートBの状態を読み出し，これに従って文字フォントを設定する．専用高解像度ならば7×13，標準ならば6×8フォントが使われる．

画面当りの行数，行当りの桁数，アトリビュートはこのコマンドによって与えられた条件に従う．なお，画面当りの行数はCRT　M／Sに対してボディーフェイスの大きさを定義することによって決まる．

ディスプレイタイプ ＼ 行数	25行	20行
専用高解像度	8×16	8×20
標準	8×8	8×10

KCGアクセスモードにより，漢字(JIS第1水準，第2水準，およびユーザー定義文字)の表示可能な画面が決定される．コードアクセスを選ぶと，テキスト画面およびグラフィック画面上に漢字が表示できる．ドットアクセスではグラフィック画面しか表示できないが，漢字表示はコードアクセスに比べ速くなる．また，ドットアクセス時に，テキスト画面に漢字コードを設定するとゴミが表示される．

注意：PC-9801では，ドットアクセスはサポートしていない．

3.2　CRT モードのセンス

(1) 機能

接続されている CRT の現在のモードを調べる．

調べられるモードには，次のものがある．

・CRT の種類(専用高解像度ディスプレイ，標準ディスプレイ)

・画面当りの行数(25行，20行)

・1行当りの桁数(80字，40字)

・アトリビュートタイプ(バーチカルライン，簡易グラフ)

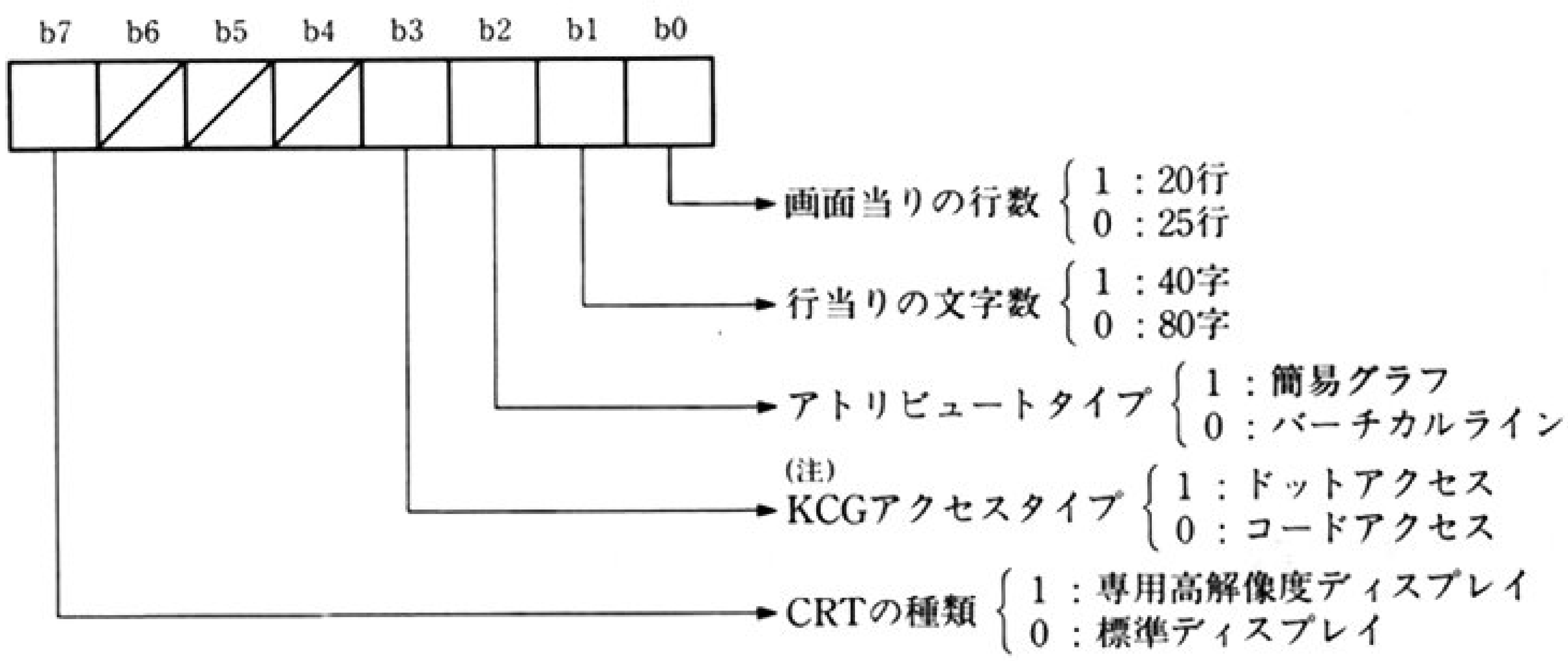
(2) 入力

・内部割り込みコード←18H

・AH ← 0BH

(3) 出力

・各モードの状態が次の形式で AL に格納される．



注： PC-9801では無効

(4) 処理

「CRT モードの設定」と逆の処理を行う．BIOS プログラム上では，モードの設定時に格納したCRT ステータステーブル(1バイト)からの読み出しを行う．

3.3　テキスト画面の表示開始

(1) 機能

テキスト画面表示用GDC(マスタ)に表示開始要求を行う．

(2) 入力

・内部割り込みコード←18H

・AH ← 0CH

(3) 出力

すべてのレジスタが保証される．

(4) 処理

GDC(マスタ)に対して表示開始要求を行う．まず，GDC(マスタ)内部にあるコマンド／パラメータを蓄積する16バイトからなるFIFO(FIRST IN FIRST OUT)バッファが空白になるまで待つ(これによってGDCが他のコマンドを実行していないことを確認する)．

```
LABEL : IN      AL, 60H   …ステータスフラグの読み込み
        TEST    AL, 04H   … FIFOエンプテイのチェック
        JZ      LABEL ……FIFOエンプテイになるまで待つ
        MOV     AL, 0DH   …表示開始コマンドのセット
        OUT     62H, AL   …表示開始コマンドの発行
```

次にGDC(マスタ)に表示開始コマンドを送る．GDCはこれによって表示可能状態になる．

3.4　テキスト画面の表示停止

(1) 機能

テキスト画面表示用GDC(マスタ)に表示停止要求を行う．

(2) 入力

・内部割り込みコード←18H

・AH ← 0DH

(3) 出力

すべてのレジスタが保証される．

(4) 処理

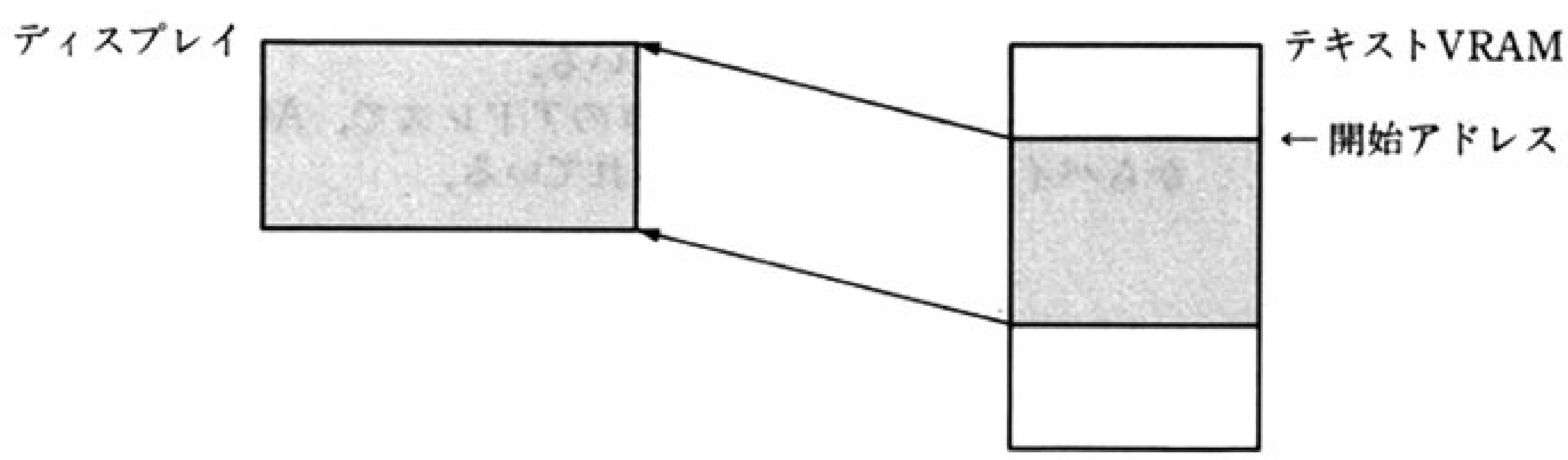
GDC(マスタ)に対して表示停止要求を行う．まず，GDC(マスタ)内部にあるコマンド／パラメータを蓄積する16バイトからなるFIFOバッファが空白になるまで待ち，次にGDC(マスタ)に表示停止コマンドを発行する．

```
LABEL : IN      AL, 60H
        TEST    AL, 04H
        JZ      LABEL
        MOV     AL, 0CH
        OUT     62H, AL
```

3.5　1つの表示領域の設定

(1) 機能

テキスト画面へ表示する領域を1つだけ設定する．領域の定義は，テキスト VRAM 上の開始アドレスを設定することによって行う．



(2) 入力

・内部割り込みコード←18H

・AH ← 0EH

・DX ← 表示する領域の開始アドレス．テキスト VRAM の CPU アドレス20ビットのうち，下位16ビットを指定する(上位4ビットは 0AH に固定されている)．

(3) 出力

DX 以外のレジスタはすべて保証される．

(4) 処理

まずVRAM上の表示開始アドレスの設定値のD 0ビットを落とす．すなわち2で割ってGDCアドレスに変換する．これを表示開始アドレスとする．次に，CRTのタイプを調べ，CRTのラスタ数を設定する．専用高解像度ディスプレイならば400×16，標準ディスプレイならば200×16と設定する．これらの値はGDC(マスタ)に対する文字モード時のSCROLLコマンドを発行することによって設定される．パラメータはSAD(表示開始アドレス)，SL(画面分割表示領域の大きさを示すライン数)である．

(5) VRAMのアドレス

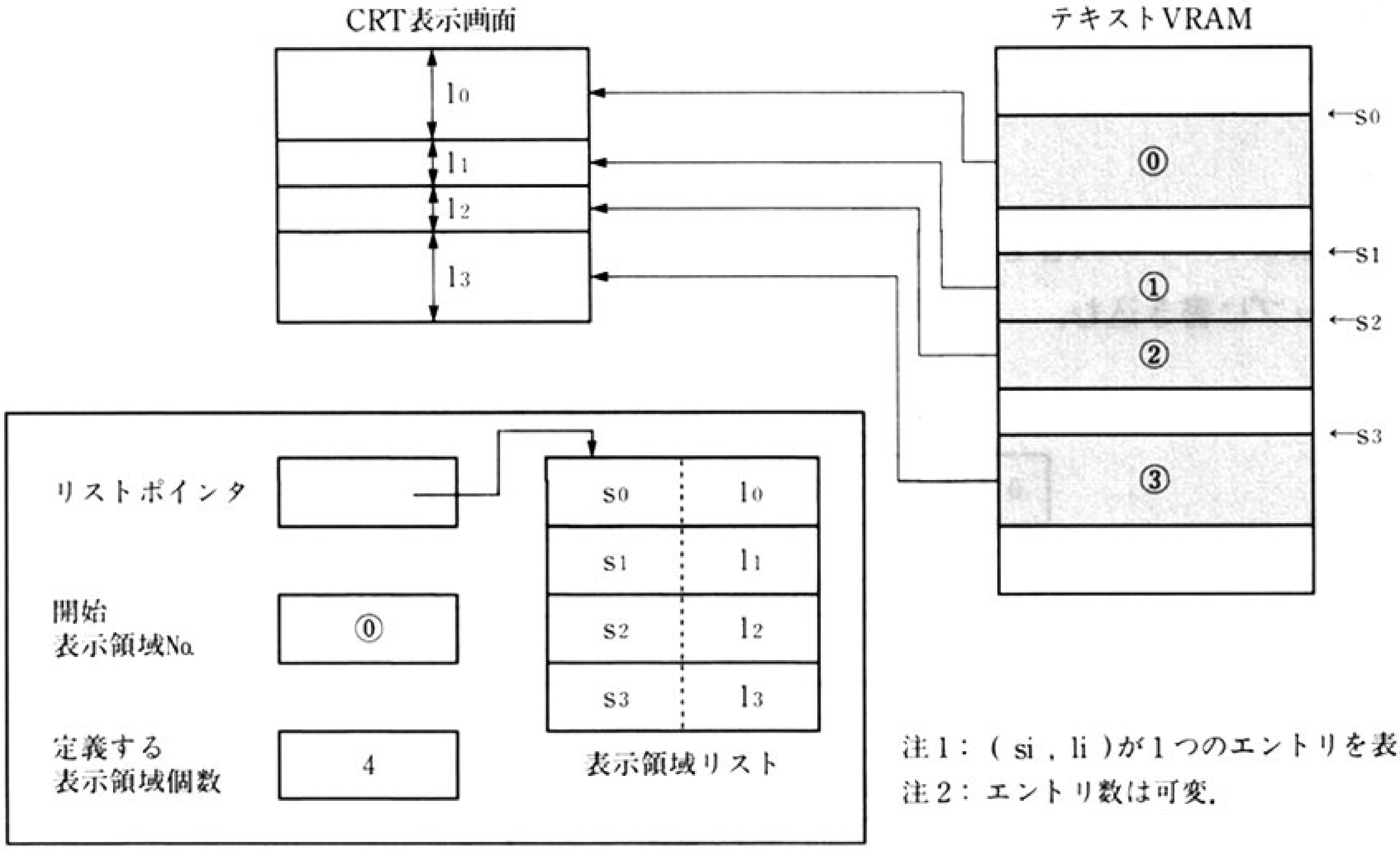
GDCアドレス (ワード)	CPUアドレス (バイト)	データビット	
		D_{16} － D_8	D_7 － D_0
0000	A0000	日本語 テキスト表示 1ページ	ANK／日本語 テキスト表示 1ページ
0800	A1000	日本語 テキスト表示 2ページ	ANK／日本語 テキスト表示 2ページ
1000	A2000		アトリビュート 1ページ
1800	A3000		アトリビュート 2ページ

GDCアドレス：GDCからVRAMをみたときのアドレスで，0番地からワード単位にアドレスされている．
CPUアドレス：CPUからVRAMをみたときのアドレスで，A0000番地からバイト単位にアドレスされている．

3.6　複数の表示領域の設定

(1) 機能

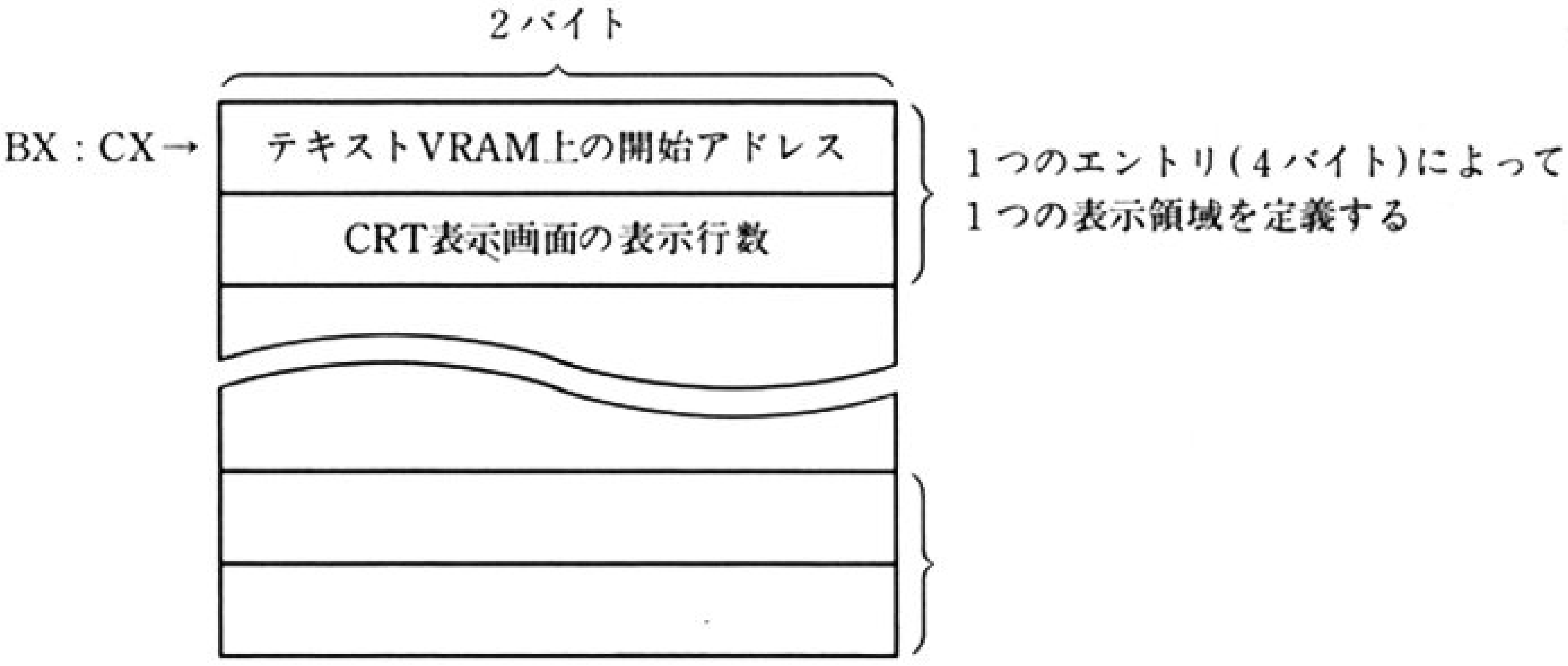
最大4個までの，テキスト画面へ表示する領域を設定するコマンドである．1つの表示領域の定義は，テキストVRAM上の開始アドレスとCRT上の表示行数によって定義する．4個までの表示領域を定義するために，メモリ上に次のような形式をしたリスト(表)を作成し，このアドレスを指定する．



注1：（si，li）が1つのエントリを表わす.
注2：エントリ数は可変.

(2) 入力

- 内部割り込みコード←18H
- AH ← 0FH
- BX ←表示領域リストのセグメントアドレス
- CX ←表示領域リストのオフセットアドレス
- DH ←表示領域リストで最初に定義するエントリの表示領域番号（0～3）
- DL ←表示領域リストで定義するエントリ個数（1～4）
- 表示領域リストの形式



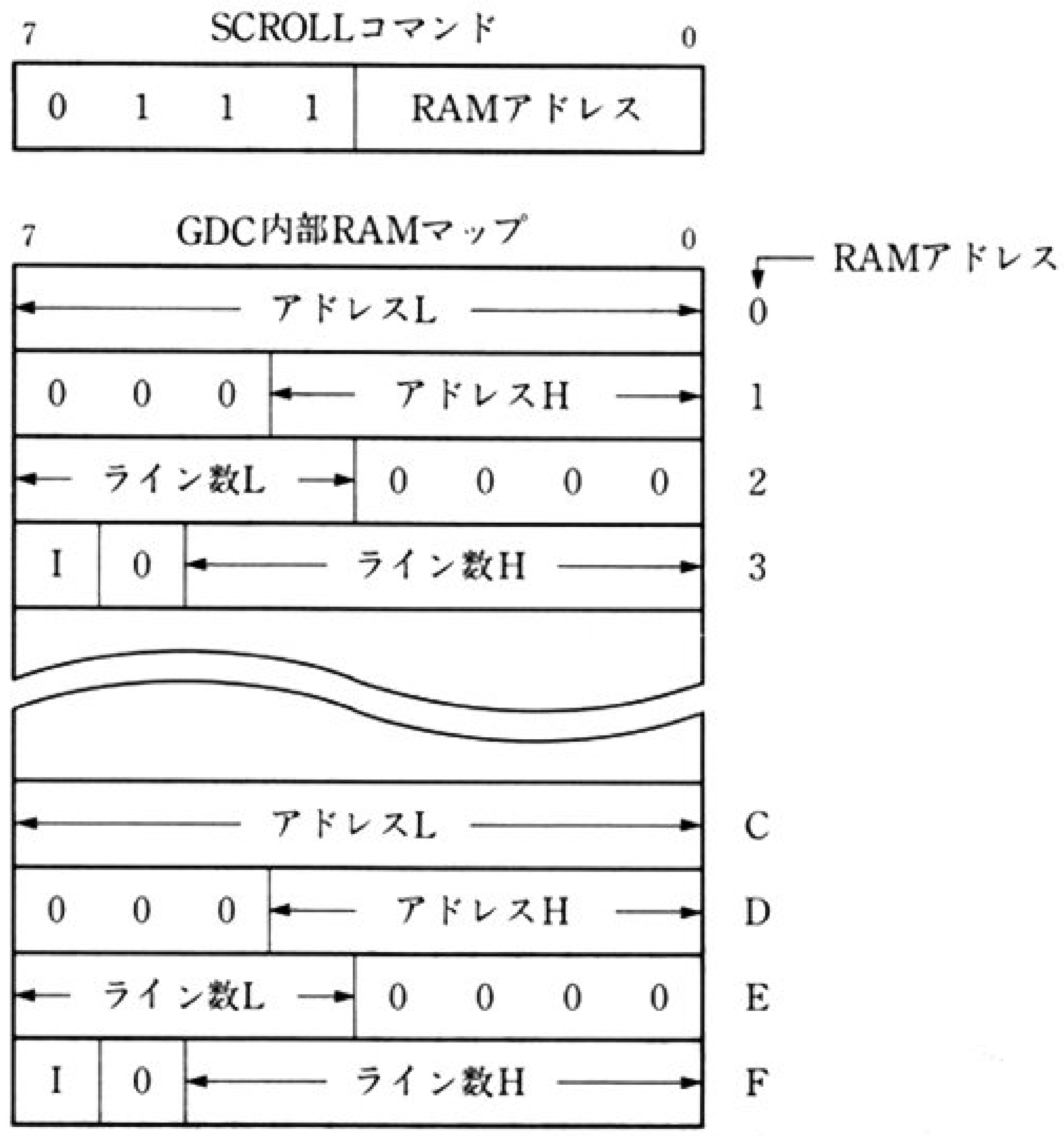
テキストVRAM上の開始アドレス（2バイト）：GDCからみたアドレスを指定
（0000H～1000H－1）
CRT表示画面の表示行数（2バイト）：20行モードの場合（1～20）
25行モードの場合（1～25）

(3) 出力

すべてのレジスタが保証される.

(4) 処理

主に表示領域リストの内容をGDCのSCROLLコマンド用パラメータに変換し，GDCの内部RAMマップに書き込む.



3.7 カーソルタイプの設定

(1) 機能

カーソルのタイプを設定する．箱形の大きさ，ブリンク速度はシステムで一意に決めている((4) 参照)．ここでは，カーソルをブリンクさせるかどうか設定する.

(2) 入力

・内部割り込みコード←18H

・AH ←10H

・AL ←カーソルをブリンクにするか否かの指定

01H……ブリンクしない.

00H……ブリンクする.

(3) 出力

すべてのレジスタが保証される.

(4) 処理

GDCに対し，CSRFORM(カーソル形式設定)コマンド(4BH)を発行する．

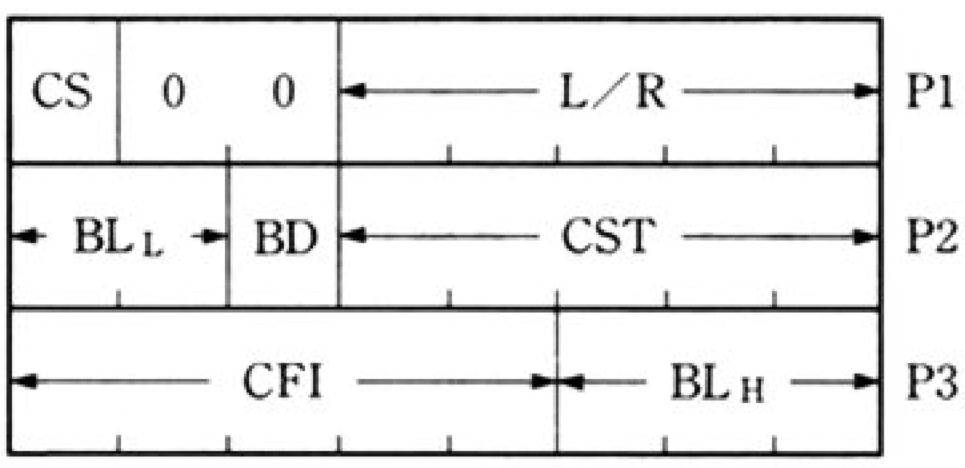
カーソルの大きさ，ブリンク速度は次のようにシステムで設定している．

CRTタイプ	行モード	縦のライン数	縦の開始・終了位置	ブリンク速度
専用高解像度	25行	16	0～15	12
	20行	20	0～19	12
標　　準	25行	8	0～7	12
	20行	10	0～9	12

注：横は常に8ライン

GDCのCSRFORMコマンドは3バイトのパラメータを持ち，次のような情報から組み立てられる．前記表の値等を設定し，CSRFORMコマンドを発行する．

ブリンク有無　　　→BD(1ビット)
(縦のライン数)－1→L／R(5ビット)
縦の開始アドレス　→CST(5ビット)
縦の終了アドレス　→CFI(5ビット)
ブリンク速度　　　→BL(5ビット)



注：CSはカーソル表示を行うかどうかを示すものである．カーソル表示コマンドで1，カーソル表示停止コマンドで0にセットする．

3.8　カーソルの表示

(1) 機能

「カーソルタイプの設定」で定義したカーソルを表示する．

(2) 入力

・内部割り込みコード←18H

・AH←11H

(3) 出力

すべてのレジスタが保証される．

(4) 処理

GDCに対し，第1パラメータのCS(Display Cursor)ビットをオン(1)にして，CSRFORM(カーソル形式設定)コマンドを発行する．これにより，GDCはカーソル表示を行う．

CSRFORMコマンドで使用する他の3バイトのパラメータは「カーソルタイプの設定」時の情報を維持する．

3.9　カーソル表示の停止

(1) 機能

カーソル表示を停止する．

(2) 入力

・内部割り込みコード←18H

・AH←12H

(3) 出力

すべてのレジスタが保証される．

(4) 処理

GDCに対し，第1パラメータのCS(Display Cusor)ビットをオフ(0)にして，CSRFORM(カーソル形式設定)コマンドを発行する．これにより，GDCはカーソル表示を停止する．

CSRFORMコマンドで使用する他の3バイトのパラメータは「カーソルタイプの設定」時の情報を維持する．

3.10　カーソル位置の設定

(1) 機能

表示するカーソルの位置を設定する．

(2) 入力

・内部割り込みコード←18H

・AH←13H

・DX←表示するカーソルの位置をVRAM上のアドレスで指定．

アドレスはCPUからみたバイトアドレスであり，テキストVRAMのCPUアドレス20ビットのうち，下位16ビットで指定する．

(3) 出力

すべてのレジスタが保証される．

(4) 処理

GDCの描画制御用のCSRW(89H)コマンドを発行し，表示実行アドレスをGDCに指示する．

DXのテキストVRAMアドレスはCPUアドレス(バイト表現)なので，これをGDCアドレス(ワード表現)に変換し，CSRWコマンドのパラメータとしてGDCに渡す．

注意：テキストVRAMへのアクセスは，GDC(マスタ)からはできない．直接CPUからアクセスする．

3.11 フォントパターンの読み出し

(1) 機能

指定された英数カナ(ANK)コード，または日本語コード(ユーザー定義文字を含む)に対応するフォントパターンを，指定のフォントパターンバッファへ読み出す(PC-9801では，ユーザー定義文字はサポートされない)．

一般には，読み出したフォントパターンをグラフィックVRAMに移送しディスプレイに表示する．

フォントパターンは，ANKコードの場合，専用高解像度ディスプレイ用7×13(横×縦のドット数)，標準ディスプレイ用6×8，また日本語コードの場合ディスプレイのタイプには関係なく，全角は15×16，半角7×16のドット数から成っている．¼角はANKコードの表示と同じである．

必要なフォントパターンバッファの大きさと，フォントパターンのドット数との関係は次の表のようになっている．

文字タイプ		フォントパターン(横×縦ドット数)	フォントバッファサイズ(バイト数)	使用する内部コード	
				DH	DL
ANKコード	専用高解像度CRT	7×13	16＋2	80	ANK
	標準CRT	6×8	8＋2	00	ANK
日本語コード	全角	15×16	32＋2	JIS	JIS
	半角	7×16	16＋2	29　20～7D 2A　20～5F	
	1/4角	6×8	8＋2	00	ANK

(2) 入力

・内部割り込みコード←18H

・AH ←14H

・BX ←フォントパターンバッファの先頭アドレス(セグメントアドレス)

・CX ←フォントパターンバッファの先頭アドレス(オフセットアドレス)

下位アドレス　　　　　　　　　　　　　　　　上位アドレス

制御域 2バイト	フォントパターンバッファ(8,16,32バイトのいずれか)

↑
BX：CX(フォントパターンバッファの先頭アドレス)

・DX ←展開するコードを設定

〈ANK コードの場合〉

DL← 展開するコードを指定

DH ←00H……標準 CRT(6×7フォント−10バイトバッファ)

80H……専用高解像度 CRT(7×13フォント−18バイトバッファ)

例：7×13フォントで「年」(0F2H)のフォントパターンを読み出す　⇨　DX＝80F2H

- F2 →DL…文字コード
- 80 →DH…ANK7×13

〈日本語コードの場合〉

DX ←展開するコードを指定

¼角の場合は ANK コードと同じである．

例：「漢」(3441H)のフォントパターンを読み出す　⇨　DX＝3441H

- 41 →DL… JIS 漢字コード第2バイト目
- 34 →DH… JIS 漢字コード第1バイト目

¼角「@」のフォントパターンを読み出す　⇨　DX＝0040H

- 40 →DL…文字コード
- 00 →DH… ANK 6×8

注意1：日本語コードの半角については「ユーザーズマニュアル」のコード表に対応する内部コード表を使用すること．内部コードについては次の「文字パターン ROM 内部コード」を参照すること．

注意2：GDCの漢字ROMに対するアクセス方式は，このコマンドを除いてコード方式になっている．このコマンド処理のはじめと終りでは，モードフリップフロップをドットマップ方式にセット，リセットしている．

ドットマップ方式のセット

```
MOV  AL, 0BH
OUT  68H, AL
```

コード方式のセット

```
MOV  AL, 0AH
OUT  68H, AL
```

注意3：¼角の場合，ANKコードと同じコードを使用する．

N_{88}-BASICでは，PC-9800シリーズの「ユーザーズマニュアル」中のコード表「グラフィック画面に表示できる¼角文字一覧表」のコードをグラフLIOで「キャラクタコード表」の対応するコードに変換し，これを使ってANK-CGからフォントパターンを読み出す．

グラフィック画面に表示できる半角文字一覧表

	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F	
2920		!	"	#	$	%	&	'	(	)	*	+	,	−	.	／	
2930	0	1	2	3	4	5	6	7	8	9	:	;	<	=	>	?	
2940	@	A	B	C	D	E	F	G	H	I	J	K	L	M	N	O	
2950	P	Q	R	S	T	U	V	W	X	Y	Z	[	¥	]	^	—	
2960		a	b	c	d	e	f	g	h	i	j	k	l	m	n	o	
2970	p	q	r	s	t	u	v	w	x	y	z	{	¦	}	~		
0080		。	「	」	、	・	を	ぁ	ぃ	ぅ	ぇ	ぉ	ゃ	ゅ	ょ	っ	(注)
0090	ー	あ	い	う	え	お	か	き	く	け	こ	さ	し	す	せ	そ	
2A20		。	「	」		・	ヲ	ァ	ィ	ゥ	ェ	ォ	ャ	ュ	ョ	ッ	
2A30	ー	ア	イ	ウ	エ	オ	カ	キ	ク	ケ	コ	サ	シ	ス	セ	ソ	
2A40	タ	チ	ツ	テ	ト	ナ	ニ	ヌ	ネ	ノ	ハ	ヒ	フ	ヘ	ホ	マ	
2A50	ミ	ム	メ	モ	ヤ	ユ	ヨ	ラ	リ	ル	レ	ロ	ワ	ン	゛	゜	
00E0	た	ち	つ	て	と	な	に	ぬ	ね	の	は	ひ	ふ	へ	ほ	ま	(注)
00F0	み	む	め	も	や	ゆ	よ	ら	り	る	れ	ろ	わ	ん	゛	゜	

注：太線内文字(66文字)は文字パターンKCG ROMには存在しない．
したがって，これらはここで説明した方法で使うことができない．
これらはグラフLIOのROMに内蔵されている．
内蔵されているROMの位置はベクタ番号0ADHの内容(IP, CS)が指している番地の直前から420H番地前のところまでに記憶されている．
1文字16バイト使用しているため，ベクタ番号0ADHの内容がa番地であるとするとa−420H〜a−1H番地にある．

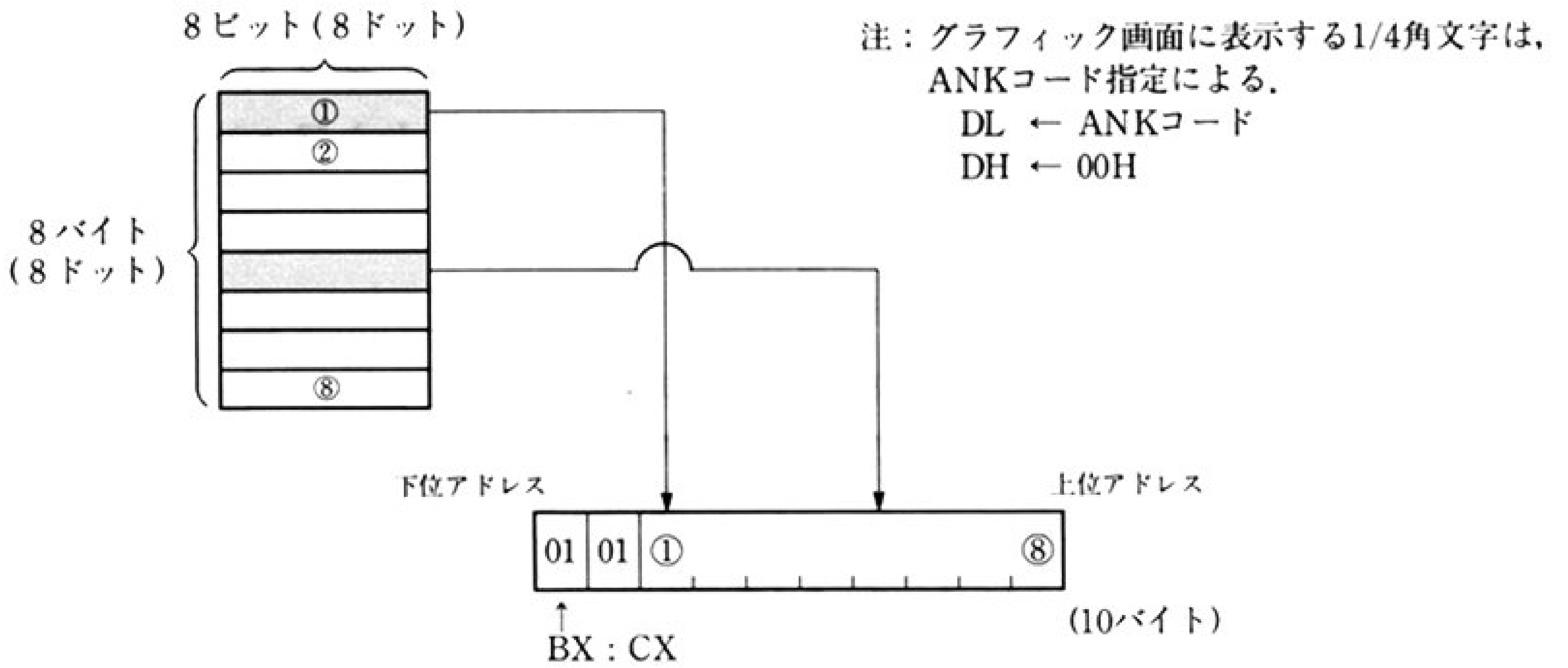
(3) 出力

使用したレジスタ(AH, BX, CX, DX)以外のレジスタは保証される.

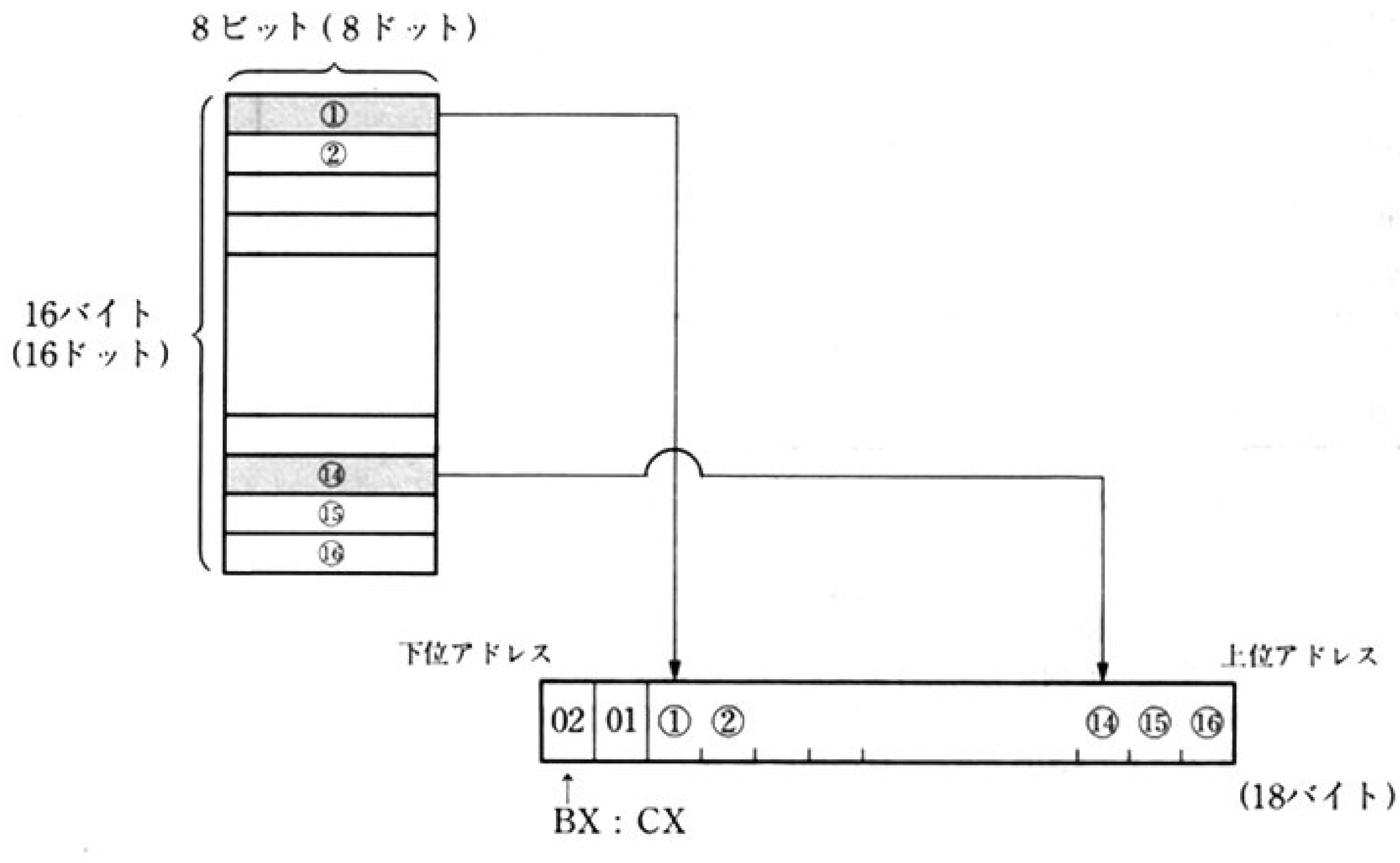
・フォントパターンバッファの出力形式

KCG ROMから読み出したフォントパターンは, 次の形式でBX, CXで指定したフォントパターンバッファに書き込まれる.

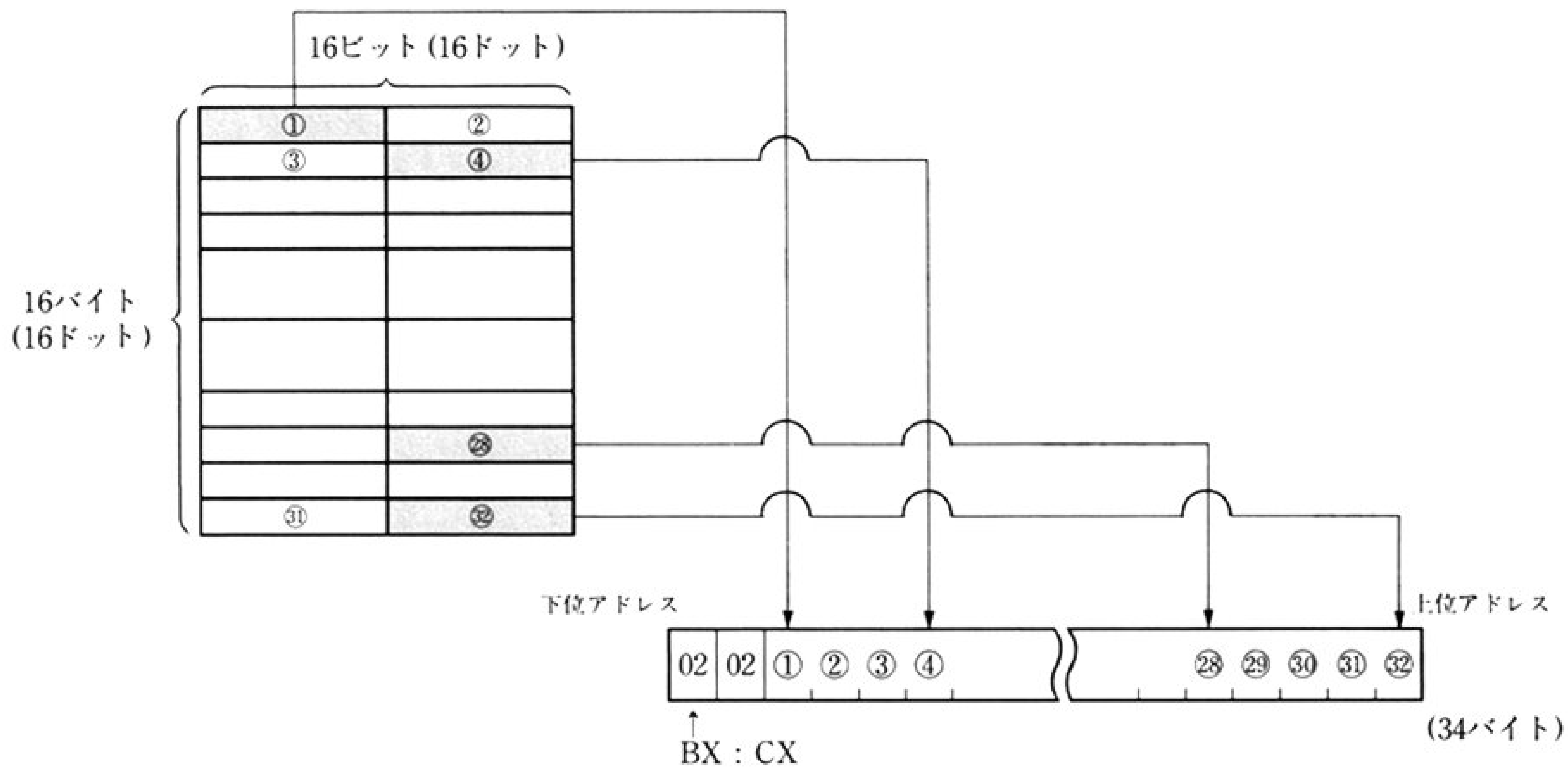
① ANK(6×8), 日本語¼角



② ANK(7×13), 日本語半角



③ 日本語全角



(4) 処理

指定した文字コードのフォントパターンをROMから読み出す．

① 指定した文字コードのフォントタイプの分類を調べ，必要なフォントバッファサイズを計算する．

② CRTVインタラプトベクタをフォントパターン読み出しルーチンの先頭にセットしなおし，垂直同期割り込み待ち状態にしておく．また，漢字コードの読み出しで，KCGアクセスモードがドットアクセスならば，垂直同期割り込みを待つことなく，直接読み出し処理に移る（ANKコードを読み出す場合は，コードアクセスを行うため，常に垂直同期割り込みを待つ）．

③ 垂直同期割り込みが起こると，フォントパターン読み出しルーチンに制御が移り，読み出し処理を行う．

a）第2文字コード（ポートアドレス 0A1H ），第1文字コード（ポートアドレス 0A3H ）を出力する．

b）ライトモードレジスタ（ポートアドレス 68H）により，フォントパターンの大きさを指示する．

c）ライトラインカウンタ（ポートアドレス 0A5H ）により，フォントパターンの読み出す位置を指示する．

読み出し単位は1バイト8ビットである．

d）c）によって指示されたフォントパターンの1バイト分をALに読み出す．そして指定されたフォントパターンバッファに移送する．

c），d）の繰り返しを必要な回数行う．たとえば，日本語全角の場合は32回繰り返す．

3.12　テキスト VRAM の初期化

(1) 機能

テキスト VRAM の全領域を指定された文字でクリアする.

表示エリア, アトリビュートエリアを区別して, クリアする文字を指定することができる. ただし, 漢字 ROM ボードが実装されている場合には, 奇数番地はゼロでクリアされる.

(2) 入力

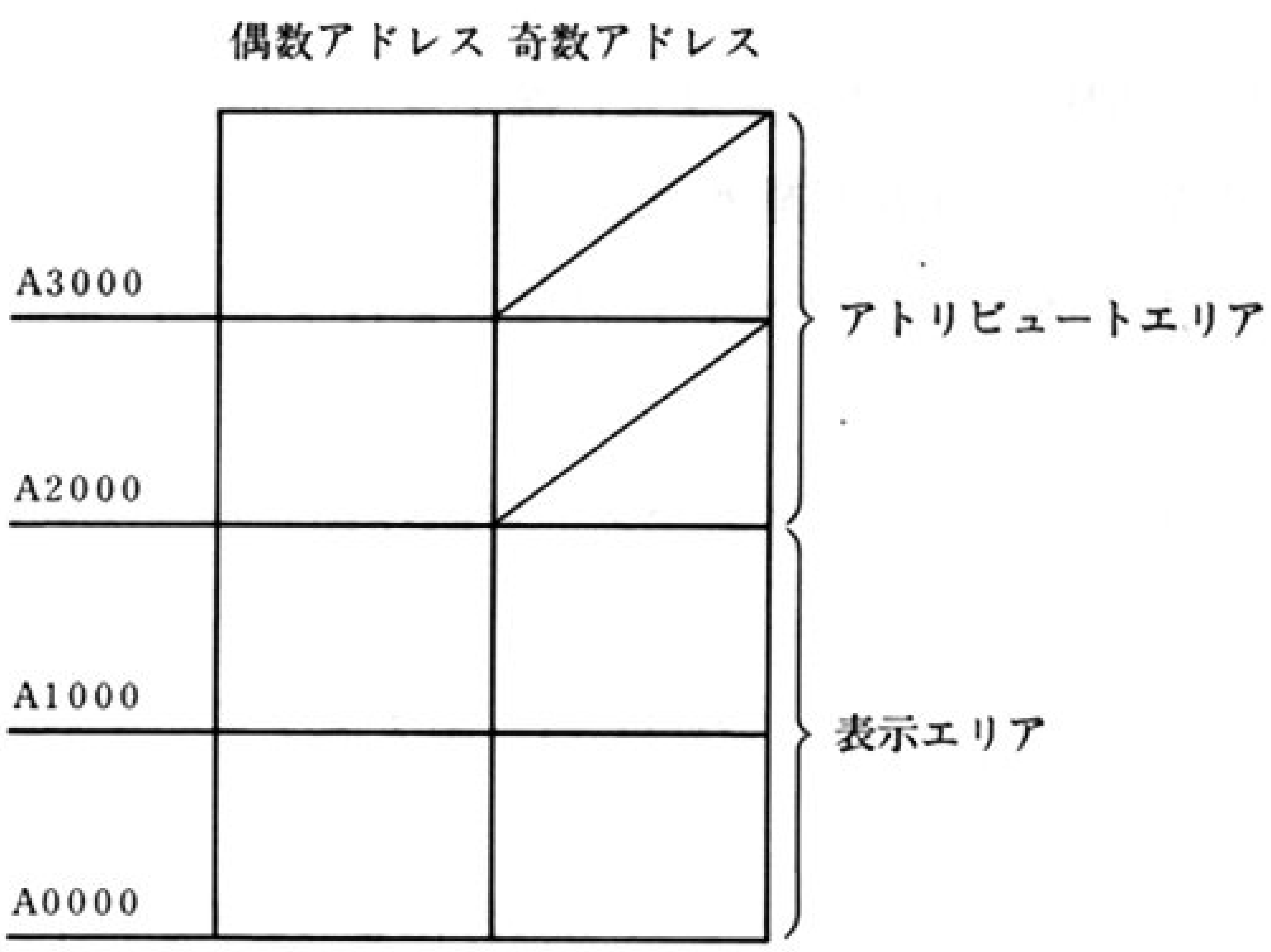
・内部割り込みコード←18H
・AH ←16H
・DH ←アトリビュートエリアをクリアする文字(1バイト)
・DL ←表示エリアをクリアする文字(1バイト)

(3) 出力

使用したレジスタ(AH, DX)を除いて, すべてのレジスタが保証される.

(4) 処理

表示エリア(A0000～A1FFEH)を DL で指定されたコードでクリアする. アトリビュートエリア(A2000～A3FFEH)を DH で指定されたコードでクリアする.



3.13　ユーザー文字の定義

(1) 機能

ユーザーの作成した文字，記号のフォントパターンを，KCG RAM へ登録する．

このコマンド発行以後，テキスト画面，グラフィック画面への表示が可能になる(このコマンドはCRT に対してユーザー文字定義を行うもので，プリンタのユーザー定義文字とは別なので注意すること)．

ユーザー定義文字	E/F/M/U2	UV/VF/VM
コード	7620～765FH	7620～777FH
登録字数	63文字まで可	188文字まで可
文字の大きさ	全角	全角

注：登録コードのチェックは行わないため，上位ルーチンにてコードチェックを行う必要がある．PC-9801E/F/M/U の場合，7620～765FH 以外のコードを指定した場合の動作は保証されない．また，PC-9801 ではユーザー定義文字はサポートされない．

(2) 入力

内部割り込みコード←18H

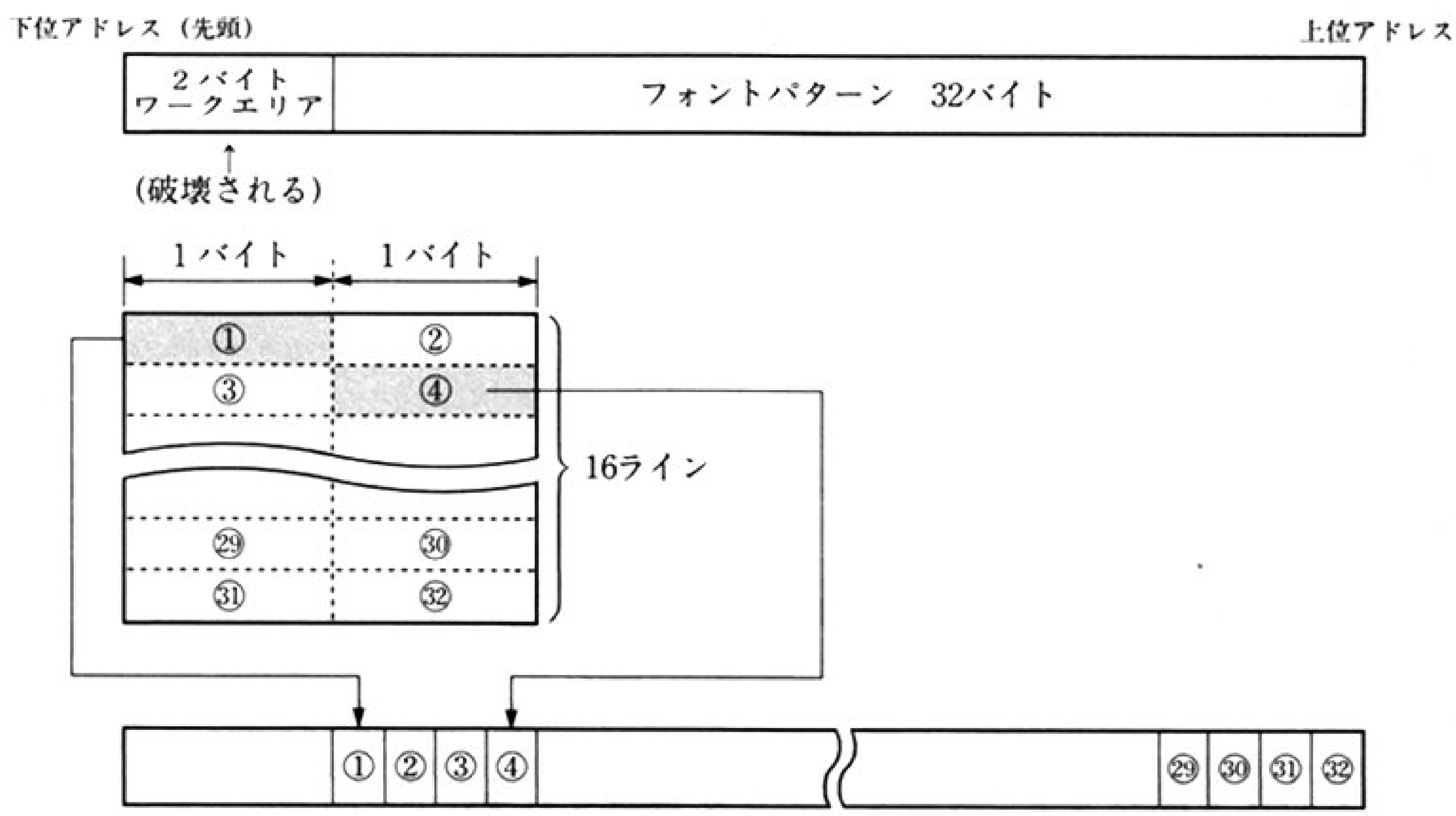
AH ← 1AH

BX ←フォントパターンバッファの先頭アドレス(セグメントアドレス)

CX ←フォントパターンバッファの先頭アドレス(オフセットアドレス)

DX ←登録コード

(3) フォントバッファ形式



(4) 出力

使用したレジスタ(AH, BX, CX, DX)以外のレジスタは保証される.

(5) 処理

登録文字のフォントパターンを KCG static RAM に書き込む.

① KCG のアクセスモードがコードアクセスの場合, CRTV インタラプトベクタをフォントパターン書き込みルーチンに設定し, 垂直周期の割り込みを待つ. 以後書き込み処理はこの垂直周期期間に行う.

アクセスモードがドットアクセスの場合, 垂直周期の割り込みを待つことなく直接フォントパターン書き込みルーチンにジャンプする.

② 書き込み処理

a) 2バイト文字コードの第1バイト(ポートアドレス0A1H), 第2バイト(ポートアドレス0A3H)を出力する.

b) ラインカウンタ(ポートアドレス　A5H)により, フォントパターンの書き込み位置を指示する. 書き込み単位は1バイト8ビットである.

c) フォントパターンバッファより書き込むパターンを AL に読み出し, ポート(アドレス0A9H)を介して指定した位置にパターンを書き込む.

b), c) を32回繰り返す.

3.14 KCG アクセスモードの設定

(1) 機能

KCG のアクセスモードをドットアクセス, あるいはコードアクセスに設定する. ドットアクセスを選択すると, テキスト画面への(ユーザー定義文字を含め)漢字表示はできない. テキスト VRAM に漢字コードを設定するとゴミが表示される. しかし, フォント読み出しはコードアクセス選択時よりも速く行える.

コードアクセスを選択すると, テキスト画面の漢字表示が可能になる.

(2) 入力

・内部割り込みコード←18H

・AH ← 1BH

・AL ← 0 : コードアクセス選択

　　　1 : ドットアクセス選択

(3) 出力

使用レジスタ AX を除いてすべてのレジスタが保証される.

(4) 処理

ALの指定に応じて，I／Oポートアドレス68Hを介してハードウェアに対してKCGアクセスモードを設定する．また制御情報としてCRTステータステーブルにアクセスモードを設定する．

3.15　ライトペン押下状態の初期化

(1) 機能

ライトペンが押された状態を検出するための状態表示をクリアする．

ライトペンが押されたことを検出できるタイミングは，このコマンドが発行されてから「ライトペンの位置の読み出し」コマンドが発行されるまでの間である．したがって，「ライトペンの位置の読み出し」コマンドを発行する前に，必ず「ライトペン押下状態の初期化」コマンドを発行しなければならない．

(2) 入力

・内部割り込みコード←18H

・AH←19H

(3) 出力

AHを除いたすべてのレジスタが保証される．

(4) 処理

GDCのステータスフラグを読み出し，ライトペン信号の検出の状態(D7ビット)を調べる．オフならば処理を終了し，オンならばライトペンの入力された状態をイニシャライズするために，GDCに対してLPENコマンドを発行してライトペンアドレスの空読みを行い，GDCのライトペン入力についての状態を初期化する．

3.16　ライトペン位置の読み出し

(1) 機能

ライトペンが押されているかを通知する．また，ライトペンが押されている場合には，押されている位置を，対応するテキストVRAM上のバイトアドレスで知らせる．

(2) 入力

・内部割り込みコード←18H

・AH←15H

(3) 出力

・AH ←ライトペンの状態を示す.

AH＝0 ならば押されている.

AH＝1 ならば押されていない.

・DX ←ライトペンが押された位置を対応するテキスト VRAM 上のバイトアドレスで示す.

AH＝1 の場合のみ有効.

(4) 処理

μPD7220 (GDC)のステータスフラグを読み出し，ライトペン信号が検出(D 7 ビット)されているかどうかをチェックする.

ライトペン信号が検出されている場合には，GDC の表示制御コマンドの中の LPEN (0C0H) コマンドによってライトペンアドレスを読み出す．読み出したアドレスはワードアドレスなので，アドレス調整(C－6)を行ったうえ，バイトアドレスに変換する.

第4章
グラフBIOS

N_{88}-日本語 BASIC(86) (Ver . 3 . 0)でサポートしている PC-9801U/UV/VF/VM 用拡張グラフィック機能(4096色中16色モードのサポートなど)は，本グラフィック BIOS には含まれていない．したがって，必要な場合には，直接ハードウェアを操作しなければならない．ただし，その際に不要意を操作を行うと，グラフィック BIOS コマンドの動作が保証されなくなるので注意すること．

●グラフィック BIOS 機能一覧(INT18H)

AH レジスタ	機　　能
40H	グラフィック画面の表示開始
41H	グラフィック画面の表示停止
42H	表示領域の設定
43H	パレットレジスタの設定
44H	ボーダーカラーの設定
45H	ドットの書き込み
46H	ドットの読み出し
47H	直線，矩形の描画
48H	円弧の描画
49H	グラフィック文字の描画
4AH	描画モードの設定

●グラフィックBIOS使用上の注意

グラフィックBIOSを使用する際は，次に挙げる点について注意する必要がある．

①スタックエリア

グラフィックBIOSを使用する場合には，ユーザーは，スタックエリアを30バイト以上確保し，SS，SPをセットしなければならない．

②ステータスフラグ

CPUのステータスフラグのうち，IF，TFビットを次の状態にしておくこと．

IF　：セット(割り込み可)

TF　：クリア(シングルステップモードクリア)

③制御情報域

グラフィックBIOSを使用するためには，描画などの情報の受け渡し，保存のために，約800バイトの制御情報域(これをUCWと呼ぶ)を必要とする．ユーザーは,この領域を前もって確保しなければならない．この領域は次のような構成になっている．

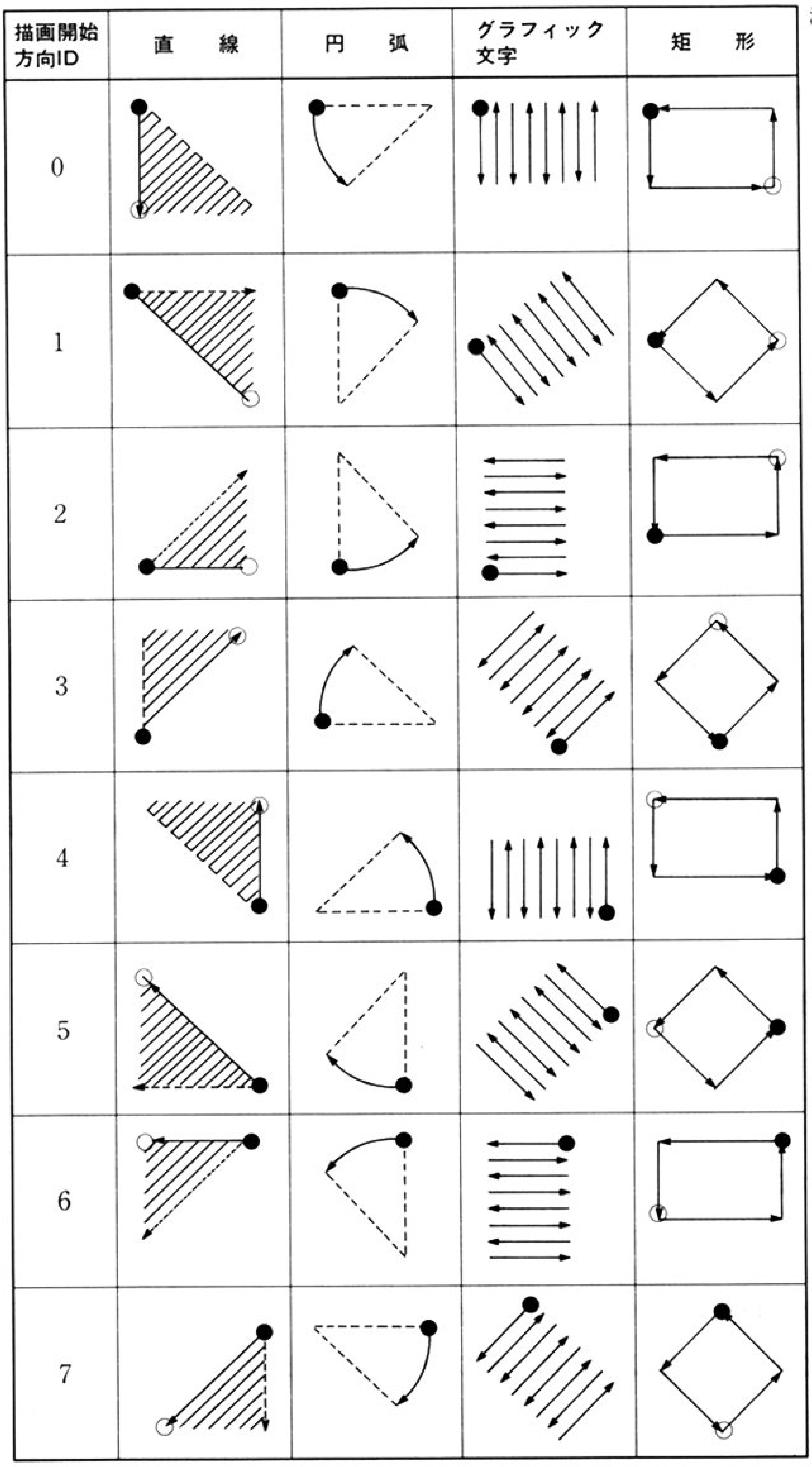
オフセット	ラベル	サイズ
0000	GBON_PTN	RB　1
0001	GBBCC	RB　1
0002	GBDOTU	RB　1
0003	GBDSP	RB　1
0004	GBCPC	RB　4
0008	GBSX1	RW　1
000A	GBSY1	RW　1
000C	GBLNG1	RW　1
000E	GBWDPA	RW　1
0010	GBRBUF	RW　3
0016	GBSX2	RW　1
0018	GBSY2	RW　1
001A	GBMDOT	RW　1
001C	GBCIR	RW　1
001E	GBLNG2	RW　1
0020	GBLPTN	RW　1
0020	GBDOTI	RB　8
0028	GBDTYP	RB　1

オフセット	ラベル	サイズ
0029	GBFILL	RB　1
002A	GBGWK1	RW　1
002C	GBGWK2	RW　1
002E	GBGWK3	RW　1
0030	GBGWK4	RW　1
0032	GBGWK5	RW　1
0034	GBGWK6	RW　1
0036	GBGWK7	RW　1
0038	GBGWK8	RW　1
003A	GBGP122	RW　1
003C	GBGP34	RW　1
003E	GBGP56	RW　1
0040	GBGP78	RW　1
0042	GBGP910	RW　1
0044	GBGP1112	RW　1
0046	GBGP1314	RW　1
0048	GBGP1516	RW　1

注：GBLPTNとGBDOTIは同じオフセットを持つ．

④ 描画方向

矩形，円弧，グラフィック文字などの描画においては，描画開始(終了)点の指定の他，描画方向の指定が必要になる．直線，矩形の描画では，描画開始点，終了点，方向の三つの関係に矛盾の無いよう注意すること．



注：ここで示している描画開始点，描画終了点は，それぞれ

(GBSX1, GBSY1),
(GBSX2, GBSY2)

の内容となる．
描画開始方向IDは，GBDSPの内容となる．

●：描画開始点　○：描画終了点
▨：定義域　□：描画域
→：描画開始方向

4.1 グラフィック画面の表示開始

(1) 機能

グラフィック画面のCRTへの表示を開始する．テキスト画面の表示状態とは独立して機能する．

(2) 入力

・内部割り込みコード←18H

・AH ←40H

(3) 出力

すべてのレジスタが保証される．

(4) 処理

GDCに対して表示制御用のSTARTコマンド(0DH)を発行する．FIFOバッファがFULLではなく，V-SYNC状態であることを確認した後に次のコマンドが発行される．

```
MOV AL, 0DH
OUT 0A2H, AL
```

4.2 グラフィック画面の表示停止

(1) 機能

グラフィック画面のCRTへの表示を停止する．テキスト画面の表示状態とは独立して機能する．

(2) 入力

・内部割り込みコード←18H

・AH ←41H

(3) 出力

すべてのレジスタが保証される．

(4) 処理

GDCに対して表示制御用のSTOPコマンド(0CH)を発行する．

FIFOバッファがFULLでないことを確認した後に次のコマンドが発行される．

```
MOV AL, 0CH
OUT 0A2H, AL
```

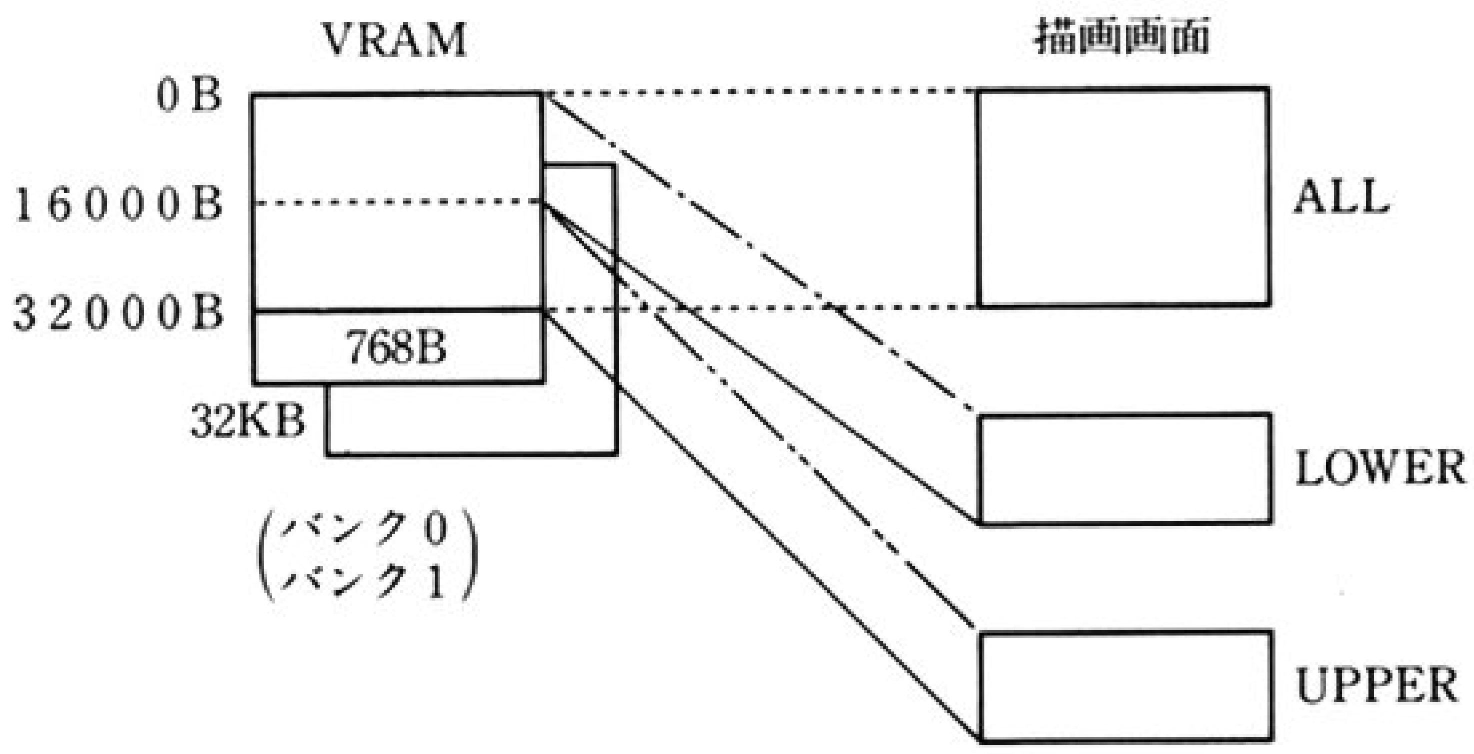
4.3　表示領域の設定

(1) 機能

表示対象とする描画メモリ領域を設定する．

使用するCRTディスプレイのモード(モノクロ／カラーのいずれか)と使用するグラフィックVRAM領域を指定する．グラフィックVRAM領域の指定方法は，1つの表示画面に対応するVRAM領域がどのアドレスに対応するかを示すものである．VRAM上の32Kバイト全体を1つの表示画面とする場合はALL，下位16Kバイトを1つの表示画面とする場合はLOWER，上位16Kバイトを1つの表示画面とする場合はUPPERと呼び，この3つの領域の指定区分のどれかを指定する．

指定された条件に従って，GDCへ表示領域の設定を行う．



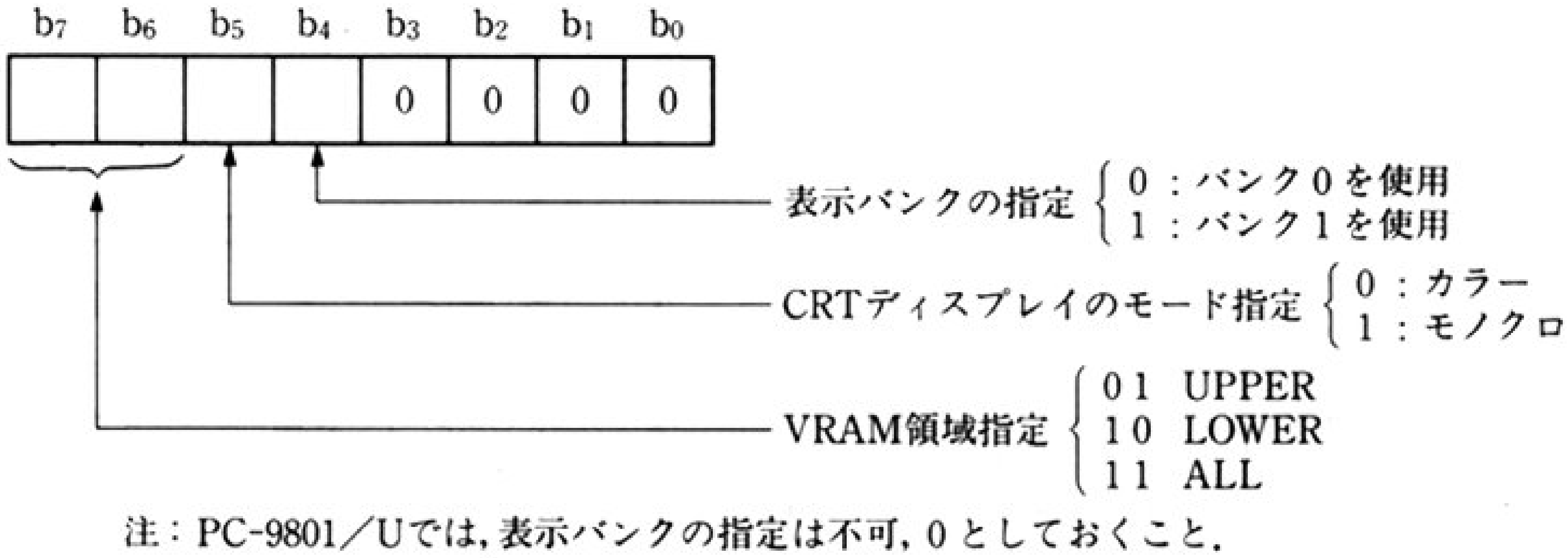
(2) 入力

・内部割り込みコード←18H

・AH←42H

・CH←CRTディスプレイのモード指定，VRAM領域指定

専用高解像度モード(640×400)の時ALL，標準モード(640×200)のときLOWERまたはUPPERを指定すること．



注：PC-9801／Uでは，表示バンクの指定は不可，0としておくこと．

(3) 出力

すべてのレジスタが保証される.

(4) 処理

① グラフィック関係の情報をモードレジスタにセットする.

グラフィックモードとしてモノクロまたはカラーかをセットする(03H，02H)．同時に走査線数として200本または400本かをセットする(09H，08H).

装置タイプ ＼ 走査線数	200本	400本
専用高解像度	09H	08H
標　　準	08H	

② 1行中の表示ライン数を，GDCに対してCSRFORMコマンドでセットする.

専用高解像度ディスプレイの場合　　1ライン数／行

標準ディスプレイの場合　　2ライン数／行

③ 表示開始アドレスおよび画面表示領域の大きさを, GDCに対してSCROLLコマンドでセットする.

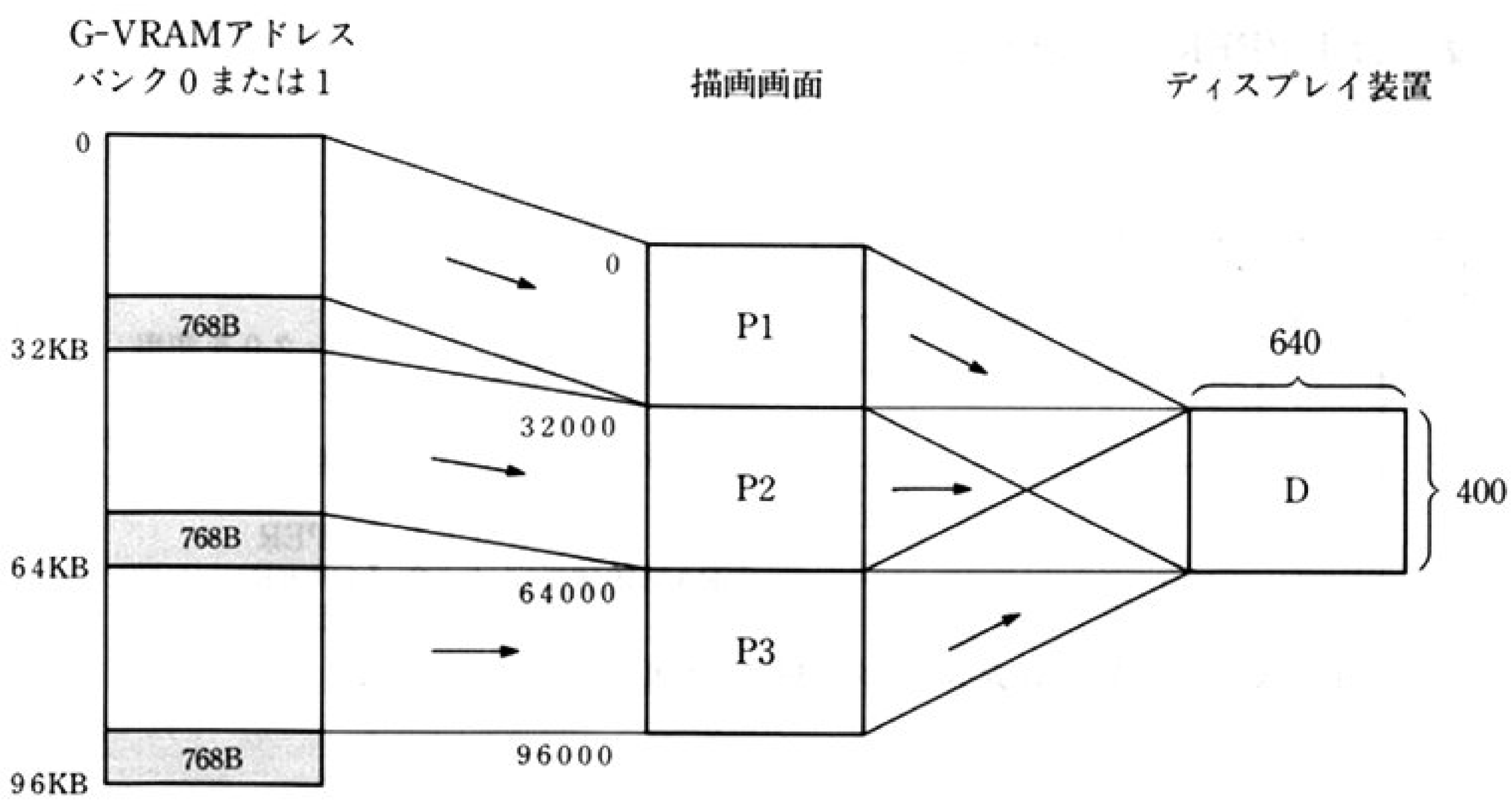
指定値	表示開始アドレス
LOWER	0
UPPER	16000(バイトアドレス)
ALL	0

装置タイプ	画面表示領域の大きさ
専用高解像度	400ライン
標　　準	200ライン

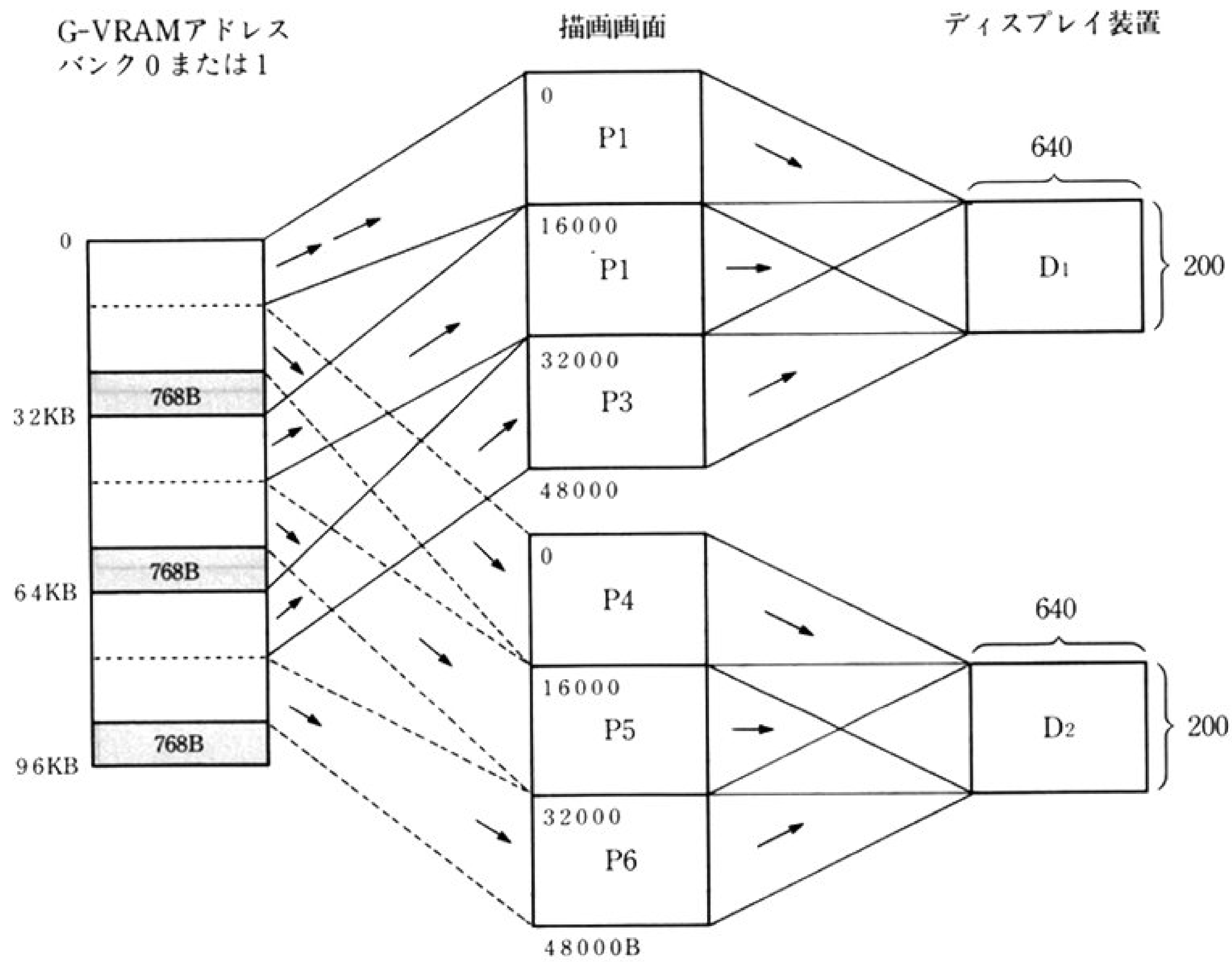
注：装置タイプはシステムでセンスした値から識別する.

(5) グラフィックVRAM領域と描画画面との関係

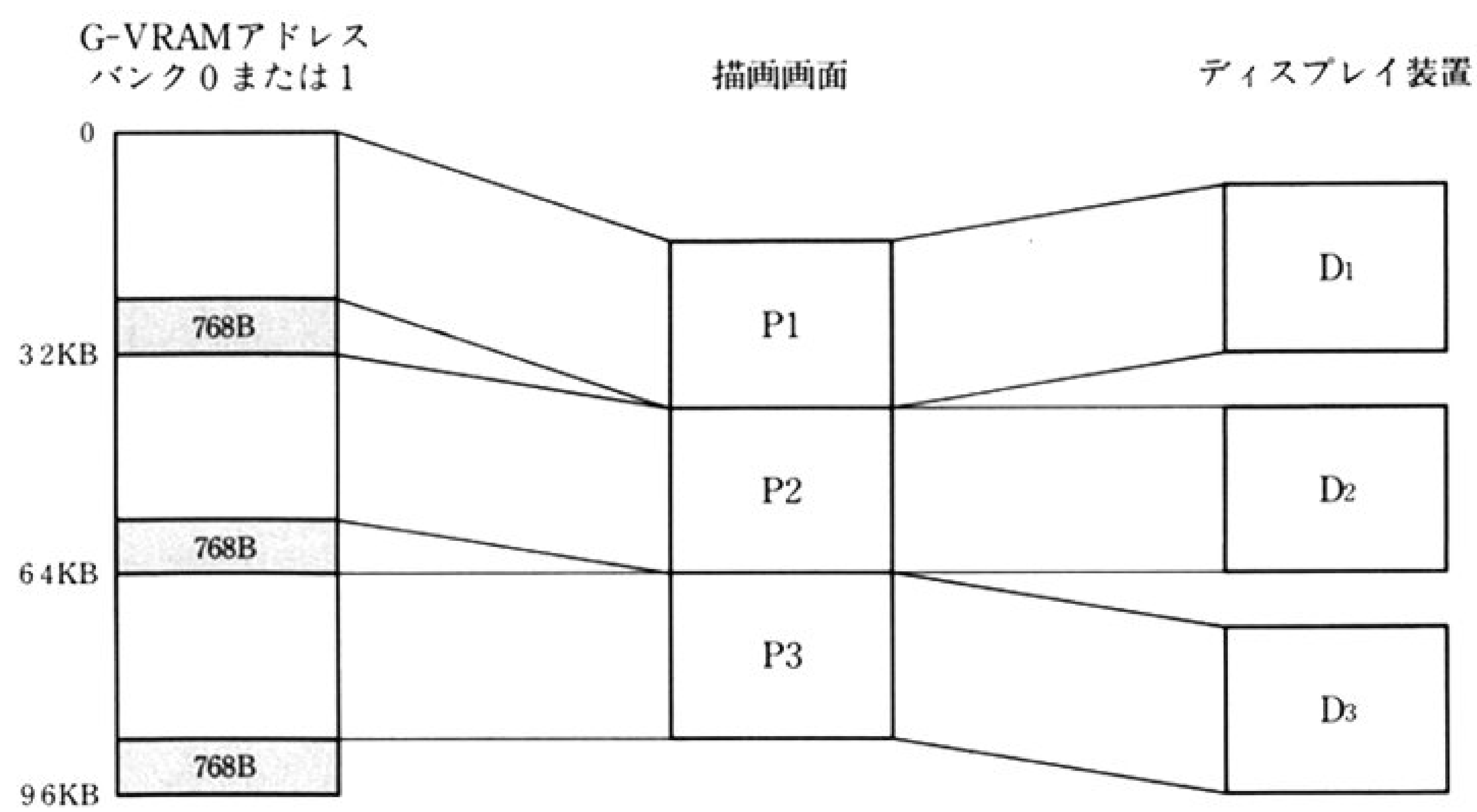
① カラーモード／専用高解像度モード



② カラーモード／標準ディスプレイモード

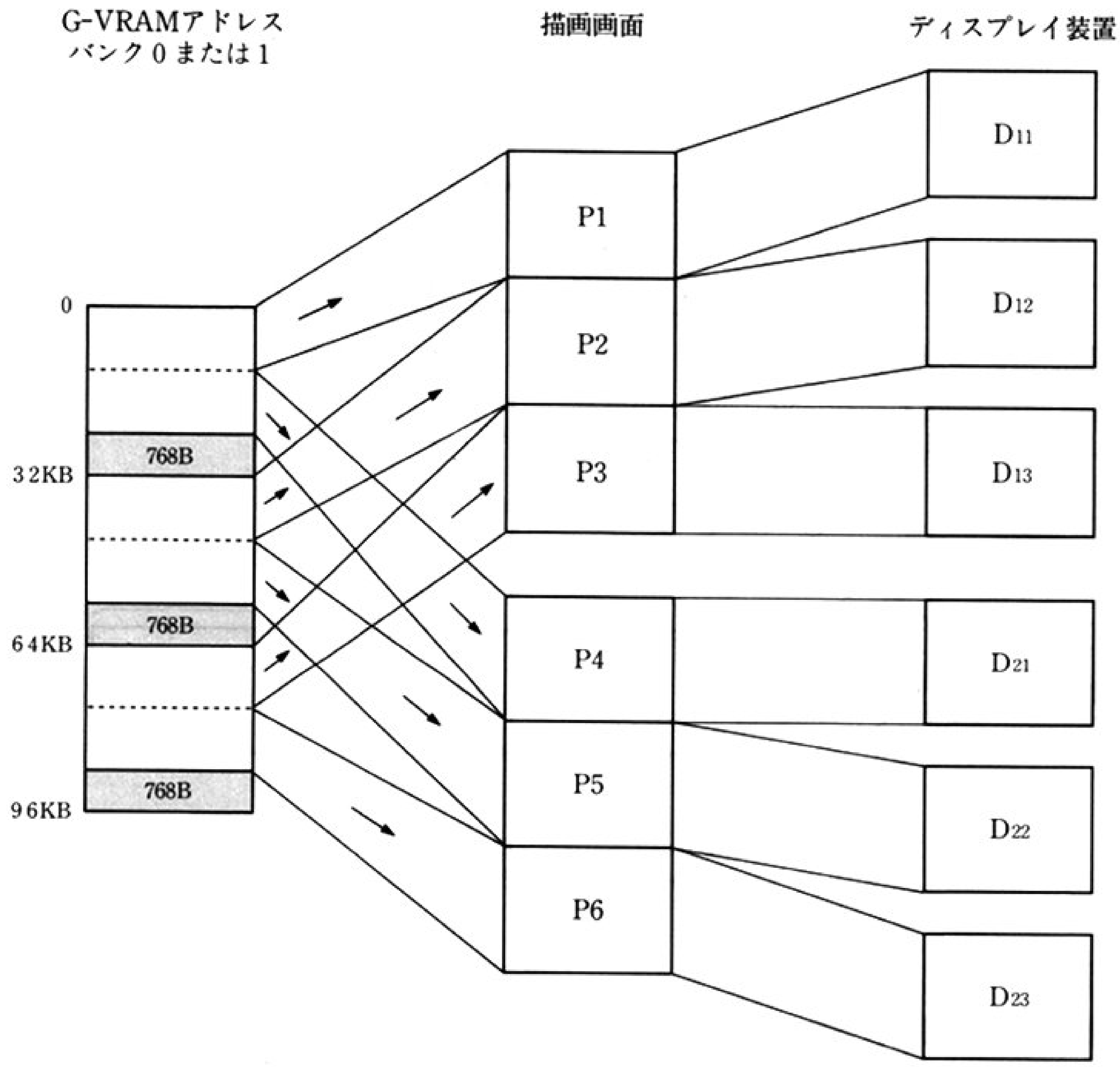


③ モノクロモード／専用高解像度モード



(D1 , D2 , D3 の合成が可能)

④ モノクロモード／標準ディスプレイモード



注：モノクロモードにおける画面の選択，合成はパレットによって行う．
　（D_{i1}, D_{i2}, D_{i3}，またはD_{21}, D_{22}, D_{23}の合成が可能　i＝1，2）

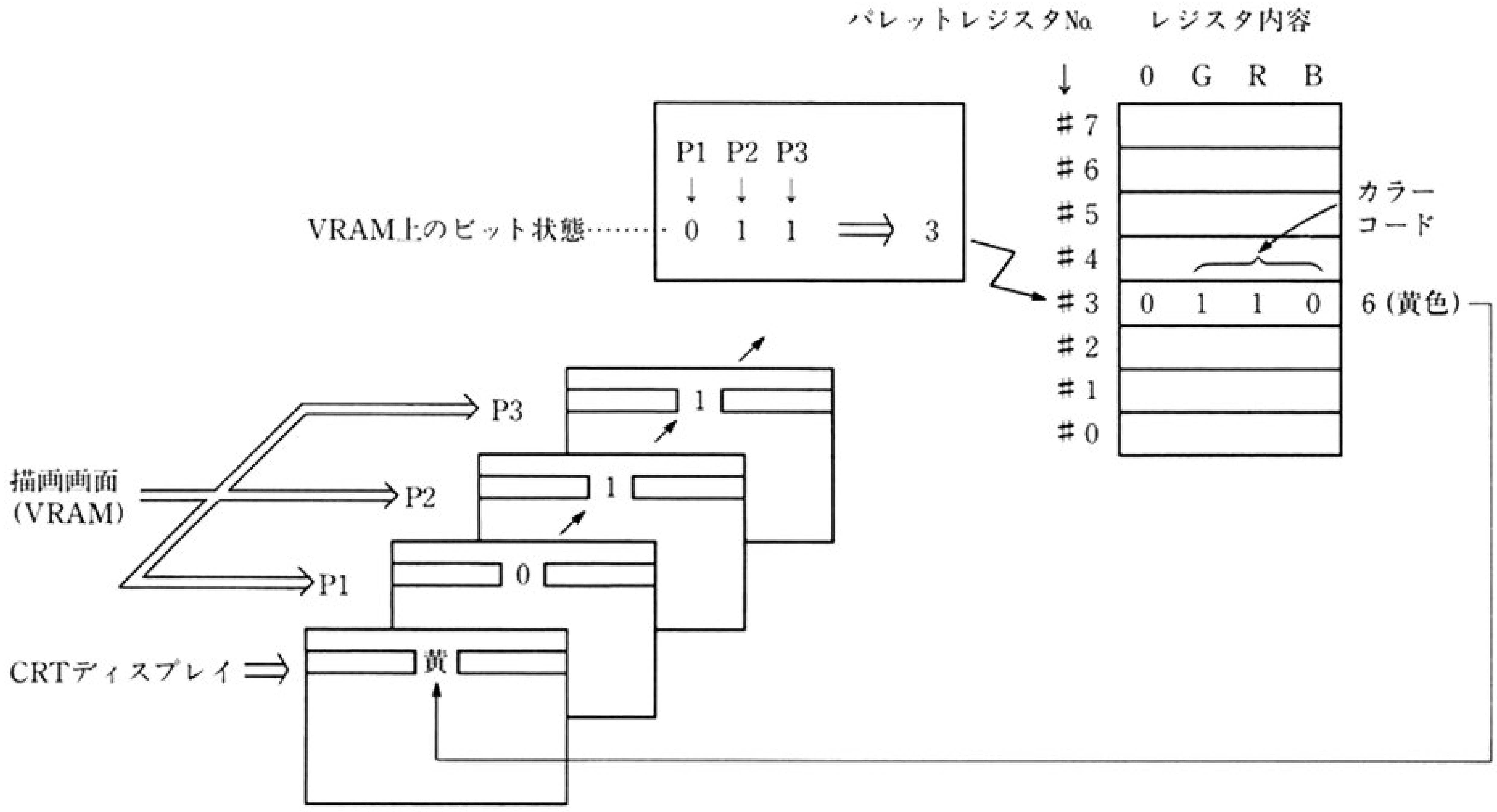
4.4　パレットレジスタの設定

(1) 機能

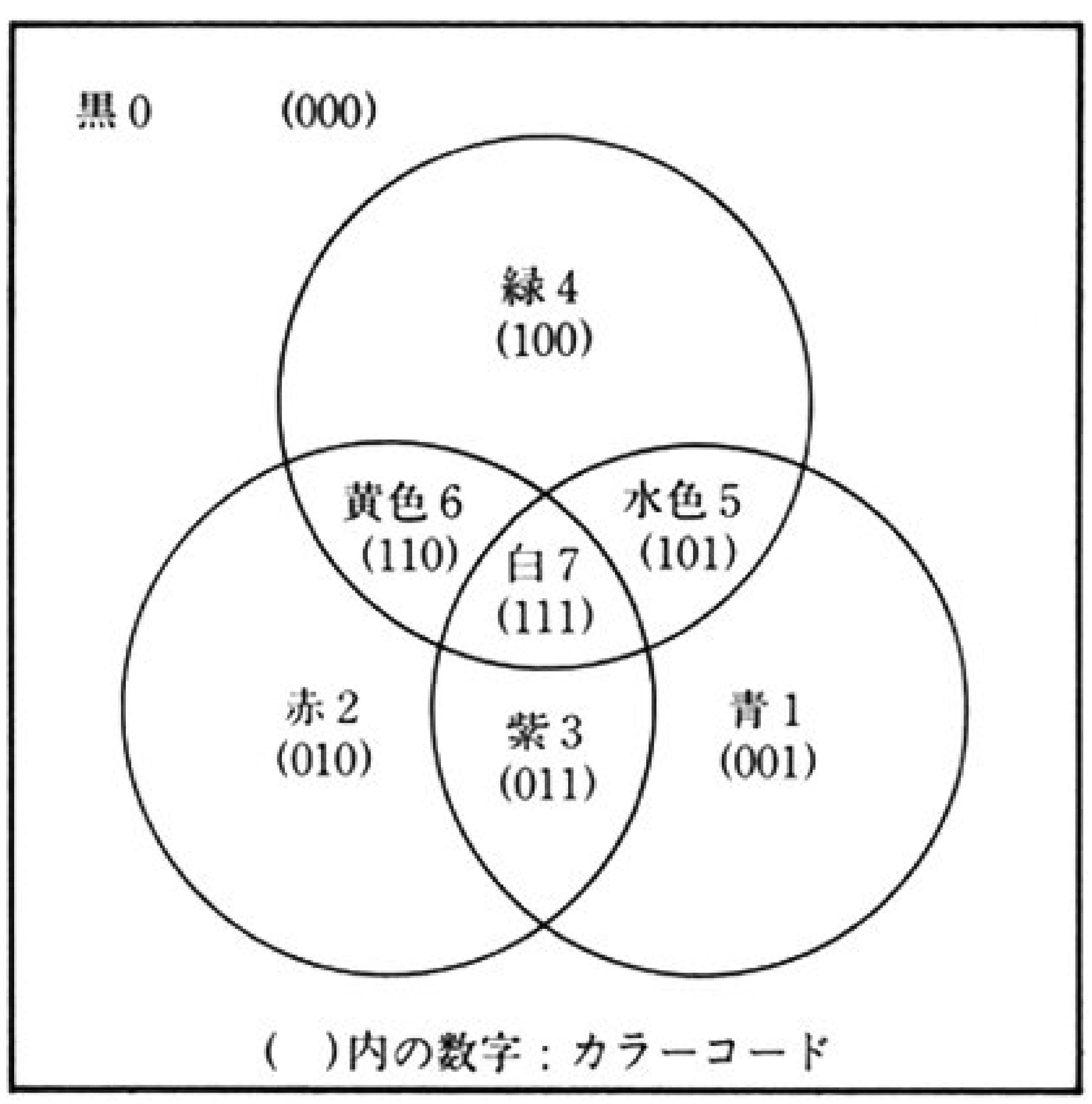
パレットレジスタにカラーコードを設定する．

モノクロモードの場合には表示画面の選択，合成の指定を行う．

パレットレジスタの働きを次図に示す．

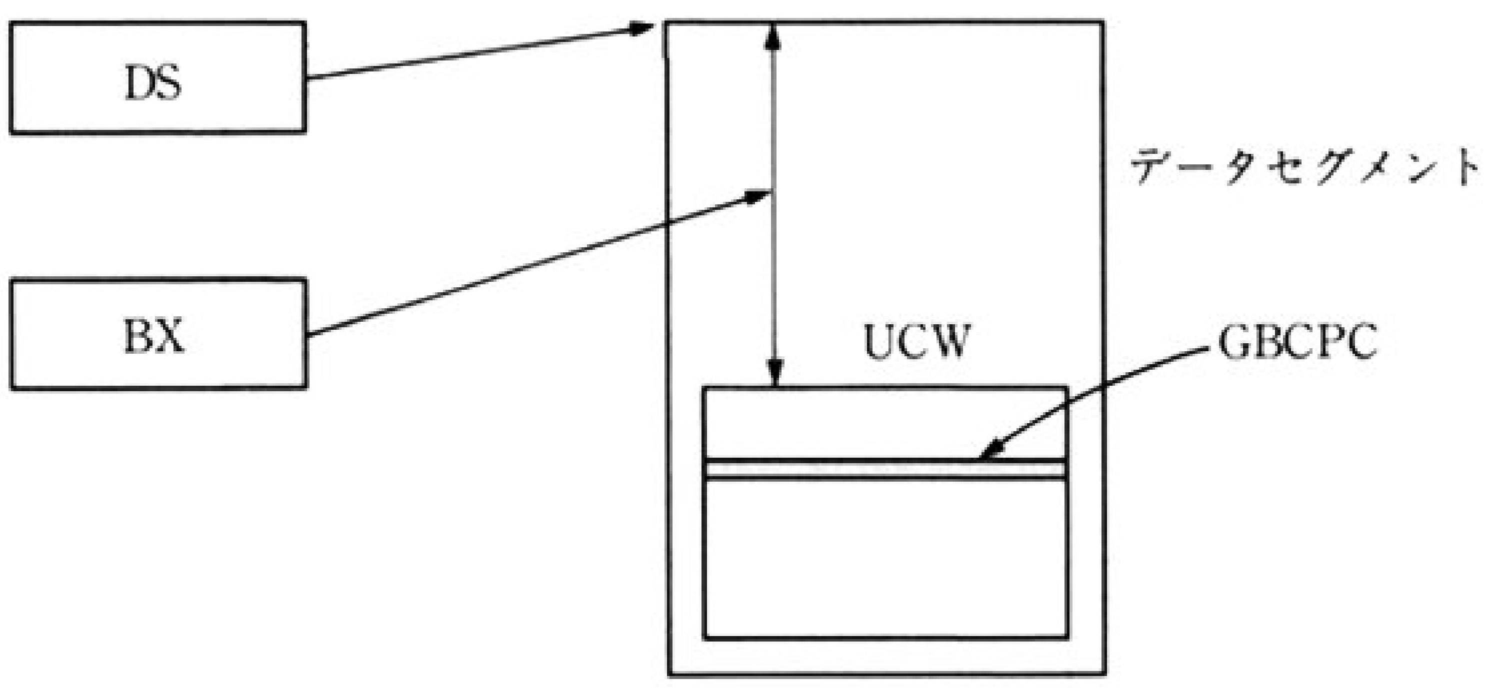


カラーコードは8色で，次のようになっている．



(2) 入力

- 内部割り込みコード←18H
- AH ←43H
- DS ← UCW のセグメントアドレス
- BX ← UCW のオフセットアドレス
- UCWのGBCPC(オフセット04H，4バイト)
  ←パレットレジスタにセットするカラーコード



b7 b6 b5 b4 b3 b2 b1 b0			b7 b6 b5 b4 b3 b2 b1 b0
＃6　＃7	＃4　＃5	＃2　＃3	＃0　＃1
0 G R B 0 G R B	0 G R B 0 G R B	0 G R B 0 G R B	0 G R B 0 G R B
1バイト	1バイト	1バイト	1バイト

GBCPC

(3) 出力

すべてのレジスタが保証される．

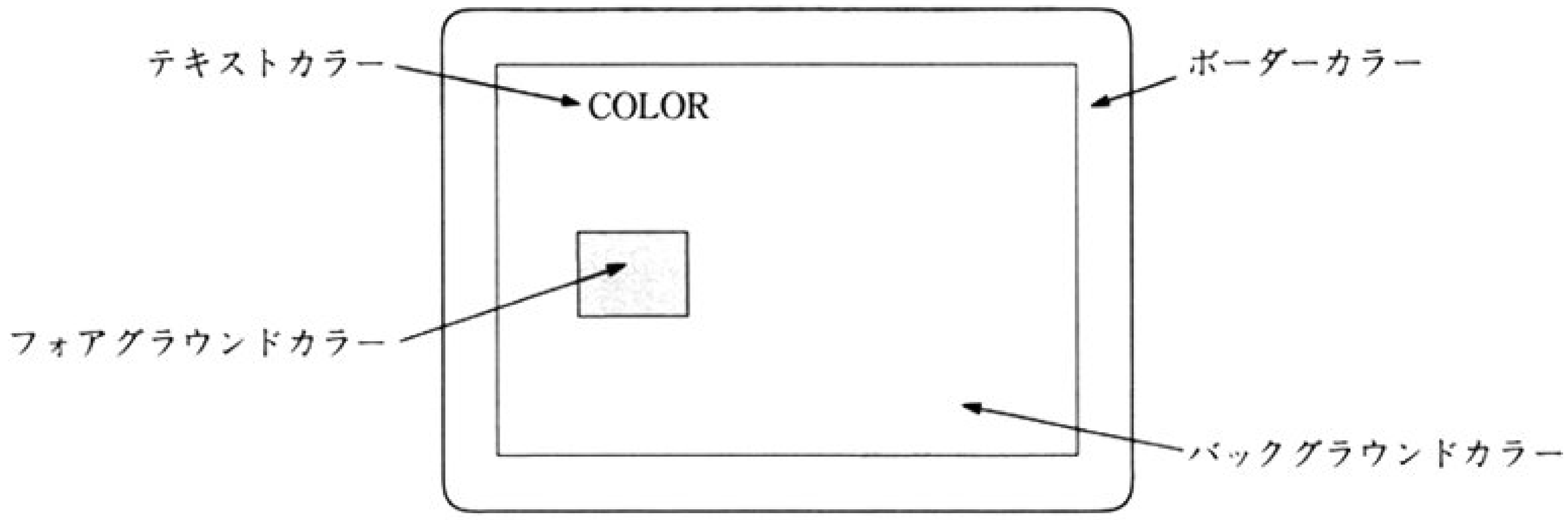
(4) 処理

制御情報域UCW 中の4バイトから成るカラーコード情報GBCPC(8エントリから成り，1エントリ4ビットで構成されている)を，順次パレットレジスタに書き込む．ライトパレットレジスタ(0A8H，0AAH，0ACH，0AEH)により出力が行われる．1回のパレットレジスタへの書き込みで，2エントリ分のカラーコードを出力する．

4.5　ボーダーカラーの設定

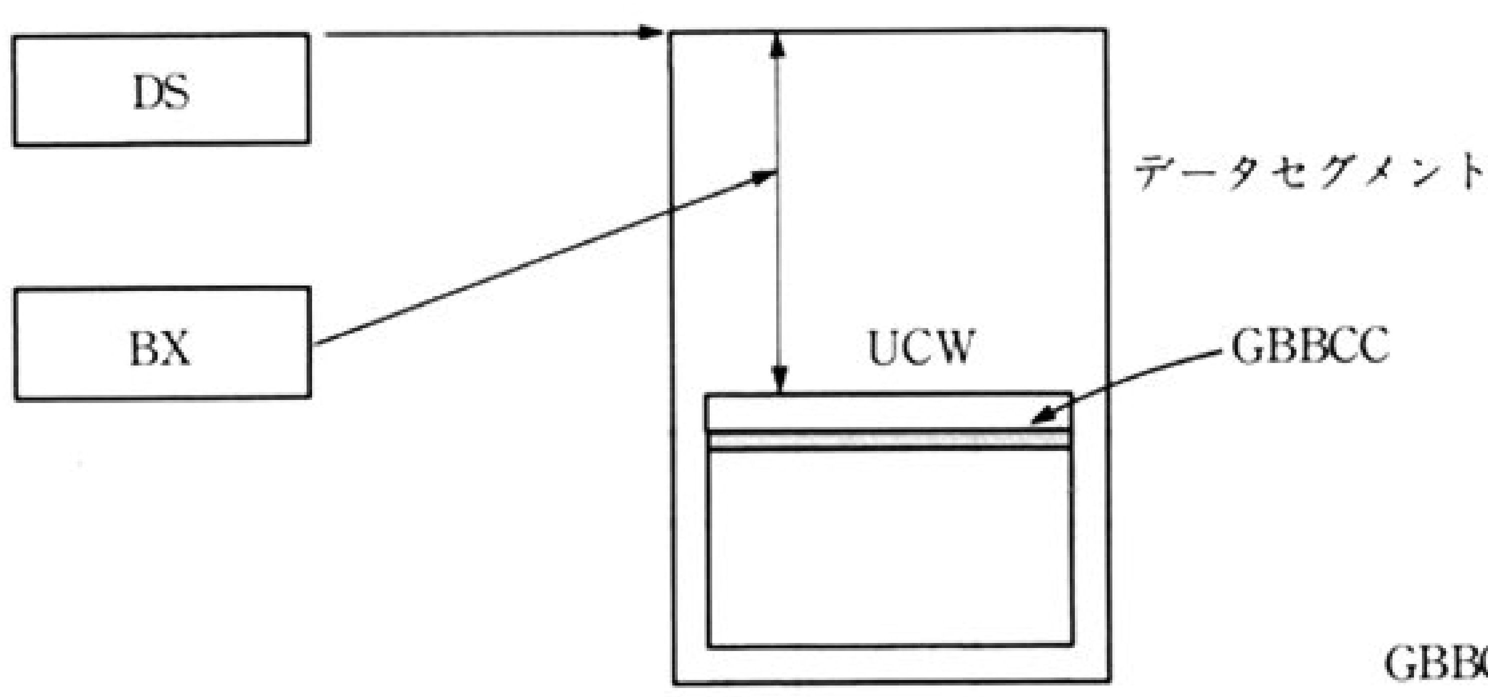
(1) 機能

標準ディスプレイを使用している場合には，ボーダーカラーを設定することができる．これはボーダーカラーをボーダーカラーレジスタにセットするものである．



(2) 入力

・内部割り込みコード←18H
・AH ←44H
・DS ← UCW のセグメントアドレス
・BX ← UCW のオフセットアドレス
・UCW の GBBCC(オフセット 01H，1バイト)
　　←セットするボーダーカラーコード



	b_7	b_6	b_5	b_4	b_3	b_2	b_1	b_0
GBBCC	0	G	R	B	0	0	0	0

(3) 出力

すべてのレジスタが保証される．

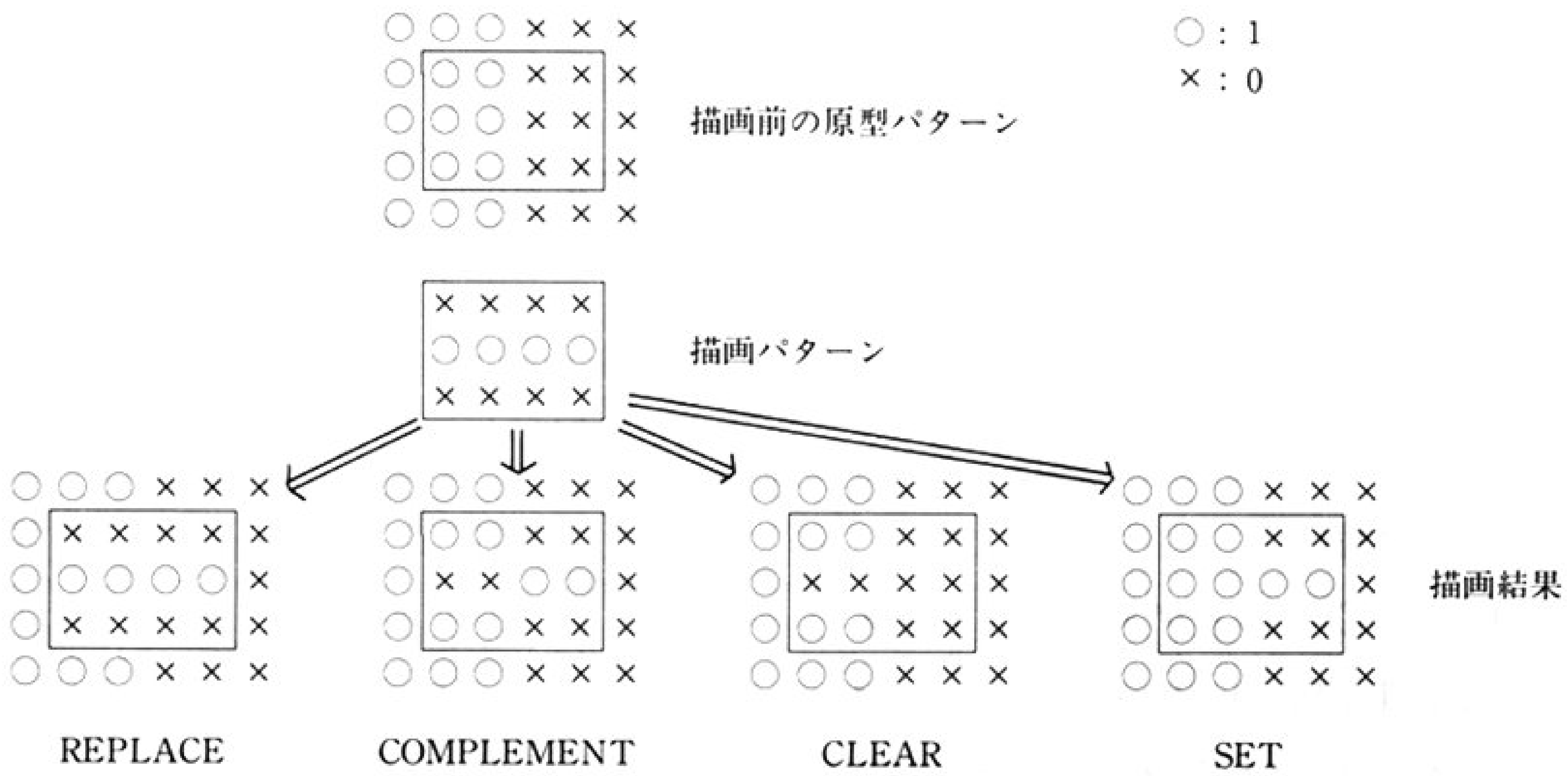
(4) 処理

制御情報域 UCW 中の1バイトから成るボーダーカラーコード情報 GBBCC を AL に移送し，ライトボーダーカラー(6CH)により出力する．

4.6　ドットの書き込み

(1) 機能

指定された描画画面(G-VRAM)へドット単位の書き込みを行う．P１，P２，P３を個別に書き込む場合とP１／P２／P３の３画面を同時に書き込む場合の指定が可能である．「4.3 表示領域の設定」で述べたALL，LOWER，UPPERの指定も必要であり，P４，P５，P６，P４／P５／P６の指定も可能．単一描画への書き込みでは，それ以前の画面の状態と，与えた描画パターンとの間でオペレーション操作(Replace, Complement, Clear, Set)を行い，その結果を書き込むことができる．

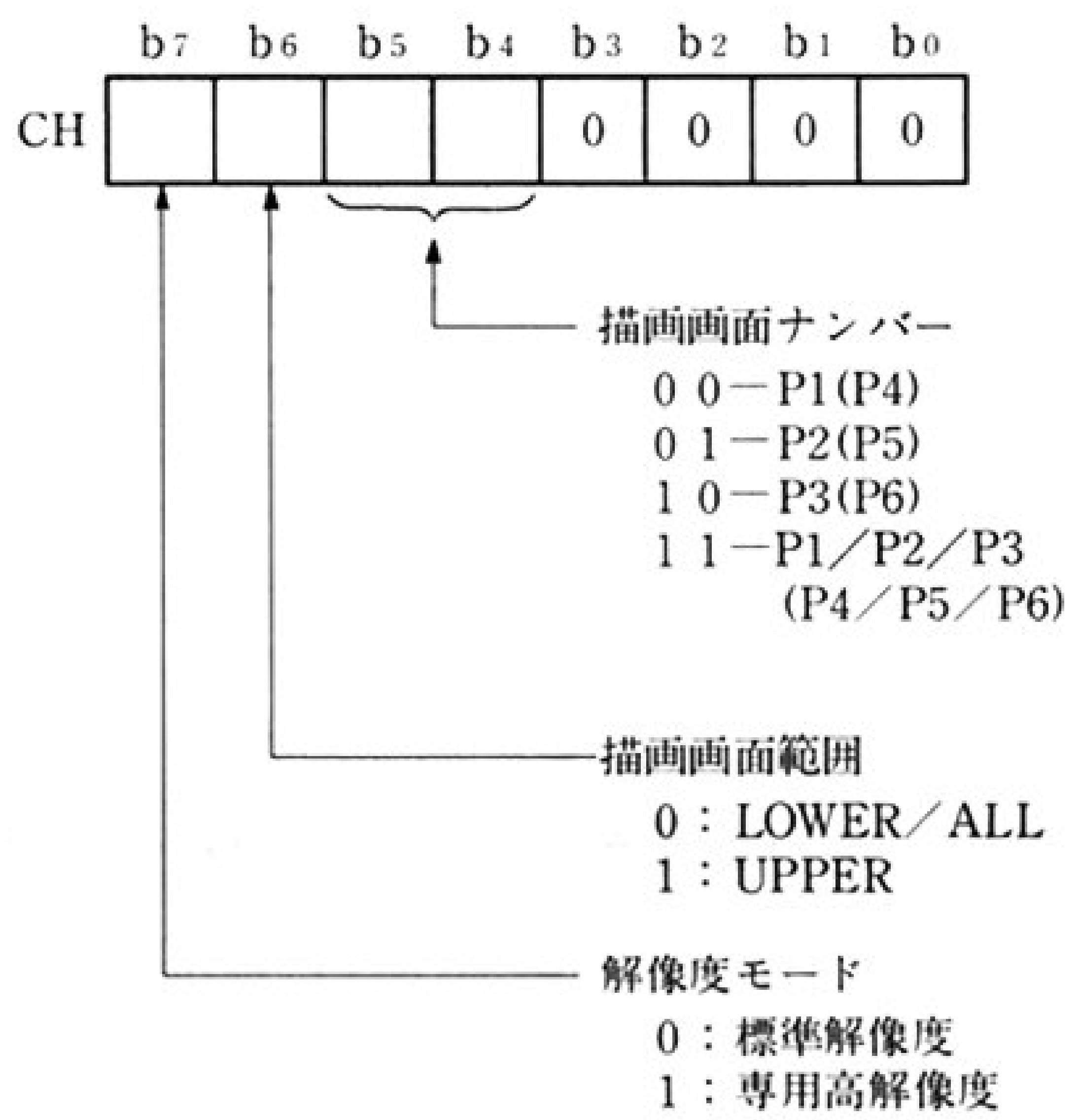


(2) 入力

・内部割り込みコード←18H

・AH ←45H

・CH ←対象とする描画画面の指定



b_7	b_6	b_5	b_4	描画画面と大きさ	
0	0	0	0	P１(０～16K)	16KB
		0	1	P２(32K～48K)	16KB
		1	0	P３(64K～80K)	16KB
		1	1	P１／P２／P３	48KB
0	1	0	0	P４(16K～32K)	16KB
		0	1	P５(48K～64K)	16KB
		1	0	P６(80K～96K)	16KB
		1	1	P４／P５／P６	48KB
1	0	0	0	P１(０～32K)	32KB
		0	1	P２(32K～64K)	32KB
		1	0	P３(64K～96K)	32KB
		1	1	P１／P２／P３	96KB

・ES ←描画パターンバッファのセグメントアドレス

・DS ← UCW のセグメントアドレス

・BX ← UCW のオフセットアドレス

・UCW のコントロールワード

GBON_PTN(1バイト)　：3画面同時書き込み時の描画画面ナンバーと描画オペレーションモード指定

GBDOTU(1バイト)　：描画オペレーションモード指定(単一画面処理時のみ)

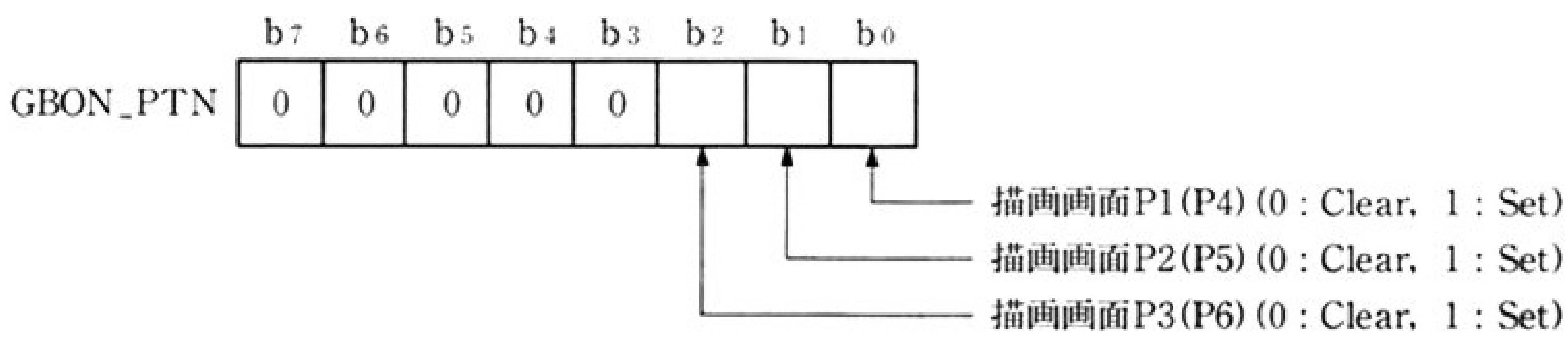
GBSX1(2バイト)　：描画開始アドレスX座標(オリジナルスクリーン座標)

GBSY1(2バイト)　：　〃　Y座標(　〃　)

GBLNG1(2バイト)　：書き込み長さ(ドット数)

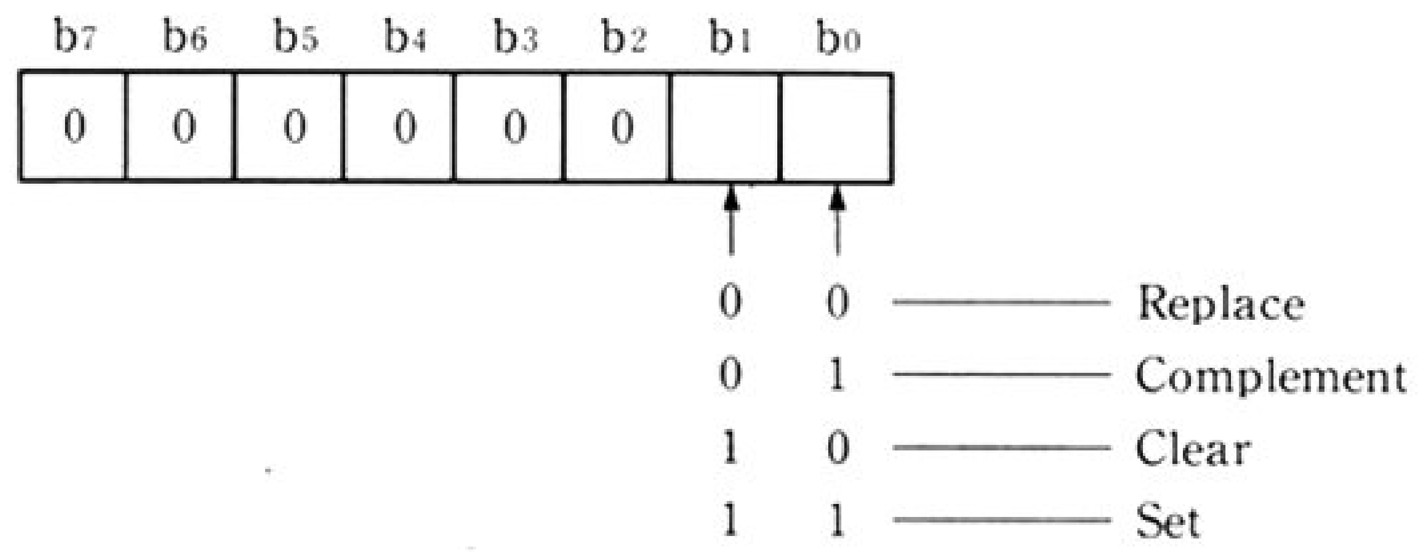
GBWDPA(2バイト)　：描画パターンバッファの開始アドレス(オフセット)

① GBON_PTN(オフセット 0H)　3画面同時書き込みの場合に使用する，描画オペレーションモード指定

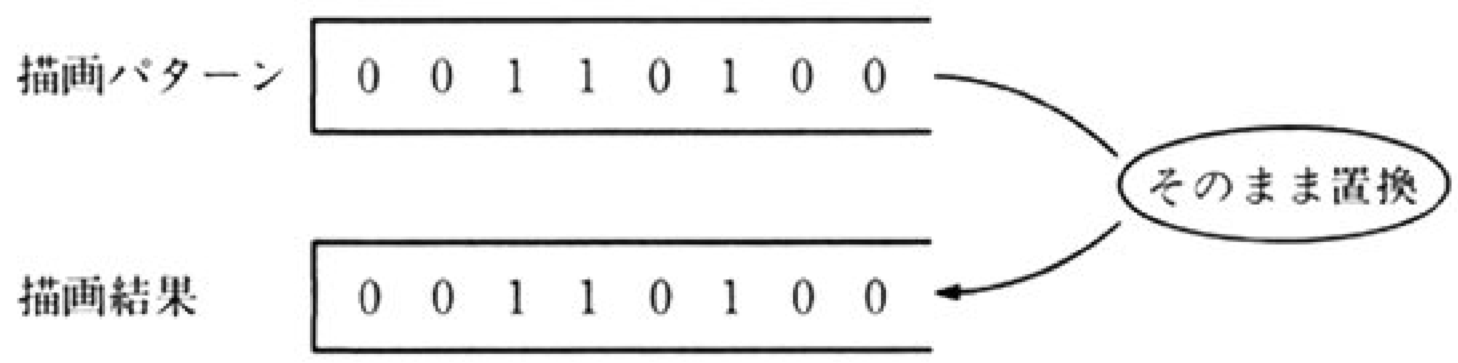


注：3画面P1，P2，P3(またはP4，P5，P6)に対して同時書き込みを行う場合(CHの b_5,b_4 が11)に描画オペレーションモードを指定する．

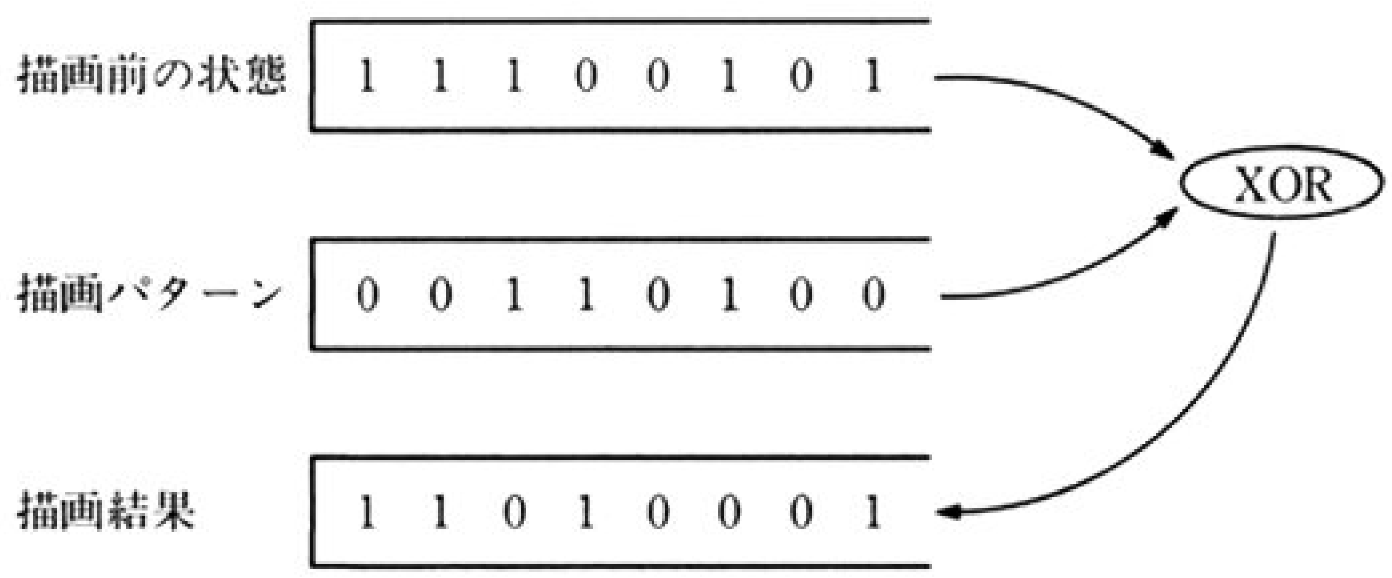
② GBDOTU（オフセット 02H）単一画面処理の場合に使用する，描画オペレーションモード指定



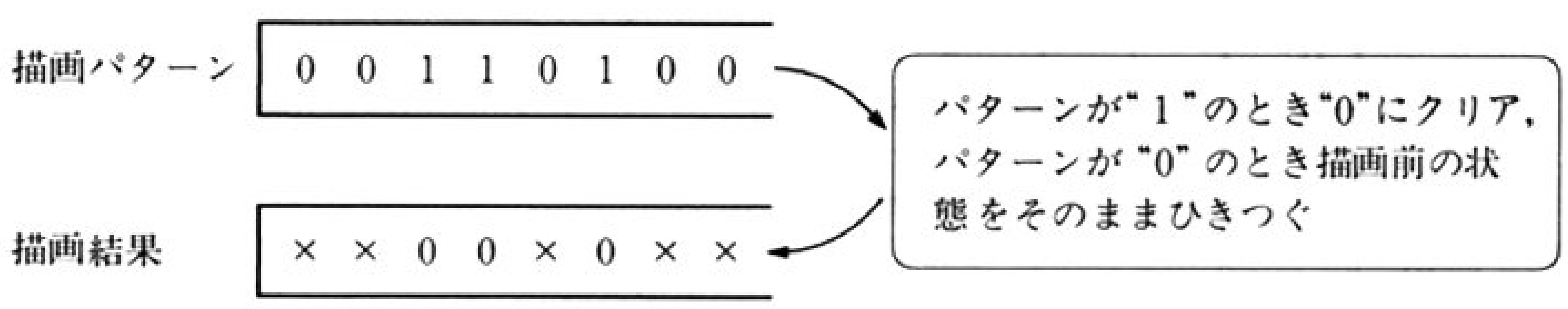
a）Replace



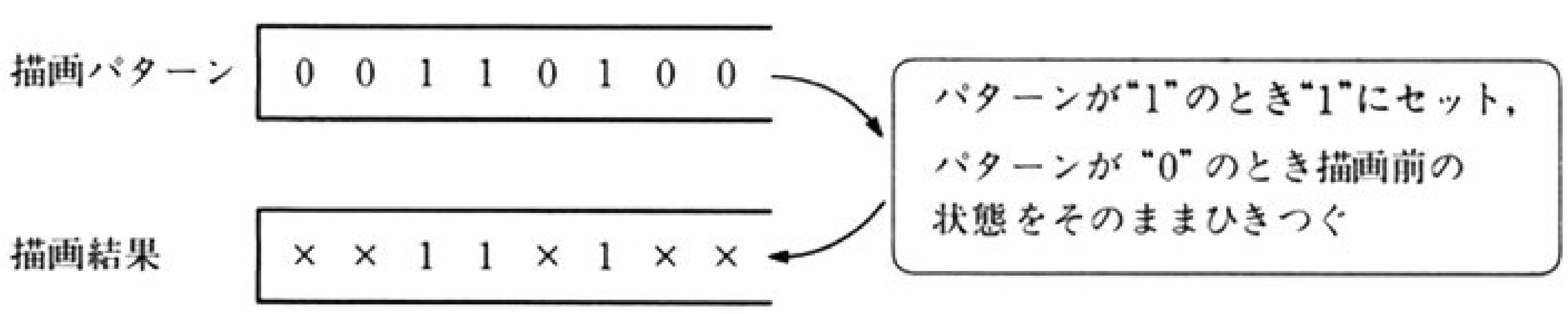
b）Complement



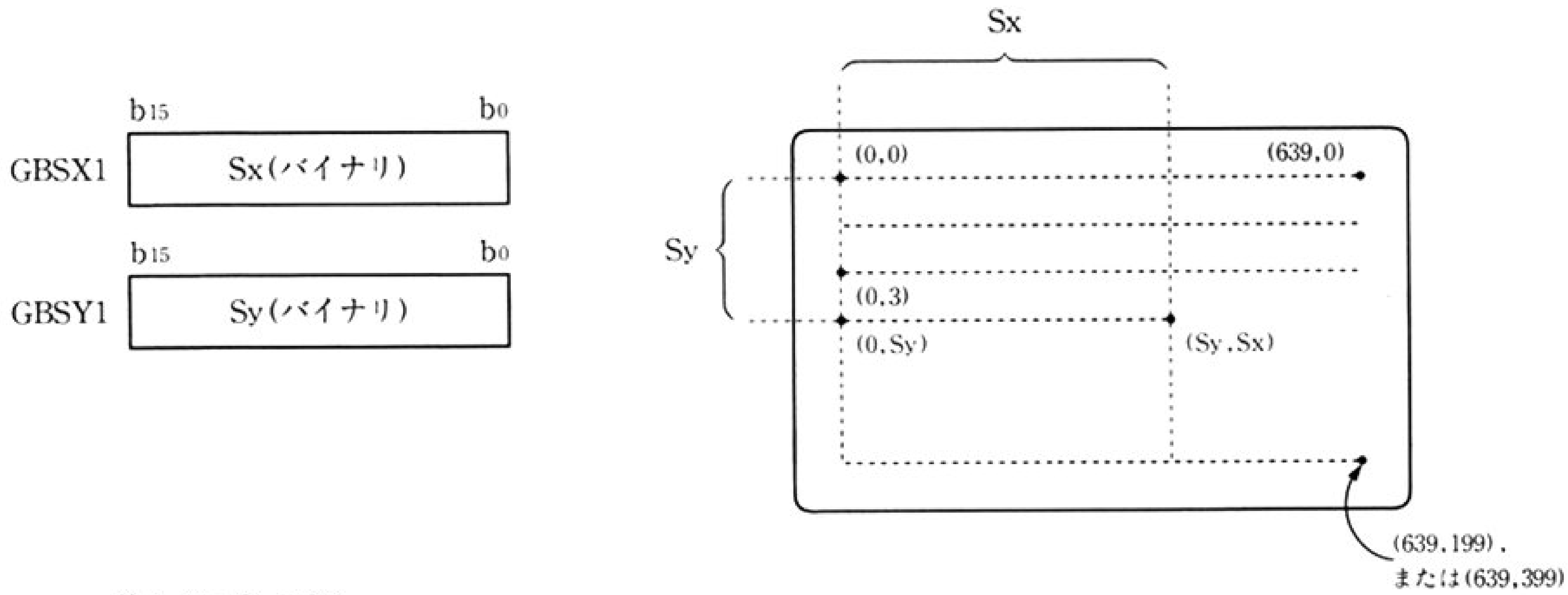
c）Clear



d）Set

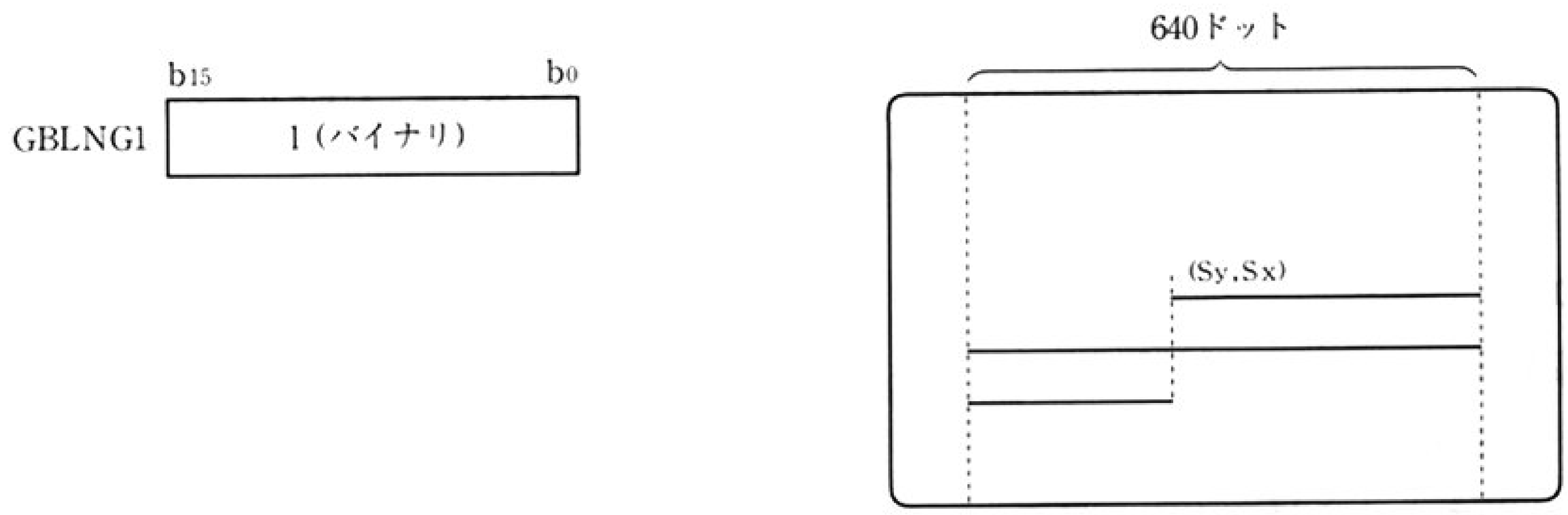


③ GBSX1, GBSY1（オフセット 08H, 0AH）描画開始アドレスをオリジナルスクリーン座標系を使用して指定する．



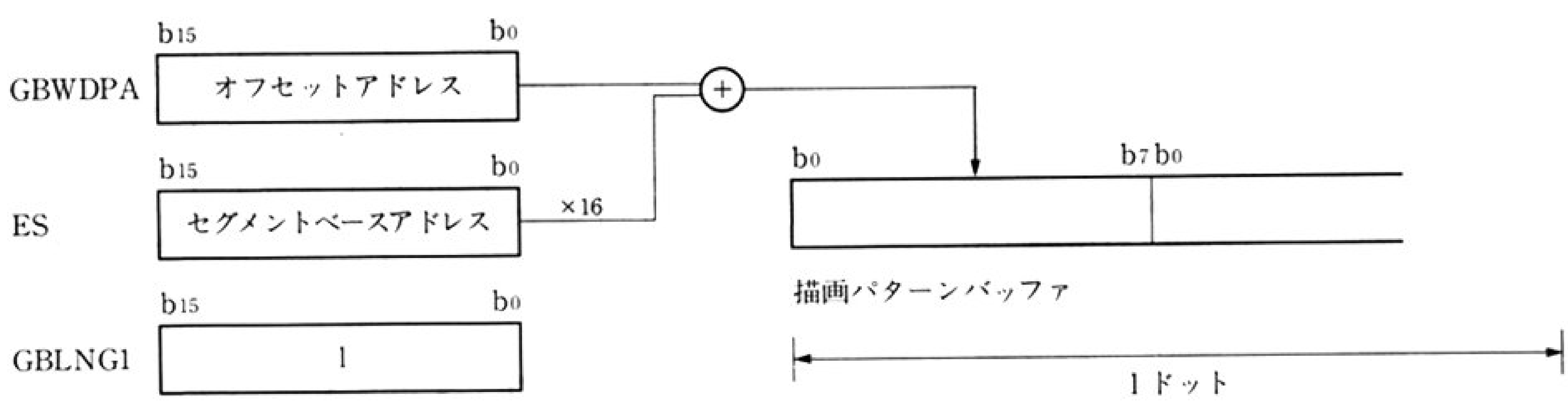
注：$0 \leqq Sx \leqq 639$
$0 \leqq Sy \leqq 199$（標準解像度モード），$0 \leqq Sy \leqq 399$（専用高解像度モード）

④ GBLNG1（オフセット 0CH）操作する描画画面の長さをドット数で表わす．



$1 \leqq (Sy \times 80 + \frac{Sy}{8}) + 1/8 \leqq 16000$（標準）または32000（専用高解像度）
Sy：描画開始アドレスY座標
上図のような場合は $1 = 640 \times 2 = 1280$

⑤ GBWDPA（オフセット 0EH）描画パターンバッファの開始アドレス



(3) 出力

すべてのレジスタが保証される．

(4) 処理

①CHの内容から描画画面を決定する．

②描画開始アドレスを計算し，最初のビット端数を決定する．

③ 3画面同時書き込みと単一画面書き込みとを区分して，描画パターンと描画画面との描画オペレーション操作(Replace, Complement, Clear, Set)を行い，描画画面への書き込みを行う．最初にビット端数を処理し，次からはバイトごとの処理，最後のビット端数の処理と進む．

3画面同時書き込みについては，同一ビット，またはバイトの処理を3画面について順次アドレスを更新しながら3回ずつの処理をすすめてゆく．

④ 1ドットだけの書き込み処理は，処理を高速に行うために特別な処理が行われる．

4.7　ドットの読み出し

(1) 機能

指定された描画画面(G-VRAM)から，指定したバッファに対しドット単位の読み出しを行う．

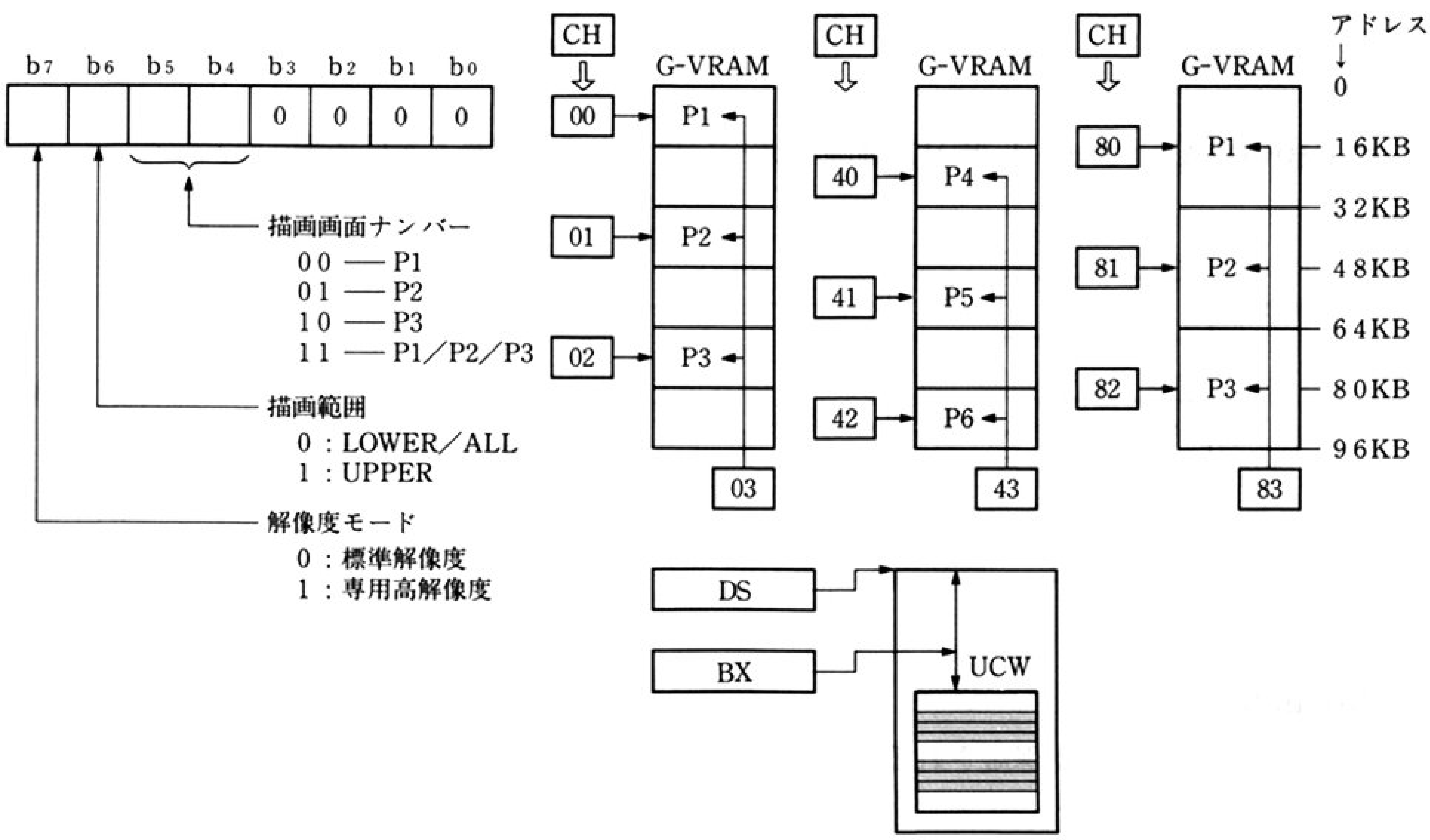
Ｐ１，Ｐ２，Ｐ３を個別に読み込む場合とＰ１／Ｐ２／Ｐ３の３画面を同時に読み込む場合の指定が可能である．「4.3表示領域の設定」で述べたALL，LOWER，UPPERの指定も必要であり，Ｐ４，Ｐ５，Ｐ６，Ｐ４／Ｐ５／Ｐ６の指定も可能．

(2) 入力

・内部割り込みコード←18H

・AH←46H

・CH←対象とする描画画面の指定



・DS ← UCW のセグメントアドレス

・BX ← UCW のオフセットアドレス

・ES ←読み込みバッファ（1～3）のセグメントアドレス

・UCW のコントロールワード

GBSX1（2バイト）　：描画画面上の読み込み開始アドレスX座標（オリジナルスクリーン座標）

GBSY1（2バイト）　：　〃　Y座標（　〃　）

GBLNG1（2バイト）　：読み込み長さ（ドット数）

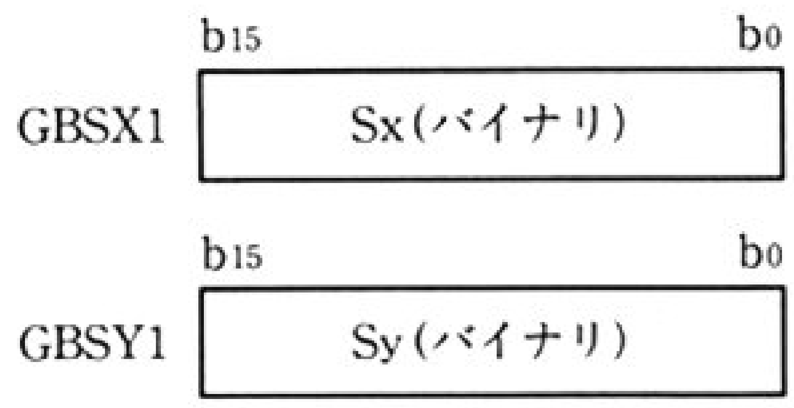
GBRBUF1（2バイト）：読み込みバッファ1の開始アドレス（オフセットアドレス）

GBRBUF2（2バイト）：　〃　2　〃

GBRBUF3（2バイト）：　〃　3　〃

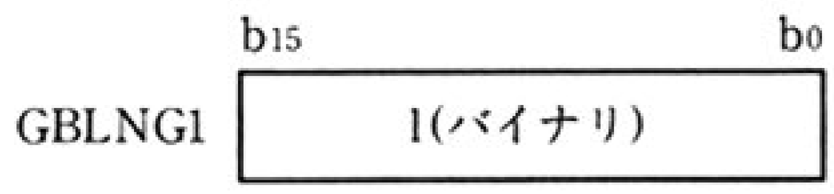
（バイト境界をもつ読み込みバッファ）

①GBSX1，GBSY1（オフセット08H，0AH）描画画面上の読み込みを開始するアドレス



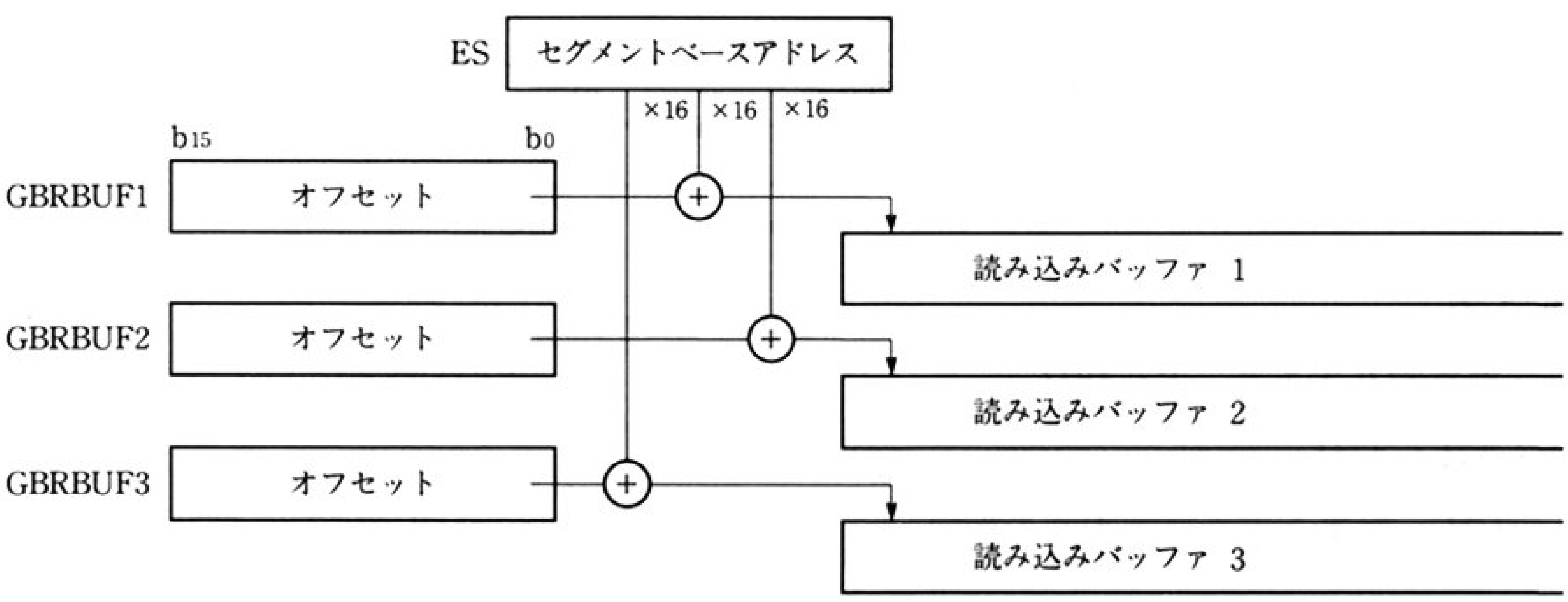
「4.6 (2)③」参照

②GBLNG1（オフセット0CH）描画画面から読み込むドット長



「4.6 (2)④」参照

③GBRBUF1，GBRBUF2，GBRBUF3（オフセット10H，12H，14H）描画画面からメモリ上のバッファに読み込むバッファの先頭アドレス



注：GBRBUF1～3はバイト境界をもったバッファの先頭バイトを指すことが必要である．
　また，バッファ長はGBLNG1のドット長を8で割ったバイト長（余りを切り上げた）が確保されていることが必要である．

単一画面読み込み処理はGBRBUF1だけを使用する．3画面同時読み込み処理の場合はGBRBUF1のポイント先からドット長までのバッファにＰ１(Ｐ４)画面からの読み込みデータが，GBRBUF2のポイント先からドット長までのバッファにＰ２(Ｐ５)画面からの読み込みデータが，GBRBUF3のポイント先からドット長までのバッファにＰ３(Ｐ６)画面からの読み込みデータがそれぞれ格納される．

(3) 出力

すべてのレジスタが保証される．

(4) 処理

「描画画面へのドット単位の書き込み」と逆の処理を行う．

①CHレジスタより描画画面ナンバーを得る．場合によっては3面の同時読み出し処理であることを確認する．

②読み込み開始アドレスを計算し，最初の端数ビットのバッファへの読み出しを行う．バイト単位の転送を行い，最後の端数ビットの処理はバイト境界にそろえ，端数ビット以外のビット領域は不定となる．

4.8　直線，矩形の描画

(1) 機能

指定された描画画面(G-VRAM)に直線(実線，破線等)または矩形を書き込む．このコマンドでは，線種パターンを16ビットのパターンによって指定し，これと前の描画画面の状態との間でオペレーション操作(Replace, Complement, Clear, Set)を行い，その結果が書き込まれる．

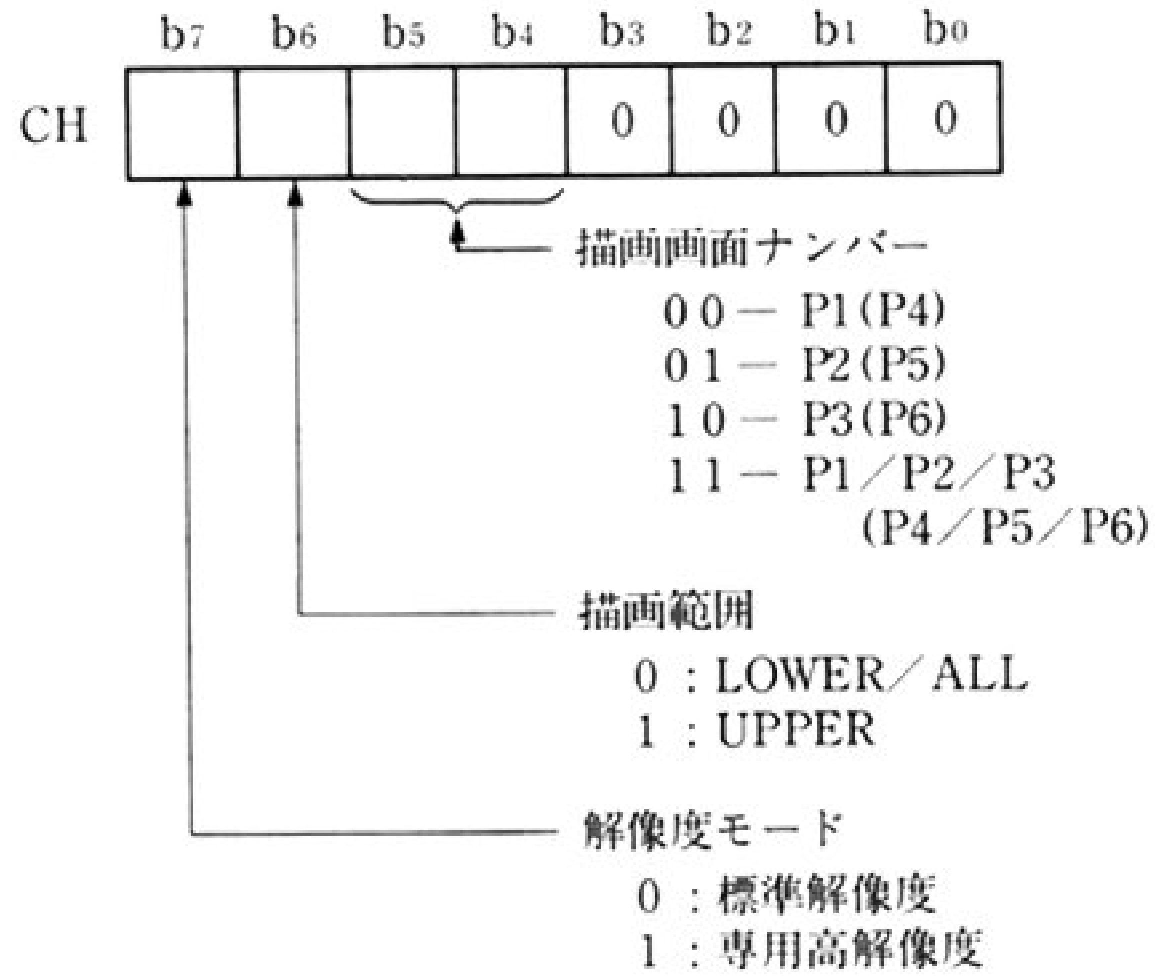
<table>
<tr><td colspan="2">描画パターン</td><td>0011</td></tr>
<tr><td colspan="2">描画画面の前の状態</td><td>0101</td></tr>
<tr><td rowspan="4">描画の結果</td><td>Replace</td><td>0011</td></tr>
<tr><td>Complement</td><td>0110</td></tr>
<tr><td>Clear</td><td>0100</td></tr>
<tr><td>Set</td><td>0111</td></tr>
</table>

(2) 入力

・内部割り込みコード←18H

・AH ←47H

・CH ←対象とする描画画面の指定



・DS ← UCWのセグメントアドレス

・BX ← UCWのオフセットアドレス

・UCWのコントロールワード

GBON_PTN(1バイト)：3画面同時書き込み時の描画画面ナンバーと描画オペレーションモードの指定

GBDOTU(1バイト)　：単一画面処理の描画オペレーションモード

GBDSP(1バイト)　：描画開始方向

GBSX1(2バイト)　：描画開始アドレス　X座標，Y座標

GBSY1(2バイト)　：(オリジナルスクリーン座標)

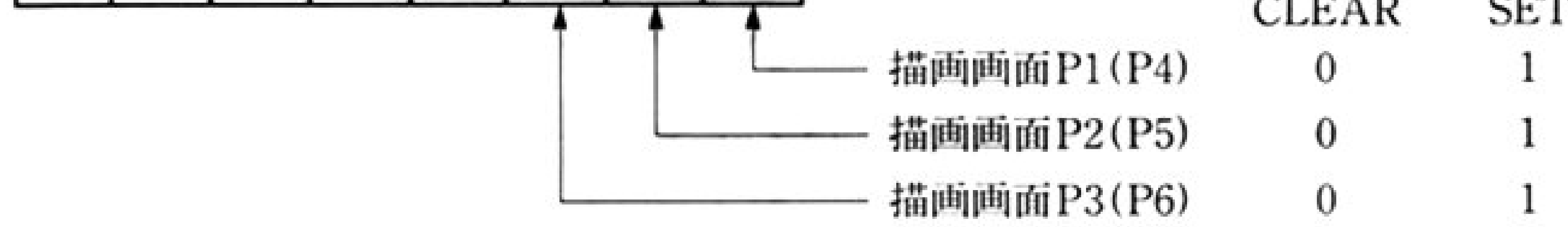
GBSX2(2バイト)　：描画終了アドレス　X座標，Y座標

GBSY2(2バイト)　：(オリジナルスクリーン座標)

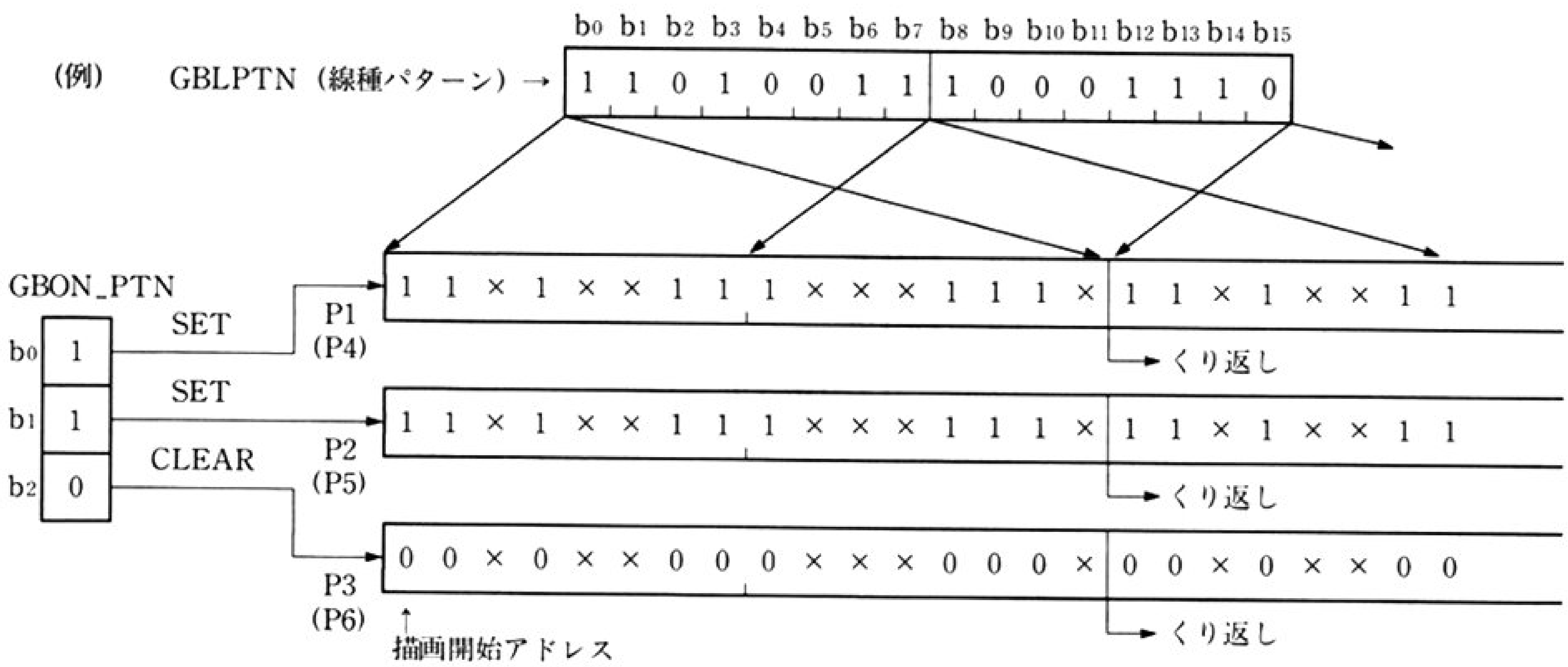
GBLPTN(2バイト)　：線種パターン

GBDTYP(1バイト)　：描画タイプ

① GBON_PTN(オフセット0H)　3画面同時書き込みの場合に使用する描画オペレーションモードの指定



3画面P1／P2／P3（またはP4／P5／P6）に対して同時書き込みを行う場合(CHのb_5b_4が11)に描画オペレーションモードは次のような働きをする．線種パターン(16ビット)は16ドット単位で繰り返される．



×印は描画画面に書き込む前のビット状態

② GBDOTU(オフセット02H) 単一画面書き込みの場合に使用する描画オペレーションモードの指定

b7	b6	b5	b4	b3	b2	b1	b0
0	0	0	0	0	0		

b1	b0	
0	0	Replace
0	1	Complement
1	0	Clear
1	1	Set

(線種パターン)⊗(描画画面の前の状態)→(描画画面への書き込み)

↑

描画オペレーション

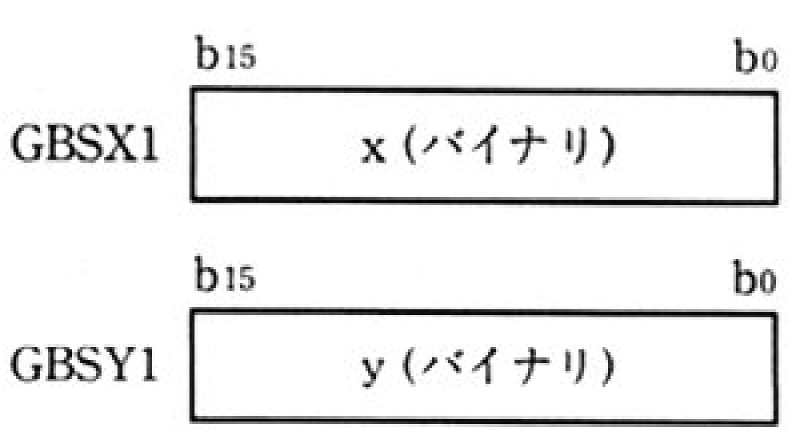
③ GBDSP(オフセット03H) 描画方向の指定(00Hから07Hまでの数値を指定)

b7	b6	b5	b4	b3	b2	b1	b0
0	0	0	0	0			

b2～b0：方向の指定(0～7)

描画方向の指定方法の「方向」については，章頭の解説を参照.

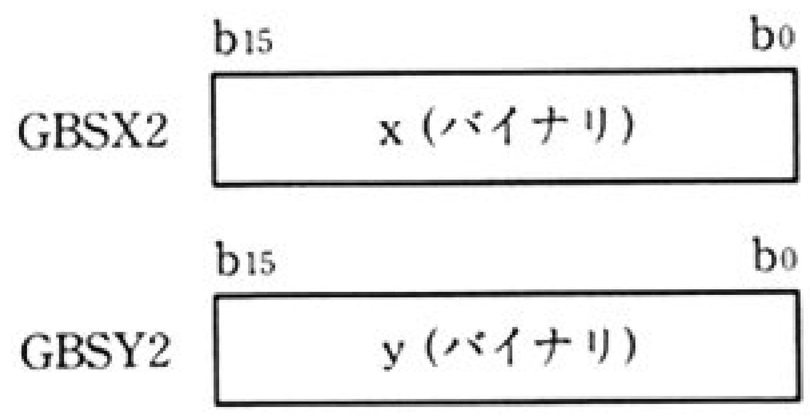
④ GBSX1，GBSY1(オフセット08H，0AH) 描画開始アドレス



x，y：オリジナルスクリーン座標で描画開始点のドットの位置を表す.

0 ≦ x ≦639
0 ≦ y ≦199(標準解像度)，または399(専用高解像度)

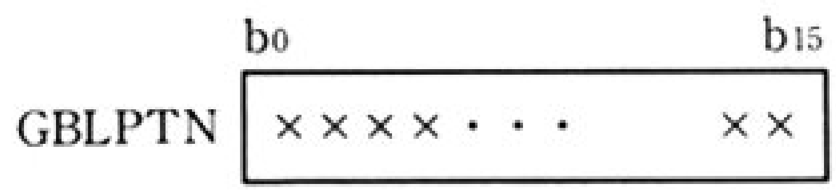
⑤ GBSX2, GBSY2(オフセット16H, 18H) 描画終了アドレス



・x, y：オリジナルスクリーン座標で描画終了点のドットの位置を表す．

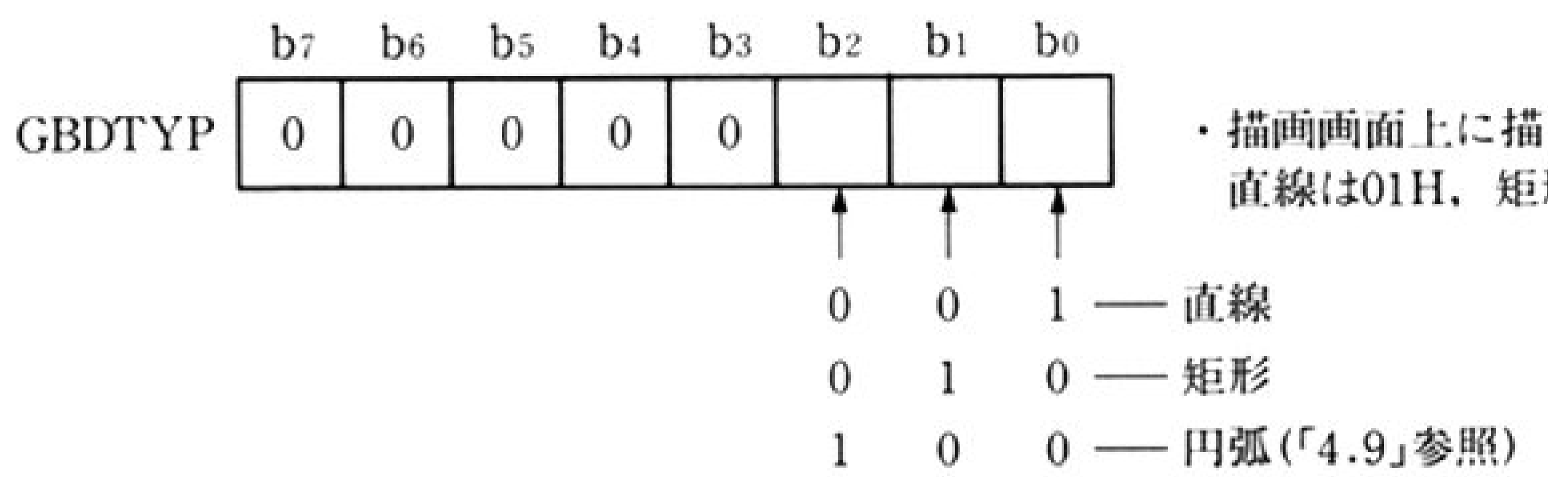
$0 \leqq x \leqq 639$
$0 \leqq y \leqq 199$(標準解像度)または399(専用高解像度)

⑥ GBLPTN(オフセット20H) 線種パターン



・描画オペレーションの描画パターン．16ビットパターンで繰り返し使用される．
・GBLPTNの内容が描画パターンそのものを表わす．
・パターンの左右に注意すること．

⑦ GBDTYP(オフセット28H) 描画タイプ



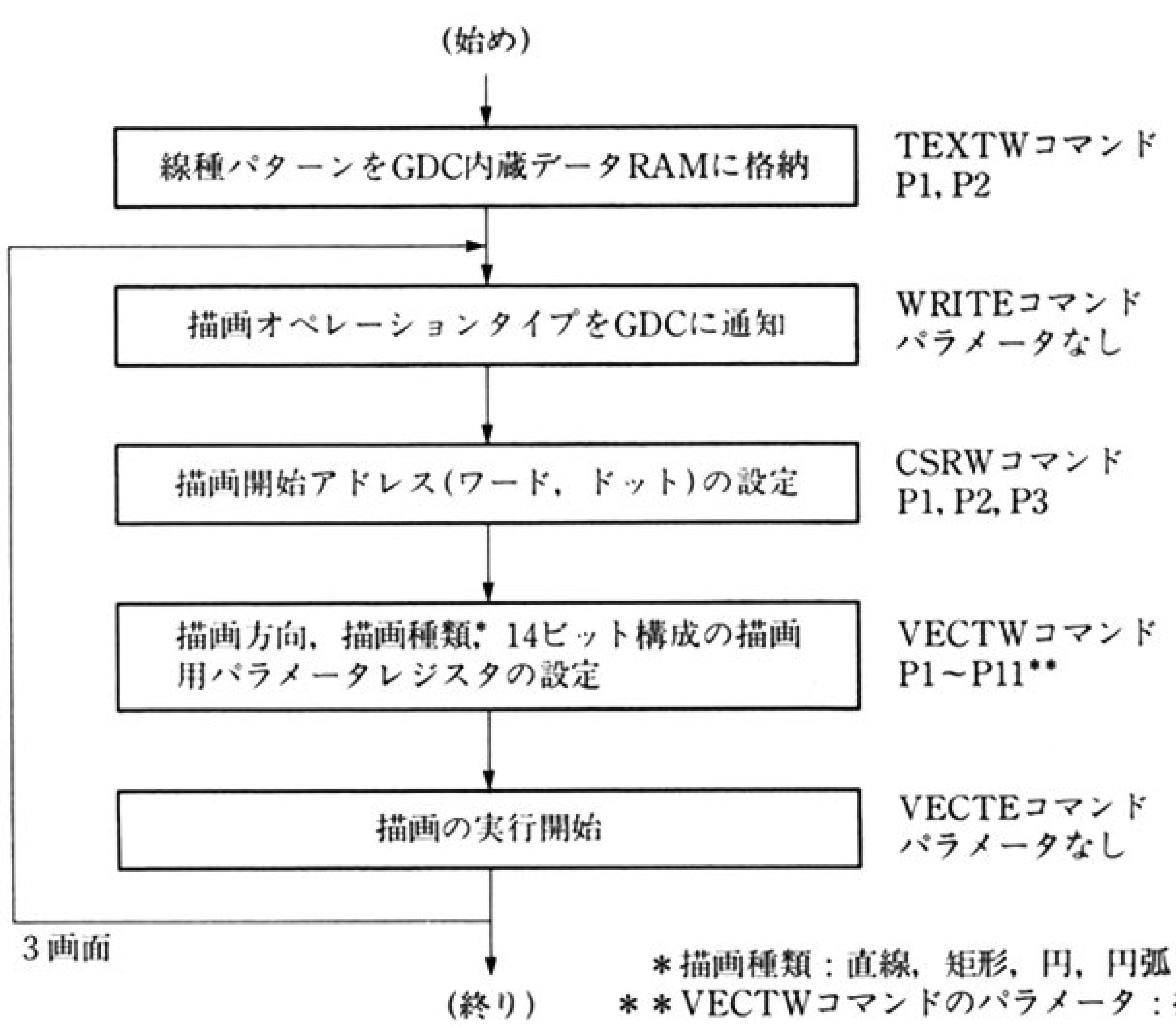
・描画画面上に描く描画タイプを指定する．直線は01H, 矩形は02Hで示す．

(3) 出力

すべてのレジスタが保証される．

(4) 処理

この処理は次の項で説明する円または円弧を描画するルーチンと共通している．
直線, 矩形, 円, 円弧の描画についてGDCに対するコマンド指示の概要を示す．



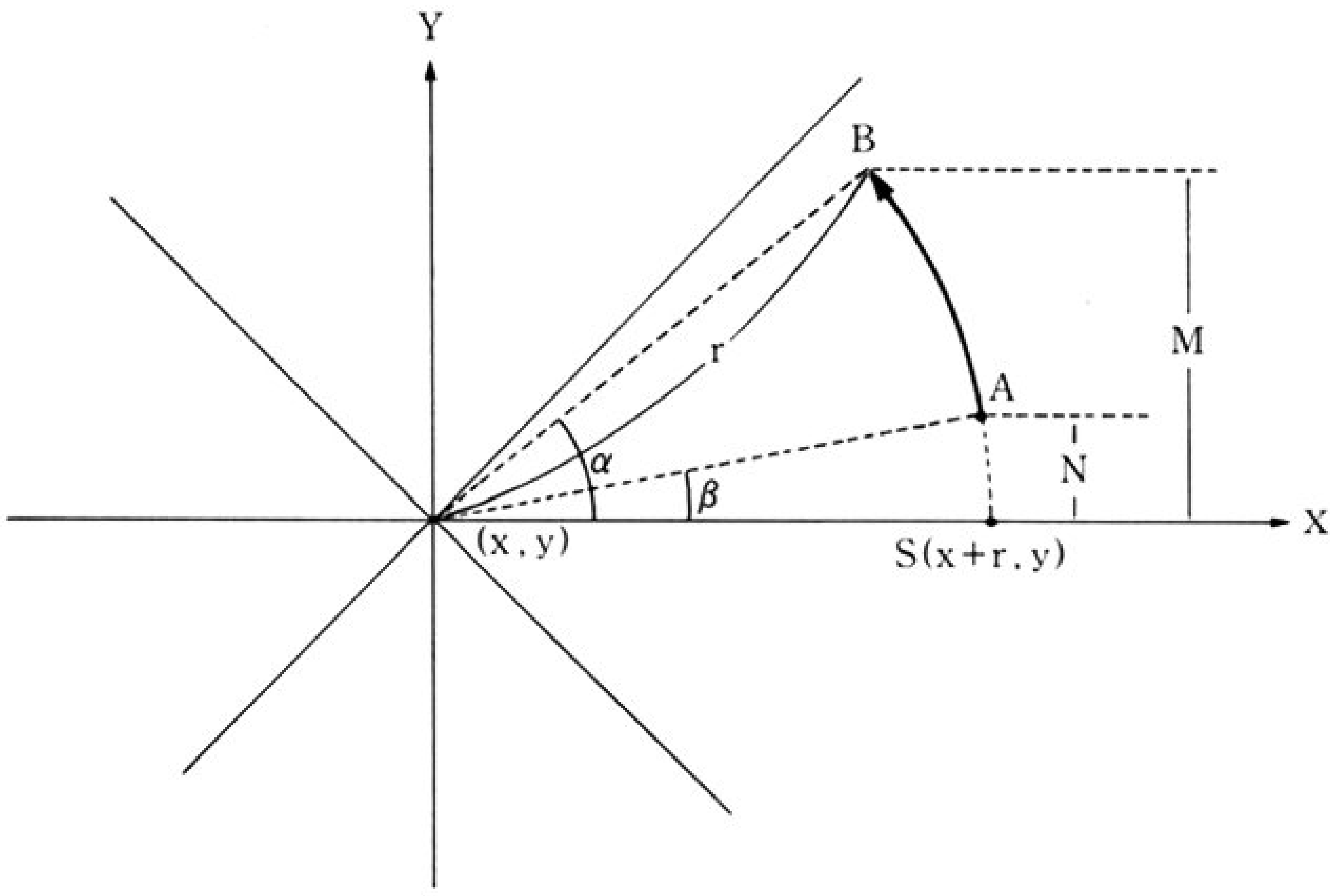
＊描画種類：直線, 矩形, 円, 円弧
＊＊VECTWコマンドのパラメータ：描画種類によって異なる．

4.9　円弧の描画

(1) 機能

指定された描画画面(G-VRAM 上)に円弧(円は8つの円弧の集りとして扱う)を書き込む.

書き込みの条件として，直線，矩形の描画と同様に描画オペレーション操作の指定，半径，マスキングドット数，描画総ドット数，描画開始方向等を与える必要がある.



左図のような円弧ABを描画するためには次の条件を与える必要がある.

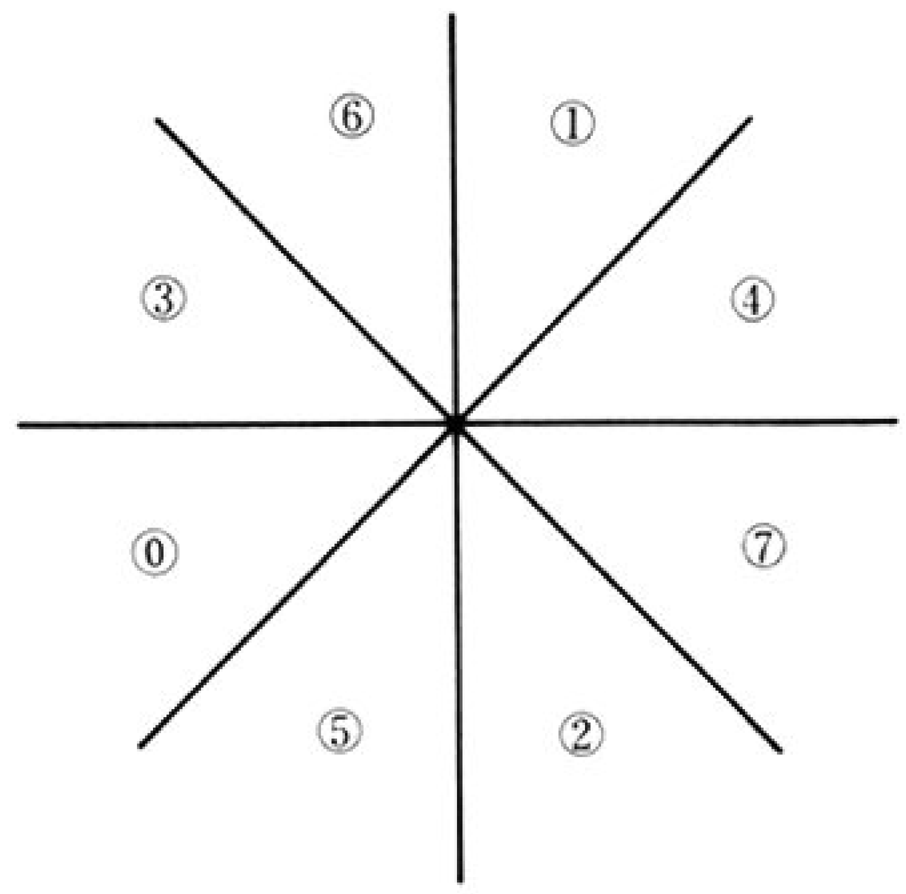
① 半径：r
② 描画開始点S：(x+r, y)
③ マスキングドット数：N
④ 描画開始方向：$\overset{\frown}{AB}$
⑤ 描画総ドット数：M
⑥ 線種パターン
⑦ 描画オペレーションモード

(2) 入力

- 内部割り込みコード←18H
- AH ←48H
- CH ←対象とする描画画面の指定(「4.8」参照)
- DS ← UCW のセグメントアドレス
- BX ← UCW のオフセットアドレス
- UCW のコントロールワード

GBON_PTN(1バイト)	：3画面同時書き込み時の描画画面ナンバーと描画オペレーションモード指定
GBDOTU(1バイト)	：単一画面処理の描画オペレーションモード指定
GBDSP(1バイト)	：描画開始方向
GBSX1(2バイト)	：描画開始アドレス　x座標，y座標
GBSY1(2バイト)	：(オリジナルスクリーン座標)
GBLNG1(2バイト)	：描画総ドット数
GBMDOT(2バイト)	：マスキングドット数
GBCIR(2バイト)	：半径
GBLPTN(2バイト)	：線種パターン
GBDTYP(1バイト)	：描画タイプ(円弧：04H)

① GBON_PTN (「4.8」参照)
② GBDOTU (「4.8」参照)
③ GBDSP (「4.8」参照)



円弧描画の場合は, 1/8弧を描画単位としている. 描画方向とはどの領域に含まれる1/8弧であるかを示すためのものである.

GBDSPは前図のような⓪～⑦までの領域を対応したコード0から7で示す.

④ GBSX1, GBSY1(オフセット08H, 0AH)

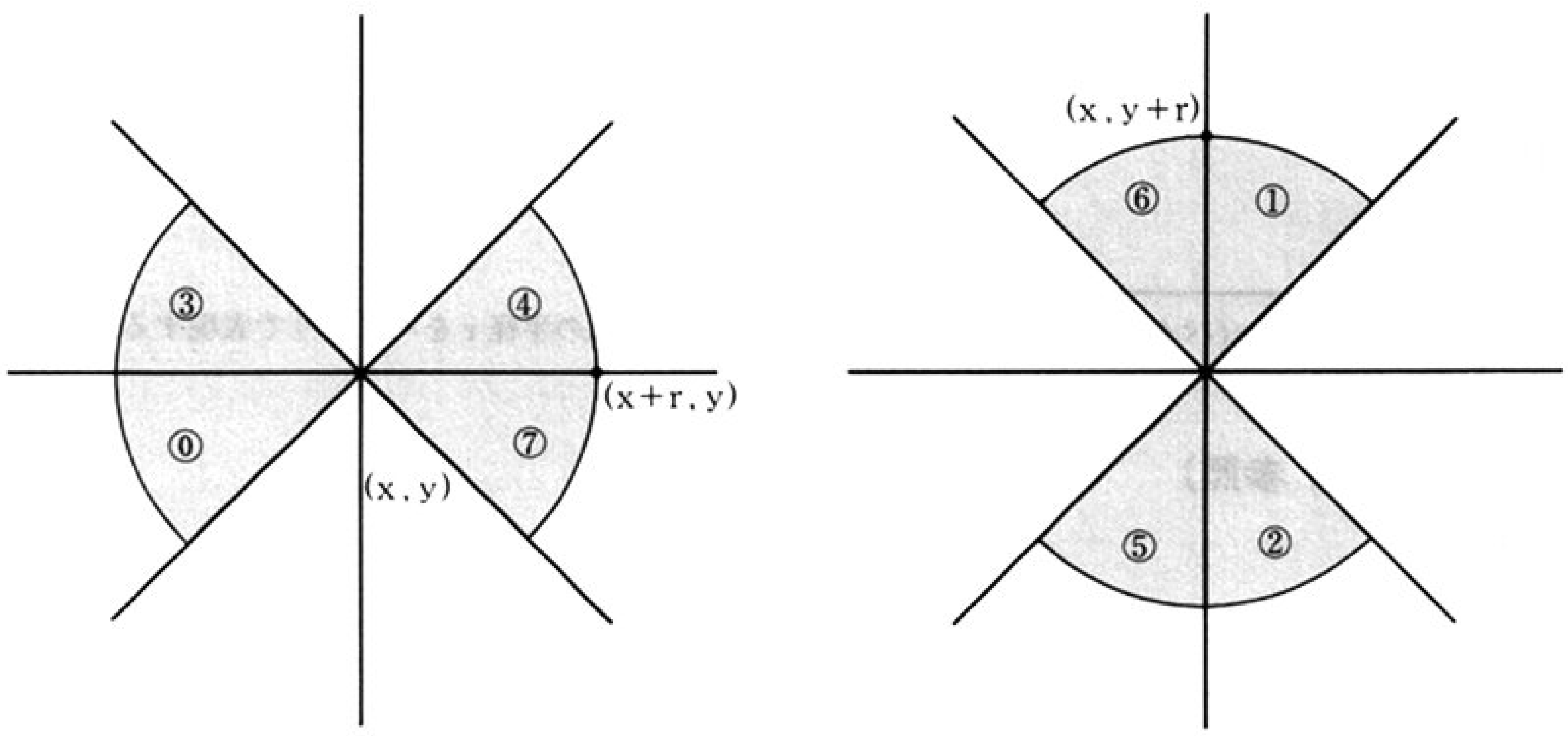
円弧描画の描画アドレスは次のように定義する.

描画方向⓪③④⑦の領域にある中心P(x, y), 半径rの円弧については描画開始アドレスを(x+r, y)と定義する.

GBSX1の内容がx+r, GBSY1の内容がyとなる.

また, 描画方向①②⑤⑥の領域にある中心P(x,y), 半径rの円弧については描画開始アドレスを(x, y+r)と定義する.

GBSX1の内容がx, GBSY1の内容がy+rとなる.



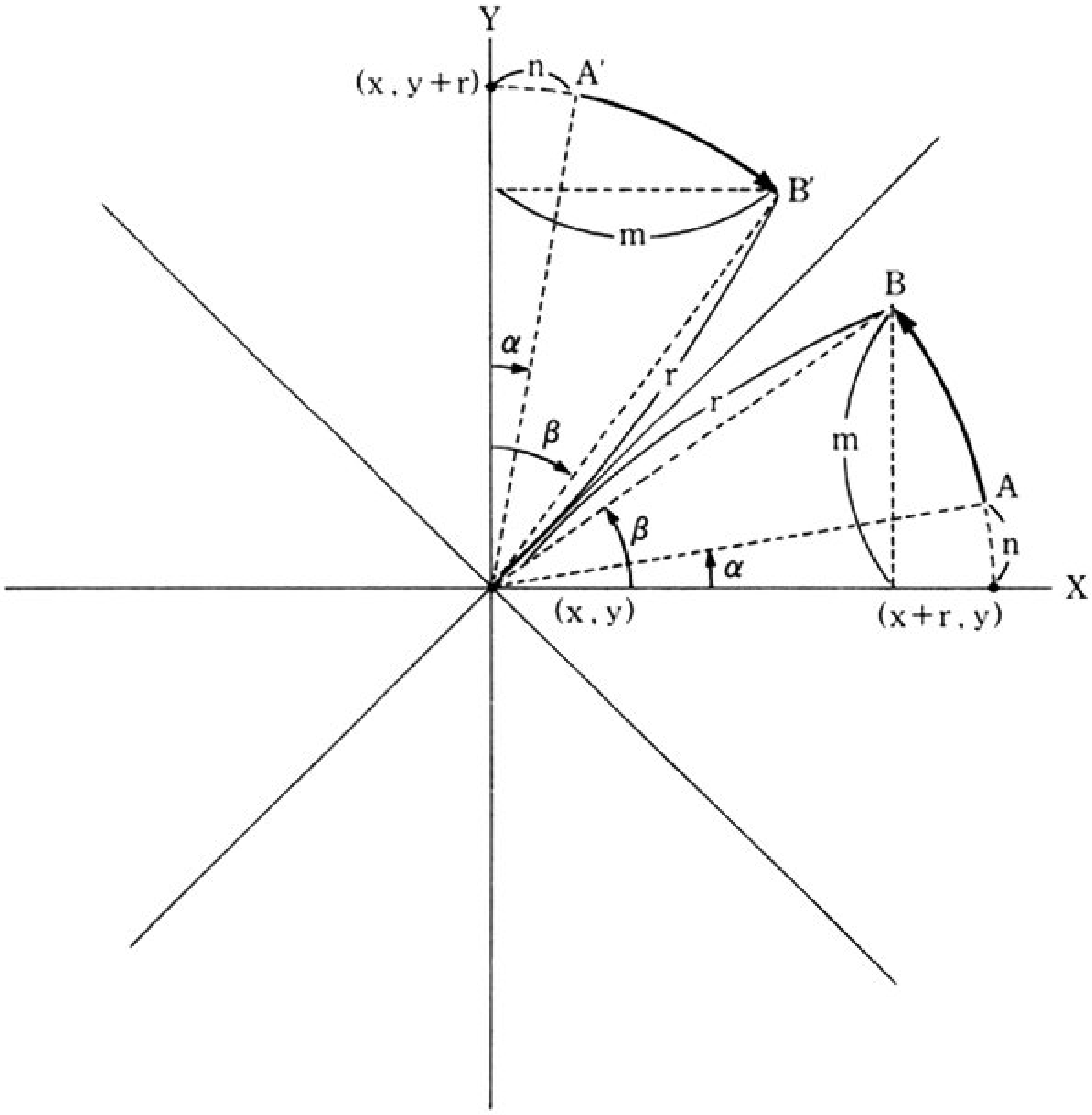
GBSX1, GBSY1の内容はオリジナルスクリーン座標で表わされ, それぞれ次の範囲となる.

0 ≦ (GBSX1) ≦ 639

0 ≦ (GBSY1) ≦ 199(標準解像度), または399(専用高解像度)

⑤ GBLNG1（オフセット 0CH，描画総ドット数），GBMDOT（オフセット 1AH，マスキングドット数）

	b15	b0	
GBLNG1	m（バイナリ）		m：描画総ドット数をバイナリで表現した値
GBMDOT	n（バイナリ）		n：マスキングドット数をバイナリで表現した値



左図において，中心(x, y)，描画開始アドレス(x+r, y)，または(x, y+r) 描画開始軸からみた開始角α，終了角βとしたとき，孤$\overset{\frown}{AB}$，または$\overset{\frown}{A'B'}$の描画数ドット数m，マスキングドット数nを次のように定義する．

m＝r sin β

n＝r sin α

実際にはこのような値の整数値を指定する．ここで，描画開始軸とは弧が存在する領域が⓪③④⑦の場合はx軸，①②⑤⑥の場合はy軸となる．領域⓪～⑦の意味は「④GBX1，GBSY1」の説明を参照すること．

注：描画数ドット数mと半径γとの関係は次のようになっている．

$0 \leqq m \leqq [\gamma / \sqrt{2}]$

[　]：小数点を切り上げた最小の正整数

⑥ GBCIR（半径）

	b15	b0	
GBCIR	r（バイナリ）		描画する円弧の半径rをバイナリで表現する．

⑦ GBLPTN（「4.8」参照）

⑧ GBDTYP

	b15							b0	
GBDTYP	0	0	0	0	0	1	0	0	描画タイプは常に円弧(04H)を指定する．

(3) 出力

すべてのレジスタが保証される．

(4) 処理

（「4.8」参照）

(5) 円描画時の注意事項

① GDCでは1回のコマンドで1/8円弧しか描画することができない．それゆえ，円弧を描画するには，描画開始アドレス，描画開始方向を変更しながら，このコマンドを8回使用することによって行う．

② このコマンドで描画する円弧(または円)は専用高解像度モードの縦横比で計算を行う．それゆえ，標準解像度モードでは円が楕円として表示される．正円が描けるのは専用高解像度ディスプレイだけである．

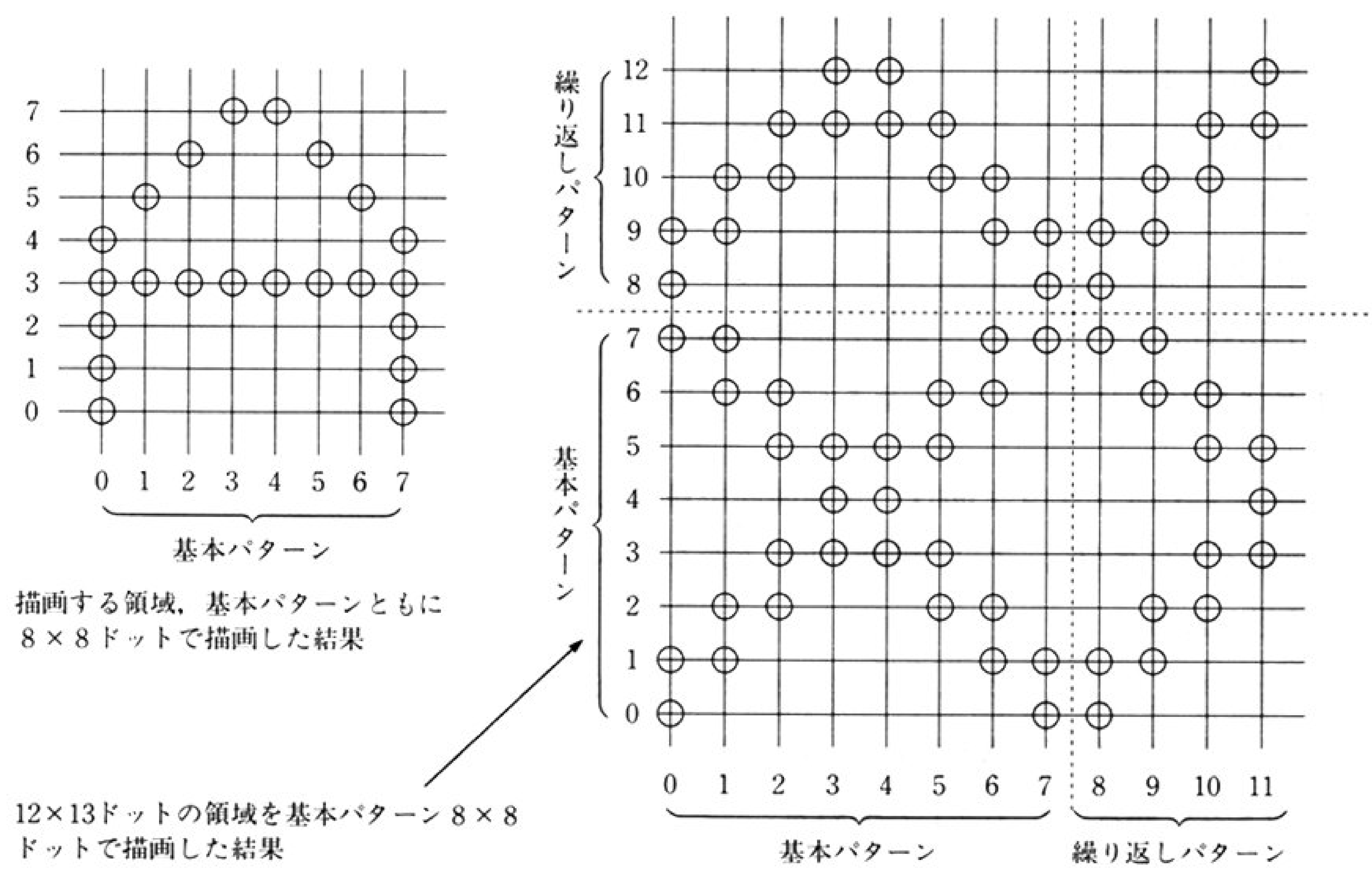
③ 円を描画するために描画開始方向を指定するには，コマンドを発行する毎にmod 8で5ずつ増分することにより可能である．

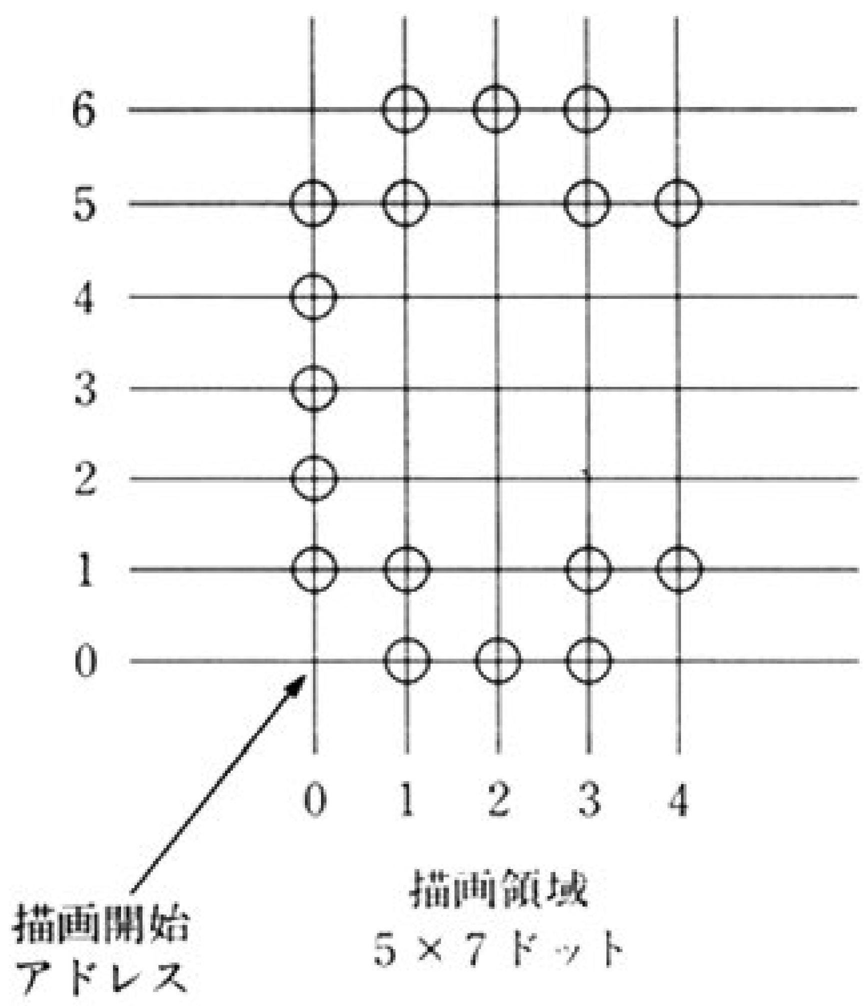
(例) 7→4→1→6→3→0→5→2

4.10 グラフィック文字の描画

(1) 機能

指定された描画画面(G-VRAM)にグラフィック文字を書く．グラフィック文字の描画は，与えられた基本パターン情報(8×8ドットまたは8×8ドットより小さいもの)によって，与えられた領域に描画オペレーションを行いながら書き込みを行う．描画すべき領域が基本パターン情報よりも大きい場合，基本パターン情報により，繰り返しすべての描画すべき領域に対して操作が行われる．このコマンドは8×8ドットより大きな領域を同一の8×8ドットのパターンで塗りつぶす場合などに有効である．





描画開始アドレス(0，0)
描画方向2

b0	b1	b2	b3	b4	b5	b6	b7	
×	×	×	×	×	×	×	×	TX8
0	1	1	1	0	×	×	×	TX7
1	1	0	1	1	×	×	×	TX6
1	0	0	0	0	×	×	×	TX5
1	0	0	0	0	×	×	×	TX4
1	0	0	0	0	×	×	×	TX3
1	1	0	1	1	×	×	×	TX2
0	1	1	1	0	×	×	×	TX1 ←GBDOTI

基本パターン情報
×印は無視されていることを示す

(2) 入力

- 内部割り込みコード←18H
- AH ←49H
- CH ←対象とする描画画面の指定(「4.8」参照)
- DS ← UCW のセグメントアドレス
- BX ← UCW のオフセットアドレス
- UCW のコントロールワード

GBON_PTN(1バイト)	：	3画面同時書き込み時の描画画面ナンバーと描画オペレーションモード指定
GBDOTU(1バイト)	：	単一画面処理の描画オペレーションモード指定
GBDSP(1バイト)	：	描画開始方向
GBSX1(2バイト)	：	描画開始アドレス　x座標，y座標
GBSY1(2バイト)	：	(オリジナルスクリーン座標)
GBLNG1(2バイト)	：	第1描画方向ドット数
GBLNG2(2バイト)	：	第2描画方向ドット数
GBDOTI(1バイト)	：	基本パターン情報(ドット構成情報)

① GBON_PTN(オフセット00H)　3画面同時書き込みの場合に使用する．

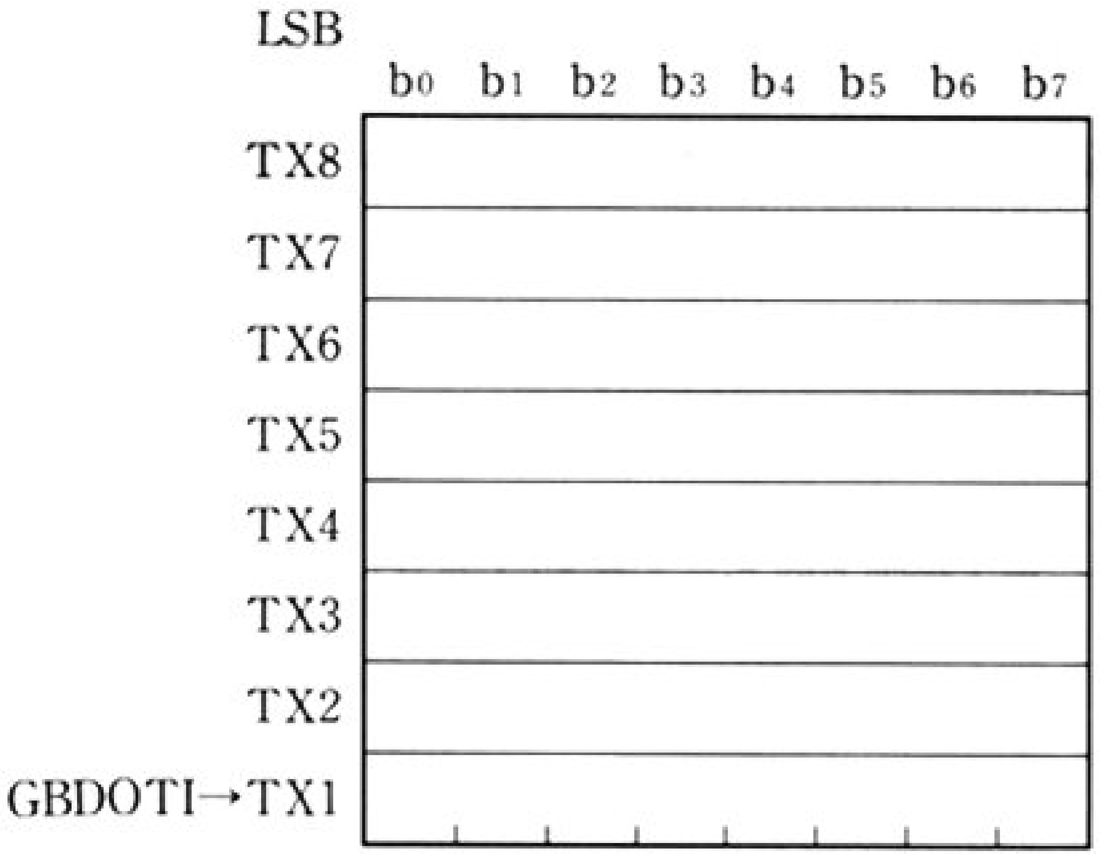
描画開始アドレス(C_0，r_0)，描画方向(下から上へ)の場合，描画オペレーションは次のようにして行われる．

a) r_0行に対して TX1 の b_0～b_7を描画オペレーションとして繰り返し使用する．

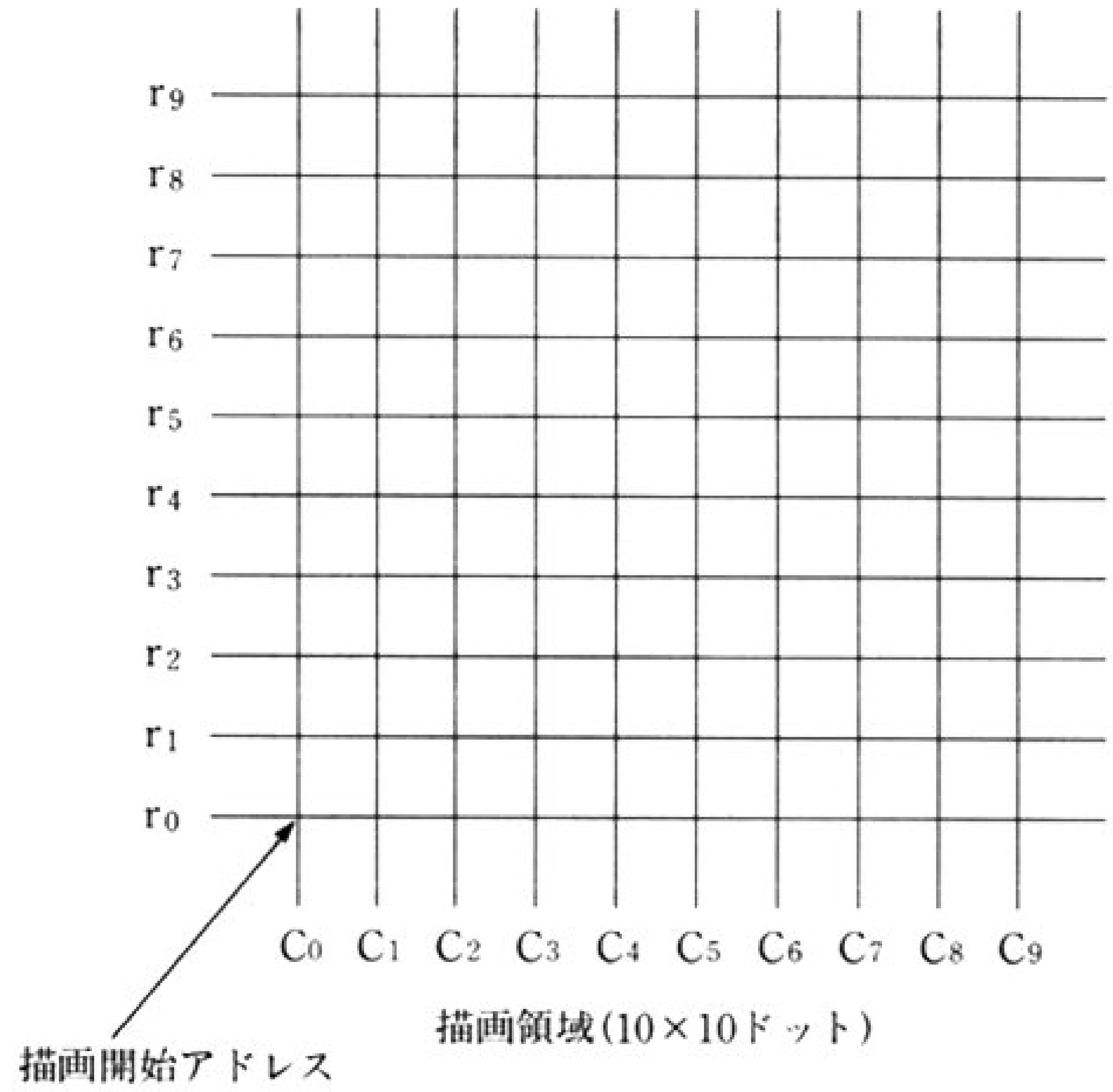
b) 次に r_1行に対して TX2 の b_0～b_7を描画オペレーションとして繰り返し使用する．

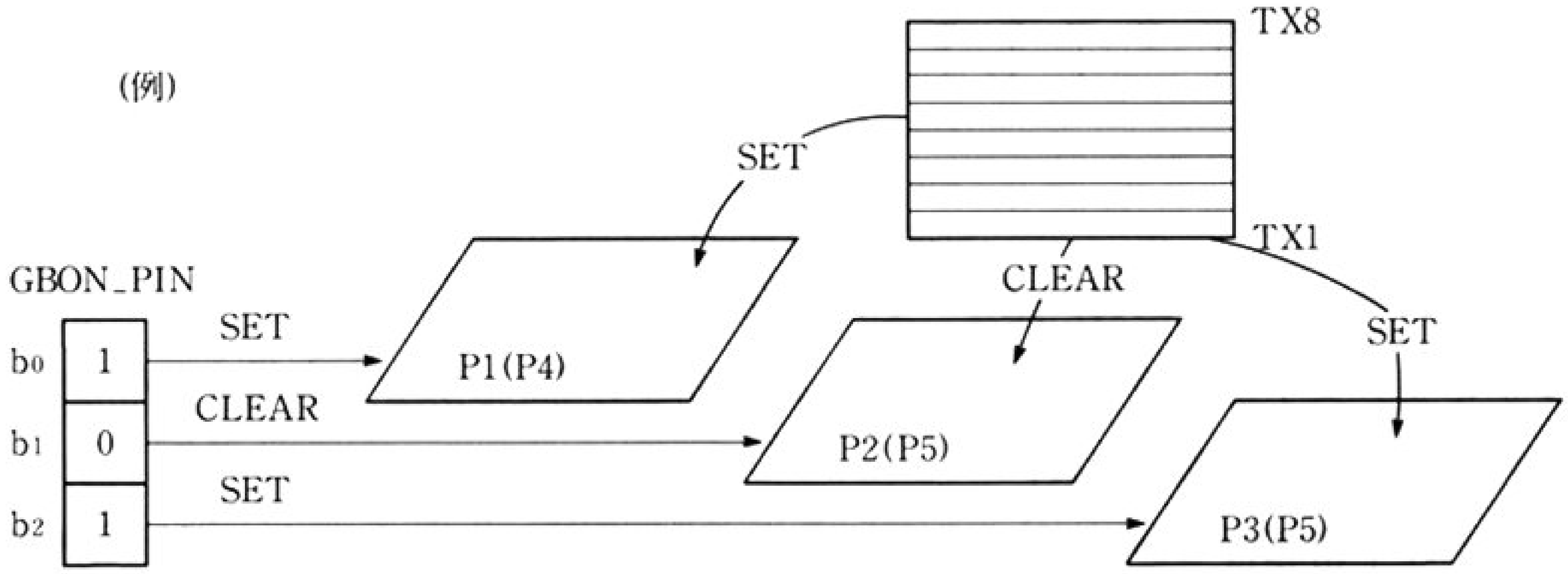
このように順次，r_1, r_1+1 と進める．

c) r_8行，r_9行，…になるともう一度 TX1, TX2，…と繰り返し適用する．



基本パターン情報



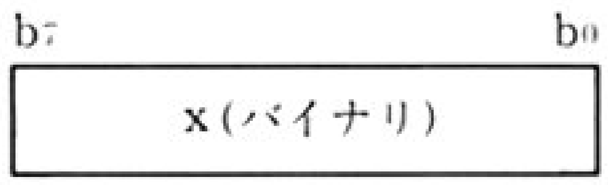


② GBDOTU(オフセット02H) 単一画面書き込みの場合に使用する描画オペレーションモードの指定(「4.8」参照)

③ GBDSP(オフセット03H) 描画開始方向の指定(「4.8」参照)

④ GBSX1, GBSY1(オフセット 08H, 0AH) 描画開始アドレス　X座標, Y座標(「4.8」参照)

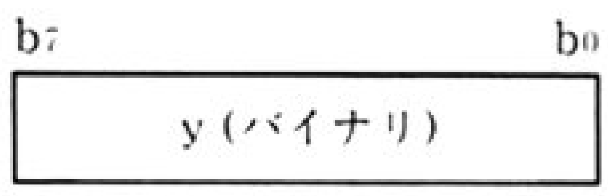
⑤ GBLNG1(オフセット04H) 第1描画方向ドット数(x)



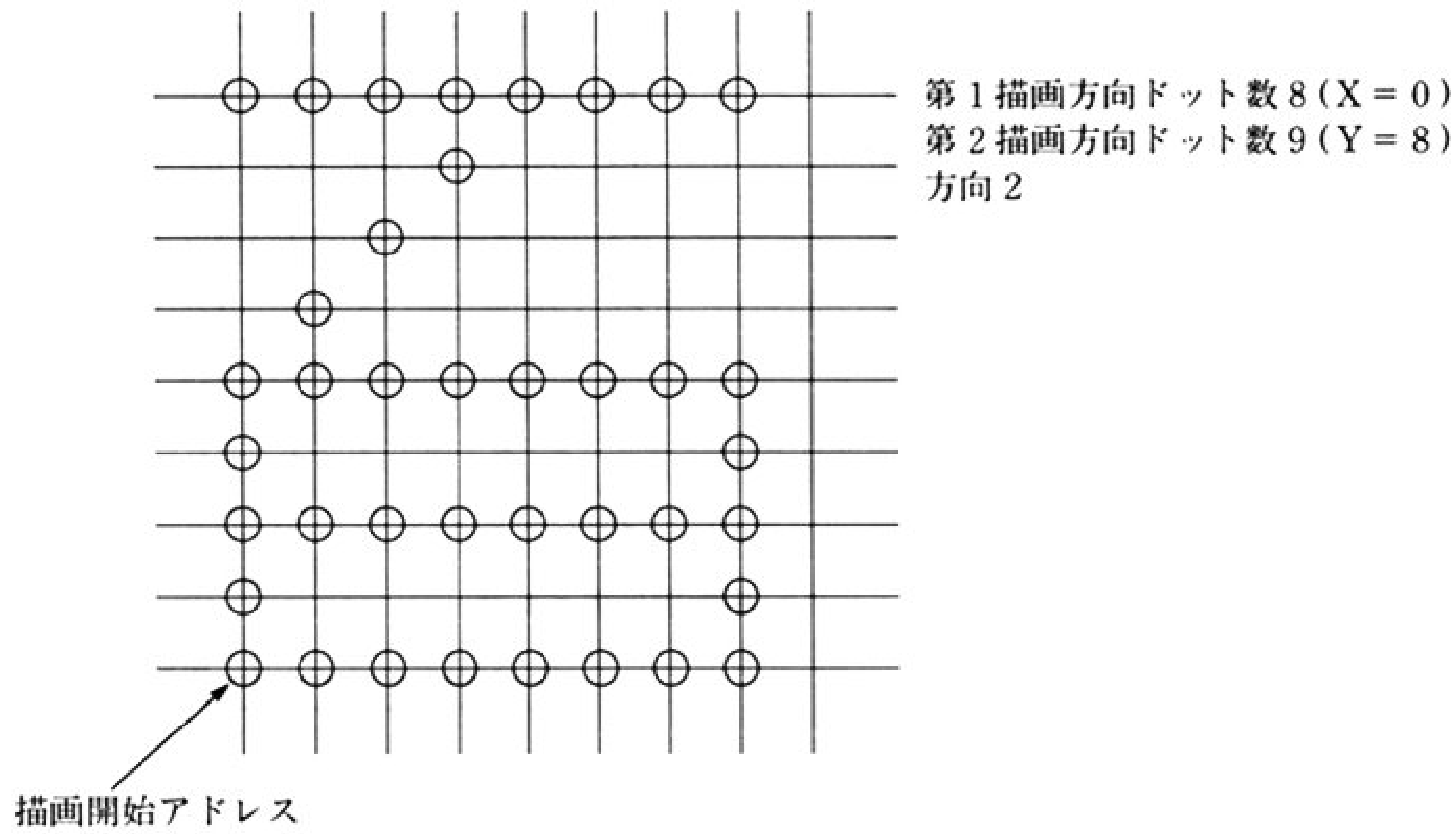
・8×8ドットの領域に対するグラフィック文字描画の場合はxの値をゼロとする.

・8×8ドット以外の領域にグラフィック文字を描画する場合は横方向のドット数をxの値とする.

⑥ GBLNG2(オフセット 1EH) 第2描画方向ドット数(y)



・8×8ドットの領域に対するグラフィック文字描画の場合はyの値をゼロとする．
・8×8ドット以外の領域にグラフィック文字を描画する場合は縦方向の(ドット数－1)をyの値とする．



⑦ GBDOTI(オフセット20H)　基本パターン情報

グラフィック文字描画時に描画領域に対して描画オペレーションを行うためのドットパターンを持つ8バイト情報である．

この8バイト情報はGDCのコマンドであるTEXTWコマンドによって，GDC内蔵データRAMに格納される．

GBDOTIからGBDOTI+7の順番にGDC内蔵データRAMのアドレスTX8からTX1へTEXTWコマンドの8個のパラメータによって格納される．

	b_0	b_1	b_2	b_3	b_4	b_5	b_6	b_7	
GBDOTI →	0	0	1	0	0	0	1	0	→TX8
GBDOTI＋1→	0	0	1	0	0	0	1	0	→ ⋮
GBDOTI＋2→	0	0	1	1	0	0	1	0	⋮
GBDOTI＋3→	0	1	0	1	0	1	0	0	⋮
GBDOTI＋4→	0	1	0	1	0	1	0	0	⋮
GBDOTI＋5→	1	0	0	0	1	0	0	0	⋮
GBDOTI＋6→	1	0	0	0	1	0	0	0	→ ⋮
GBDOTI＋7→	1	0	0	0	1	0	0	0	→TX1

b_0	b_1	b_2	b_3	b_4	b_5	b_6	b_7	
0	0	1	0	0	0	1	0	TX8
0	0	1	0	0	0	1	0	TX7
0	0	1	1	0	0	1	0	TX6
0	1	0	1	0	1	0	0	TX5
0	1	0	1	0	1	0	0	TX4
1	0	0	0	1	0	0	0	TX3
1	0	0	0	1	0	0	0	TX2
1	0	0	0	1	0	0	0	TX1

描画時にはTX1からTX8の順に参照される．

(3) 出力

すべてのレジスタが保証される．

(4) 処理

GDCに対するコマンド指示は次のとおり．

① TEXTWコマンドによって基本パターン情報をGDCに送付する．

② WRITEコマンドによって描画オペレーションモードを設定する．

③ CSRWコマンドによって描画領域を設定する．

④ VECTWコマンドによって描画方向，描画種類を設定する．

⑤ TEXTEコマンドによってグラフィック文字描画の実行を開始する．

4.11　描画モードの設定

(1) 機能

描画画面に対するGDCからの書き込み(描画)タイミングには2つのタイミングがある．

- CRTディスプレイへの表示期間とVRAMメモリリフレッシュ期間を除いた期間を書き込みタイミングとする．……フラッシュレス描画
- CRTディスプレイへの表示期間でもVRAMへの書き込みを可能にする．このためにCRTディスプレイ面上にフラッシュが発生するが，フラッシュレス描画に較べて書き込み時間は約5倍速めることができる．……フラッシュ描画(高速書き込みモード)

このコマンドはフラッシュレス描画，またはフラッシュ描画のいずれかを選択するためのものである．

(2) 入力

- 内部割り込み込コード←18H
- AH ←4AH
- CH ←描画タイミングモードの設定

　06H：フラッシュ描画

　16H：フラッシュレス描画

b_7	b_6	b_5	b_4	b_3	b_2	b_1	b_0
0	0	0		0	1	1	0

b_4：描画タイミングモード
0：フラッシュ描画
1：フラッシュレス描画

(3) 出力

すべてのレジスタが保証される．

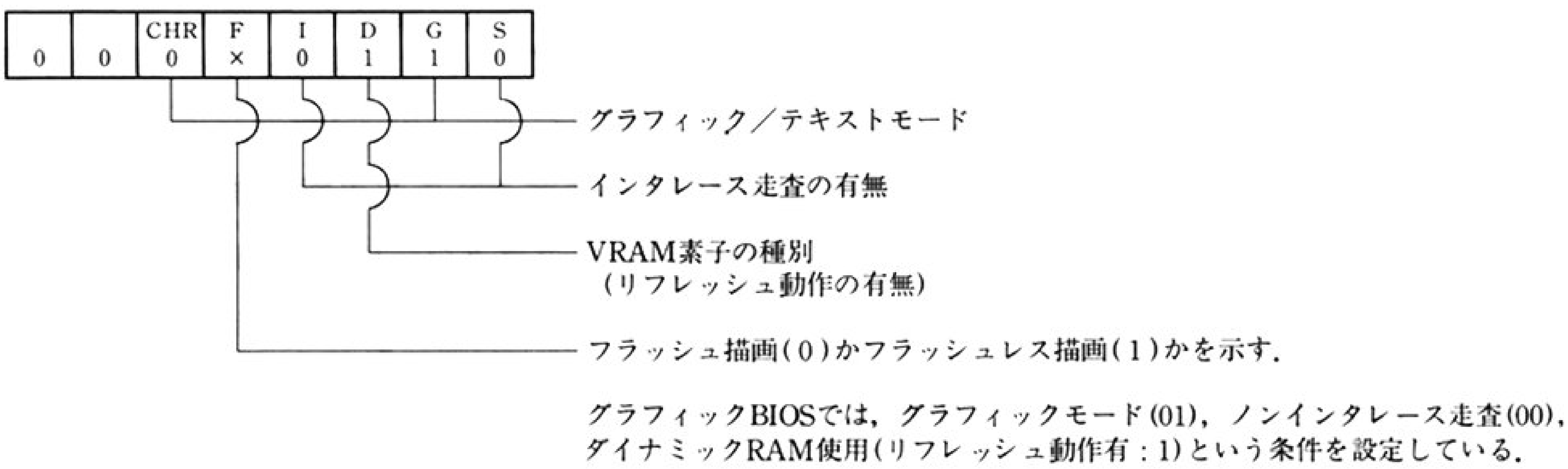
(4) 処理

GDCの動作制御のためのSYNCコマンドを使用してGDCに指示を行う．

CRTが表示中かどうかを調べ，次のコマンドを実行する．

表示中	表示中でない
MOV　AL, 0FH	MOV　AL, 0EH
OUT　0A2H, AL	OUT　0A2H, AL
MOV　AL, CH(CHは06H，または 16H)	MOV　AL, CH (CHは06H，または 16H)
OUT　0A0H, AL	OUT　0A0H, AL

参考：SYNCコマンドの第1パラメータ



4.12　サンプルプログラム

(2) 環境の設定

```
        MOV   AX, CS                   ┐
        MOV   DS, AX                   │
        MOV   ES, AX                   │
        MOV   SS, AX                   ├ 各 Segment REG と SP, BX を設定
        LEA   AX, TP_STACK_BOTTOM      │
        MOV   SP, AX                   ┘
        STI
        MOV   BX, OFFSET    TP_DATA
;       BX=OFFSET OF INTERFACE DATA
```

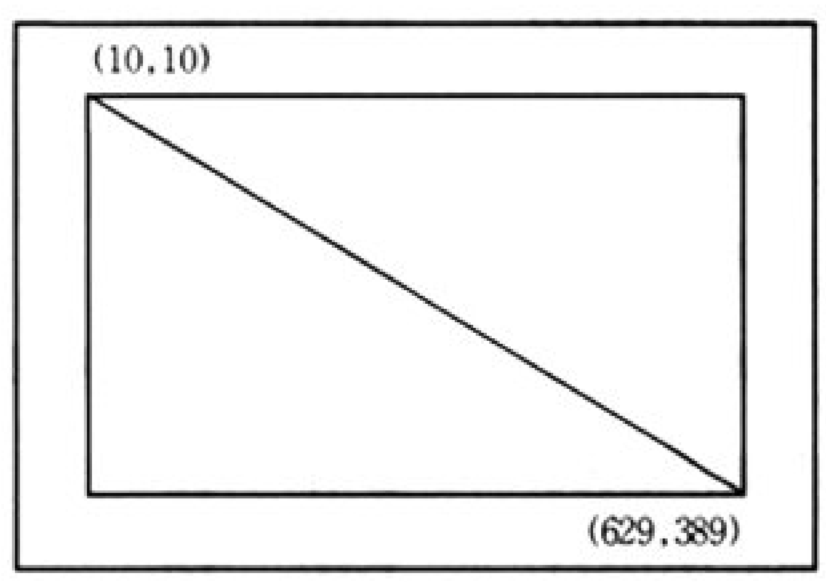
●スタックエリア

```
;      * * * STACK AREA * * *
TP_STACK_TOP          RW  256
TP_STACK_BOTTOM  RW  1
;
```

```
;       * * * CALL   START DISPLAY * * *
        MOV   AH, 40H       } Start Display コマンドの発行
        INT   18H
        NOP
        NOP
        MOV   AH,42H        }
        MOV   CH, 0C0H      } Set Display Area コマンドの発行
        INT   18H           }
        NOP
```

(2) 直線と矩形の描画

```
;       * * * CALL   WRITE LINE OR RECTANGLE * * *
        MOV    DI, OFFSET TP_DATA      }
        LEA    SI, TP_P3GRON_PTN       } コンスタントエリア→データエリアに転送
        MOV    CX, 21                  }
REP     MOVSB                          }
        MOV    CH, 0B0H       }
        MOV    AH, 47H        } 矩形
        INT    18H            }
        MOV    TP_GRON_PTN, 03H
        MOV    TP_GRDTYP, 01H ; LINE
        MOV    CH, 0B0H
        MOV    AH, 47H        } 直線
        INT    18H            }
```



画　面

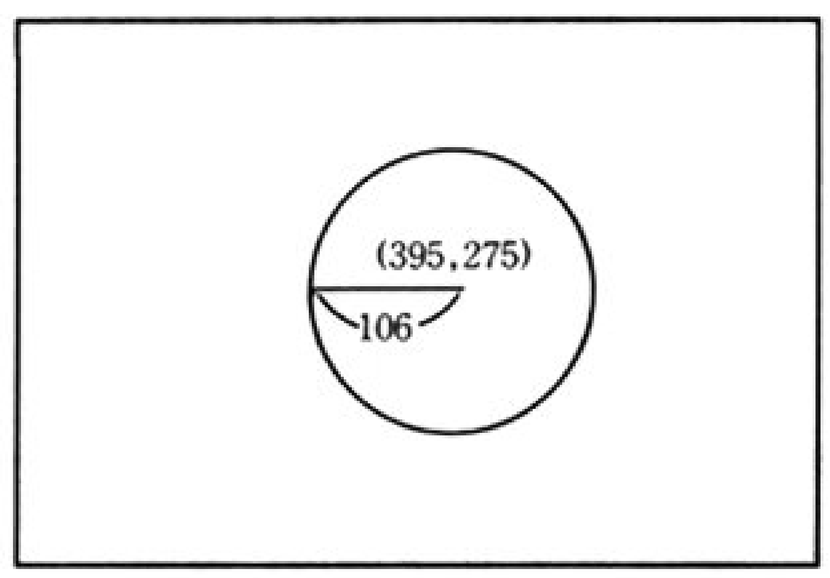
●データエリア

```
;      *** TP_DATA ***
TP_DATA：
TP_GRON_PTN  DB   0
TP_GRBCC     DB   0
TP_GRDOTU    DB   0
TP_GRDSP     DB   0
TP_GRCPC     DB   0, 0, 0, 0
TP_GRSX1     DW   0
TP_GRSY1     DW   0
TP_GRLNG1    DW   0
TP_GRWDPA    DW   0
TP_GRRBUF    DW   0, 0, 0
TP_GRSX2     DW   0
TP_GRSY2     DW   0
TP_GRMDOT    DW   0
TP_GRCIR     DW   0
TP_GRLNG2    DW   0
TP_GRLPTN    DW   0
   ORG  (OFFSET $)-2
TP_GRDOTI    DW   0, 0, 0,0
TP_GRDTYP    DB   0
TP_GRUNJSE   DB   0
TP_GRWORKS   DW   0, 0, 0, 0, 0, 0, 0, 0
TP_GRGDC_P   DW   0, 0, 0, 0, 0, 0, 0, 0
;      *** 3 FOR WRITE LINE OR RECTANGLE ***
TP_P3GRON_PTNDB   01H
TP_P3GRBCC   DB   0
TP_P3GRDOTU  DB   03H
TP_P3GRDSP   DB   0
TP_P3GRCPC   DB   0, 0, 0, 0
TP_P3GRSX1   DW   10
TP_P3GRSY1   DW   10
TP_P3GRLNG1  DW   0
```

```
TP_P3GRWDPA   DW   0
TP_P3GRRBUF   DW   0, 0, 0
TP_P3GRSX2    DW   629
TP_P3GRSY2    DW   389
TP_P3GRMDOT   DW   0
TP_P3GRCIR    DW   0
TP_P3GRLNG2   DW   0
TP_P3GRLPTN   DW   0FFFFH
   ORG  (OFFSET $)-2
TP_P3GRDOTI   RW   4
TP_P3GRDTYP   DB   02H
TP_P3GRUNUSE DB    0
```

(3) 円の描画

```
;       * * * CALL   WRITE ARC * * *
        MOV    DI,OFFSET TP_DATA   ┐
        LEA    SI, TP_P4GRON_PTN   ├ コンスタントエリア→データエリアに転送
        MOV    CX, 21              ┘
REP  MOVSB
        MOV    CH, 0B0H
        MOV    AH, 48H   …… 描画開始方向← 4
        INT    18H             ; CALL WRITE ARC
        MOV    TP_GRDSP, 7  …… 描画開始方向← 7
        MOV    CH, 0B0H
        MOV    AH, 48H
        INT    18H             ; CALL WRITE ARC
        MOV    TP_GRDSP, 1  …… 描画開始方向← 1
        MOV    TP_GRSX1, 395
        MOV    TP_GRSY1, 169
        MOV    CH, 0B0H
        MOV    AH, 48H
        INT    18H             ; CALL WRITE ARC
```



画　面

```
MOV     TP_GRDSP, 6  ……  描画開始方向← 6
MOV     CH, 0B0H
MOV     AH, 48H
INT     18H          ; CALL WRITE ARC
MOV     TP_GRDSP, 3  ……  描画開始方向← 3
MOV     TP_GRSX1, 289
MOV     TP_GRSY1, 275
MOV     CH, 0B0H
MOV     AH, 18H
INT     18H          ; CALL WRITE ARC
MOV     TP_GRDSP, 0  ……  描画開始方向← 0
MOV     CH, 0B0H
MOV     AH, 48H
INT     18H          ; CALL WRITE ARC
MOV     TP_GRDSP, 5  ……  描画開始方向← 5
MOV     TP_GRSX1, 395
MOV     TP_GRSY1, 381
MOV     CH, 0B0H
MOV     AH, 48H
INT     18H          ; CALL WRITE ARC
MOV     TP_GRDSP, 2  ……  描画開始方向← 2
MOV     CH, 0B0H
MOV     AH, 48H
INT     18H          ; CALL WRITE ARC
```

注：データエリアは(2) 参照

●コンスタントエリア

```
;       * * * 4 FOR WRITE ARC * * *
TP_P4GRON_PTN DB    04H
TP_P4GRBCC      DB    0
TP_P4GRDOTU     DB    03H
TP_P4GRDSP      DB    4
TP_P4GRCPC      DB    0, 0, 0, 0
TP_P4GRSX1      DW    501
TP_P4GRSY1      DW    275
TP_P4GRLNG1     DW    75
TP_P4GRWDPA     DW    0
TP_P4GRRBUF     DW    0, 0, 0
TP_P4GRSX2      DW    0
TP_P4GRSY2      DW    0
TP_P4GRMDOT     DW    0
TP_P4GRCIR      DW    106
TP_P4GRLNG2     DW    0
TP_P4GRLPTN     DW    0FFFFH
        ORG  (OFFSET $)-2
TP_P4GRDOTI     RW    4
TP_P4GRDTYP     DB    03H
TP_P4GRUNUSE  DB    0
```

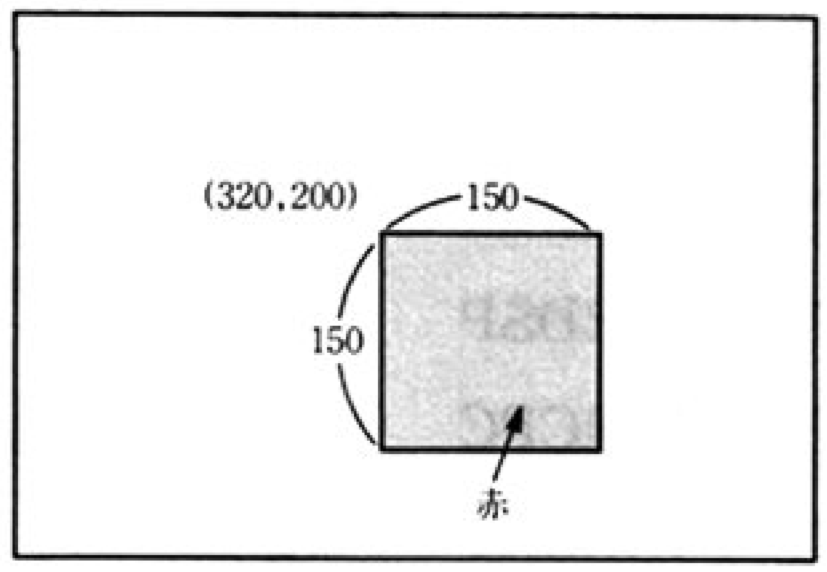
(4) グラフィック文字の描画

```
;       * * * CALL   WRITE GRAPHIC CHARA CTER * * *
        MOV    DI,OFFSET TP_DATA     )
        LEA    SI, TP_P5GRON_PTN     |
        MOV    CX, 21                } コンスタントエリア→データエリアに転送
REP     MOVSB                        )
        MOV    CH, 0B0H
        MOV    AH, 49H
        INT    18H            ; CALL WRITE GRAPHIC CHARACTER
```

注:データエリアは(2) 参照

●コンスタントエリア

```
;       ＊＊＊5 FOR WRITE GRAPHIC CHARACTER ＊＊＊
TP_P5GRON_PTNDB   02H
TP_P5GRBCC     DB   0
TP_P5GRDOTU    DB   03H
TP_P5GRDSP     DB   0
TP_P5GRCPC     DB   0, 0, 0, 0
TP_P5GRSX1     DW   320
TP_P5GRSY1     DW   200
TP_P5GRLNG1    DW   150
TP_P5GRWDPA    DW   0
TP_P5GRRBUF    DW   0, 0, 0
TP_P5GRSX2     DW   0
TP_P5GRSY2     DW   0
TP_P5GRMDOT    DW   0
TP_P5GRCIR     DW   0
TP_P5GRLNG2    DW   150
TP_P5GRLPTN    DW   0
       ORG  (OFFSET $)-2
TP_P5GRDOTI    DW   0FFFFH, 0FFFFH, 0FFFFH, 0FFFFH
TP_P5GRDTYP    DB   0
TP_P5GRUNUSE DB     0
```



(5) ドットの読み出し／書き込み

```
        MOV    BP, 40
UPPER :
        MOV    DI,OFFSET TP_DATA   ┐
        LEA    SI, TP_P6           │
        MOV    CX, 11              ├ コンスタントエリア→データエリアに転送
REP     MOVSB                      ┘
        MOV    DX, 195        ; SET ROLL COUNT
ROLL :
        MOV    AH, 46H
        MOV    CH, 30H  …… 3面同時読込み
```

```
        INT     18H             ; CALL READ DOT (3 PLANE)
        SUB     TP_GRSY1,5  ;SY1-5
        LEA     AX, TP_RBUF1
        MOV     TP_GRWDPA, AX
        MOV     AH, 45H
        MOV     CH, 00H   ……Blue 面書込み
        INT     18H             ; CALL WRITE DOT (PLANE 1)
        ADD     TP_GRWDPA, 80
        MOV     CH, 10H   ……Red 面書込み
        INT     18H             ; CALL WRITE DOT (PLANE 2)
        ADD     TP_GRWDPA, 80
        MOV     CH, 20H   ……Green 面書込み
        INT     18H             ; CALL WRITE DOT (PLANE 3)
        ADD     TP_GRSY1,6  ;SY1=SY1+6
        SUB     DX, 1
        JNZ     ROLL
        MOV     TP_GRON_PTN, 00H              ┐
        MOV     TP_GRDSP, 06H                 │
        MOV     TP_GRSX1, 639                 │
        MOV     TP_GRSY1, 195                 │
        MOV     TP_GRLNG1, 640                │
        MOV     TP_GRLNG2, 5                  │
        MOV     TP_GRDOTI, 0FFFFH             │ 最下行ROLL UP後, ROLL
        MOV     TP_GRDOTI+2, 0FFFFH           │ UP幅で最下行以降を
        MOV     TP_GRDOTI+4, 0FFFFH           │ CLEAR
        MOV     TP_GRDOTI+6, 0FFFFH           │
        MOV     CH, 30H                       │
        MOV     AH, 49H                       │
        INT     18H                           │
              ; CALL WRITE GRAPHIC CHARACTER  │
        SUB     BP, 1                         ┘
        JZ      NEXT_UPPER
        JMP     UPPER
NEXT UPPER :
        NOP
```

注：データエリアは(2) 参照

● RDOT/WDOT 用バッファエリア

```
;       RDOT AND WRITE DOT BUFFER
TP_RBUF1  RB  80
TP_RBUF2  RB  80
TP_RBUF3  RB  80
```

●コンスタントエリア

```
;       *** 6 FOR READ DOT AND WRITE DOT ***
TP_P6           DB    00H
                DB    0
                DB    00H
                DB    0
                DB    0, 0, 0, 0
                DW    0
                DW    5
                DW    640
                DW    OFFSET_TP RBUF1
                DW    OFFSET_TP RBUF1
                DW    OFFSET_TP RBUF2
                DW    OFFSET_TP RBUF3
```

(6) VRAM のダイレクトアクセス方法

CPU の VRAM への直接アクセスによる描画は，GDC が描画処理を行っていないときに行わなければならない．以降に VRAM を直接アクセスする方法を示す．

① GDC のステータスフラグ

GDC には，次に示す，8 種類のステータスフラグが用意されている．ユーザーは，ステータスフラグの状態を判断して，VRAM アクセスを行う．

VRAM へのアクセス(Read/Write)の主体として，CPU と GDC の 2 者が存在するため，これら 2 者のアクセスが競合すると期待した描画結果とならない．このため，CPU 側から，VRAM アクセスを行う場合は，GDC のステータスを読み出して，GDC が描画中でない(かつ直後に描画を開始する恐れがない)ことを確認してから行う必要がある．

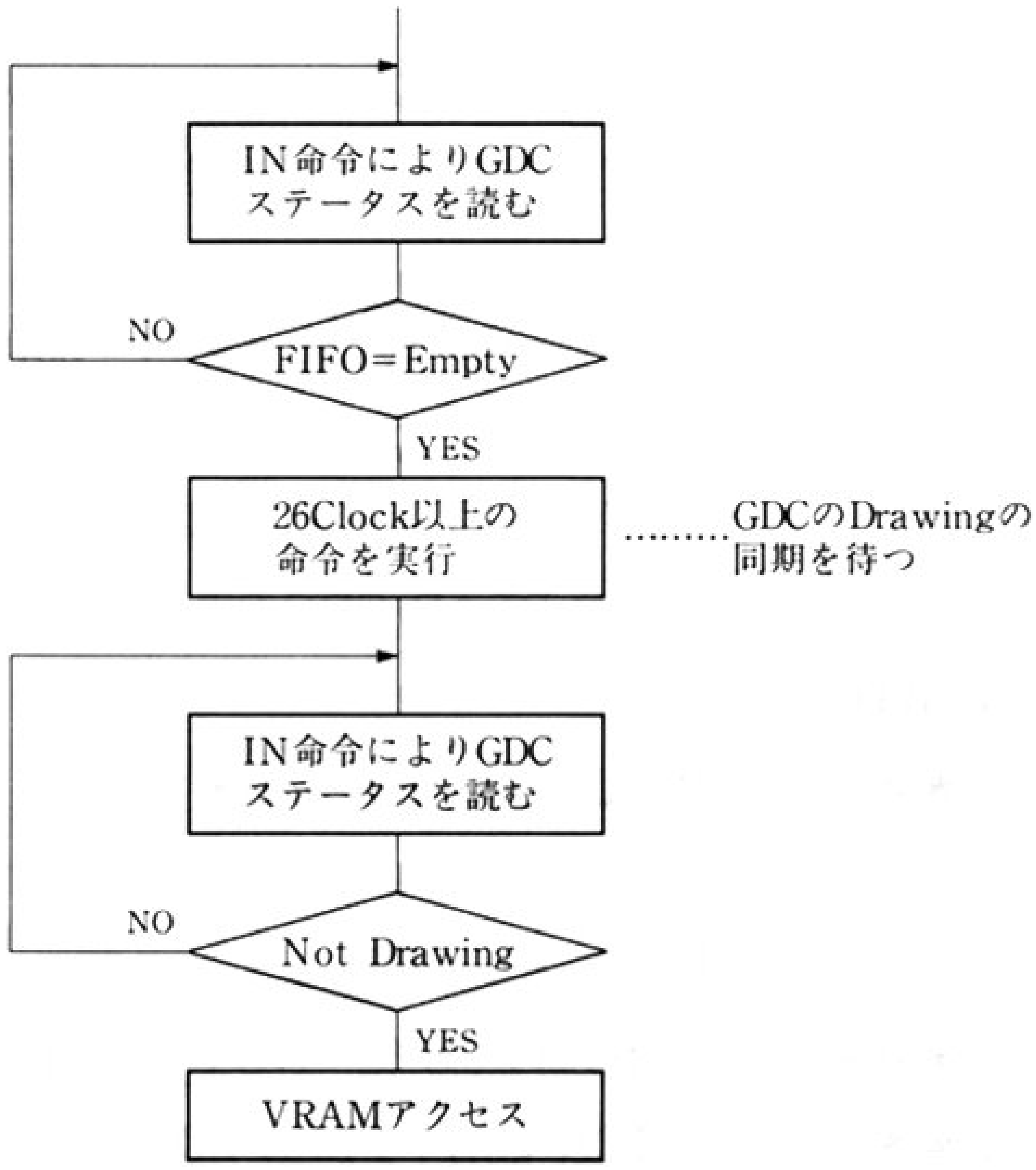
ビット位置	フラグ名称	機　　　　能
b_7	Light Pen Detect	ライトペン信号によるアドレスの検出が成されたことを示す.
b_6	Horizontal BLANK	水平消去信号(HBLANK)が発生していることを示す.
b_5	Vertical SYNC	垂直同期信号(VSYNC)が発生していることを示す.
b_4	DMA Execute	DMA 転送を続行中であることを示す.
b_3	Drawing	GDC が描画中であることを示す.
b_2	FIFO Empty	FIFO 内容が空であることを示す.
b_1	FIFO Full	FIFO がデータで満たされたことを示す.
b_0	DATA Ready	GDC が Read などの読み出しコマンド実行後，データが読み出し可能な状態になったことを示す.

② GDC ステータスの読み出し

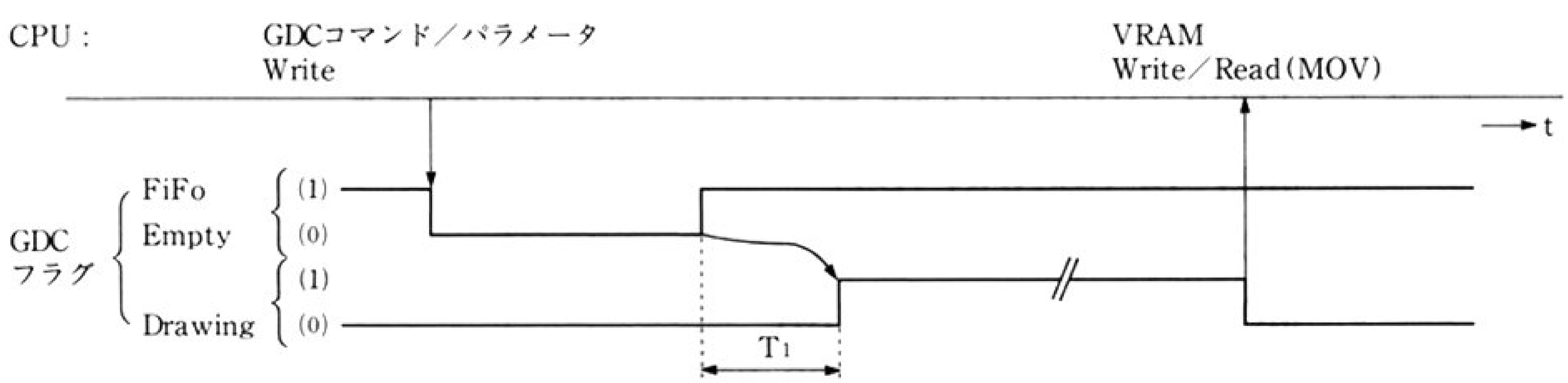
GDC ステータスは，“IN”命令で読み出す．なお，システムポート番号は 0A0H を使用する．

③ GDC ステータスの判断方法

GDC ステータスの遷移を右に示す．



④ GDC タイミングチャート



T_1 : { 専用高解像度CRTのとき　$T_1=3.42\mu s$(≒17.1　Clocks)(注)
　　　　標準解像度CRTのとき　　$T_1=5.03\mu s$(≒25.2　Clocks)(注)

注：8086(5MHz)換算時の値
　└→ 0.2μs／clock

⑤実行例

```
;＊＊＊0 : REGISTER SAVE ＊＊＊
          PUSH  ES
;＊＊＊0 : LOOP READ GDC STATUS ＊＊＊
GBWDOT1 :
;＊＊＊1 : READ GDC STATUS ＊＊＊
          IN     AL, 0A0H
          TEST  AL, 04A
;＊＊＊1 : IF STATUS IS"FIFO=EMPTY" ?  ＊＊＊
;＊＊＊       THEN EXIT ELSE LOOP        ＊＊＊
          JZ     GBWDOT1
;＊＊＊0 : SAVE PLANE ID BY GBGWK51 ＊＊＊
          MOV   GBGWK51 [BX] , CH
;＊＊＊0 : GET PLANE NUMBER FOR PLANE ID ＊＊＊
          MOV   GBGWK52 [BX] , 00H
          XOR   CH, GB_P3_WRITE
          MOV   GBGWK61 [BX] , CH
;＊＊＊0 : LOOP READ GDC STATUS ＊＊＊
GBWDOT40 :
;＊＊＊1 : READ GDC STATUS ＊＊＊
          IN     AL, 0A0H
          TEST  AL, 08H
;＊＊＊1 : IF STATUS IS "NOT_DRAWING" ?＊＊＊
;＊＊＊     THEN EXIT FLSE LOOP          ＊＊＊
          JNZ  GBWDOT40
GBWDOT30 :
;＊＊＊0 : LOOP THREE PLANE WRITING (INDEX1-3)＊＊＊
          MOV  DI, GBGWK1 [BX]
          MOV  AH, GBDOTU [BX]
          MOV  GBGWK62 [BX] , AH
          TEST GBGWK61 [BX] , GB_P3_WRITE
```

（注釈）
- GDCステータスが「FIFO=EMPTY」か判定(EMPTYになるまでループ)
- CPUを26Clock以上Runningさせる.(効率の良いプログラムを作成するにはVRAMアクセス時の処理を先行して行う.)
- GDCステータスが「Not-DRAWING」か判定(Not-DRAWINGになるまでループする.)
- VRAMアクセスを行う.

第5章
グラフLIO

N_{88}-日本語 BASIC (86) (Ver 3.0)でサポートしている PC-9801U/UV/VF/VM 用拡張グラフィック機能(4096色中16色モードのサポートなど)は，BASIC 側でサポートしている機能であり，以降の解説には記載しない.

●グラフ LIO 機能一覧

割り込みコード (N_{88}-BASIC)	機　　能	
0A0H	グラフ LIO の初期化	(GINIT)
0A1H	モード設定	(GSCREEN)
0A2H	描画領域の指定	(GVIEW)
0A3H	背景色等の指定	(GCOLOR 1)
0A4H	パレット番号と表示色の対応	(GCOLOR 2)
0A5H	描画領域の塗りつぶし	(GCLS)
0A6H	点を打つ	(GPSET)
0A7H	直線，矩形の描画	(GLINE)
0A8H	円，楕円の描画	(GCIRCLE)
0A9H	指定色による塗りつぶし	(GPAINT 1)
0AAH	タイルパターンによる塗りつぶし	(GPAINT 2)
0ABH	描画情報の格納	(GGET)
0ACH	描画情報を戻す	(GPUT1)
0ADH	日本語の描画	(GPUT 2)
0AEH	描画画面の移動	(GROLL)
0AFH	指定ドットのパレット番号の取得	(GPOINT 2)
0CEH	ドット情報の格納	(GCOPY)

注：MS-DOS, CP/M-86 上などでグラフ LIO を使用する際は，この表における割り込みコードを ユーザーの責任において割り込みベクタにセットしなければならない.

(1) グラフ LIO の位置付け

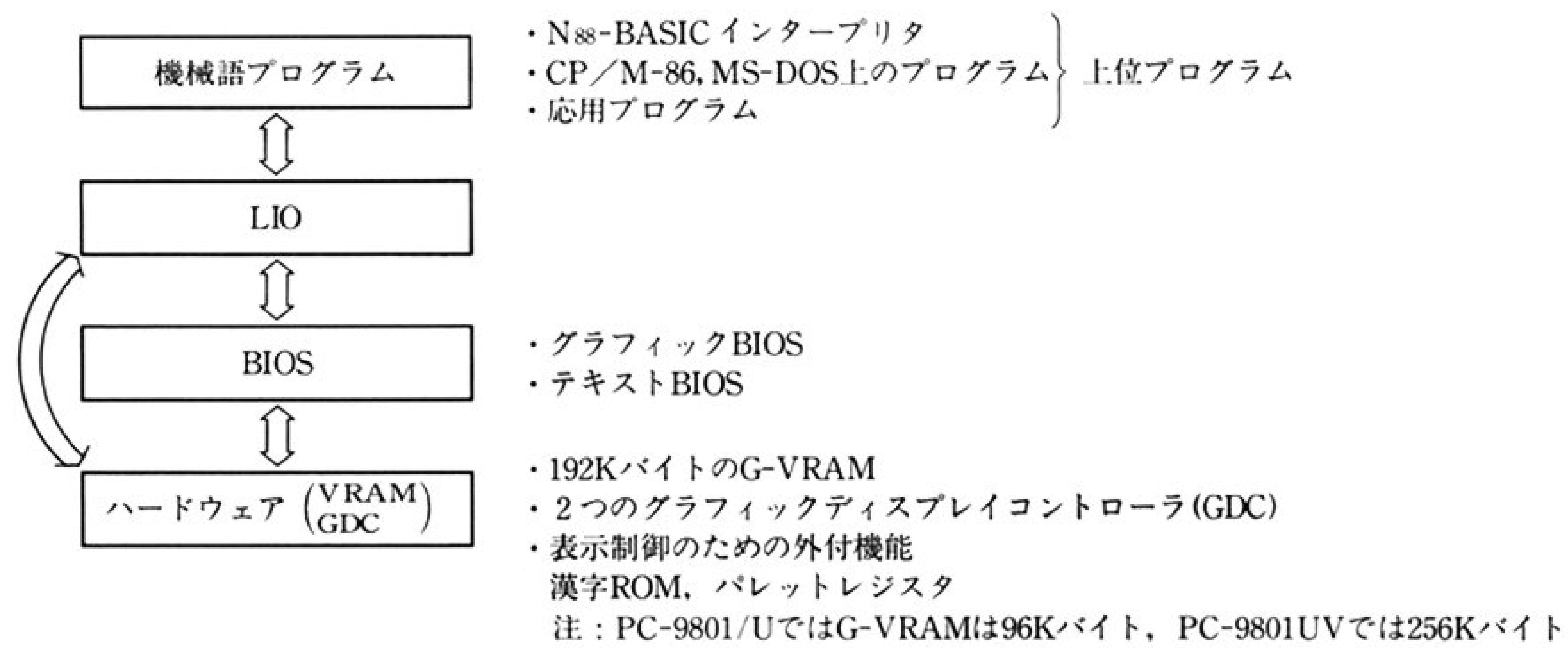
① グラフ LIO の用途

グラフ LIO は N_{88}-BASIC のグラフィック機能を実現しているモジュールであり，グラフ LIO を呼び出すことにより，CP/M-86, MS-DOS, または N_{88}-BASIC システム上の機械語プログラムからグラフィック機能が使用できるようになる．

② 論理上の位置付け

グラフィック BIOS およびテキスト BIOS は CRT 関係ハードウェアを直接に制御し，より上位のプログラムから使用しやすくするためにある．グラフ LIO はこれらの BIOS を利用して，より論理的なグラフィック処理機能の使用を可能にする．

グラフ LIO は用途に示したように，より上位の機械語プログラムによって使用される．



③ 実際の位置付け

グラフ LIO は ROM 上に存在する．

グラフ LIO は17種のコマンドからできており，グラフ LIO の1つ1つのコマンドは割り込みベクタを介して呼び出される．

グラフ LIO のコマンドに対するエントリポイントは，システムテーブルとして，グラフ LIO モジュールの特定エリアに格納されている．上位プログラムがグラフ LIO を使用する場合は，まずこのエントリテーブルの内容を，使用する割り込みベクタに設定する必要がある．

グラフ LIO コマンドのエントリポイントテーブルは，次の形式でアドレス F9900H 番地からの ROM 上に格納されている．

F9900H

オフセット	エントリ数 / ID情報		エントリポイントのオフセットアドレス	
+0	11			
+4	A0	00		← GINITコマンド
+8	A1	00		← GSCREENコマンド
+12	A2	00		← GVIEWコマンド
+16	A3	00		← GCOLOR1コマンド
+20	A4	00		← GCOLOR2コマンド
+24	A5	00		← GCLSコマンド
+28	A6	00		← GPSETコマンド
+32	A7	00		← GLINEコマンド
+36	A8	00		← GCIRCLEコマンド
+40	A9	00		← GPAINT1コマンド
+44	AA	00		← GPAINT2コマンド
+48	AB	00		← GGETコマンド
+52	AC	00		← GPUT1コマンド
+56	AD	00		← GPUT2コマンド
+60	AE	00		← GROLLコマンド
+64	AF	00		← GPOINT2コマンド
+68	CE	00		← GCOPYコマンド
+70	00	00		← GRAPH BIO
+72	ID情報		エントリポイントのオフセットアドレス	

注1：各コマンドのエントリポイントのセグメントベースは，F9900H（セグメントレジスタへの格納値はF990H）

注2：N88-BASICシステムでの割り込みベクタ番号はA0～AF，CEを使用

(2) グラフLIOの機能概要

① 図形描画機能（論理座標系上の処理）

論理座標系（－32768～32767までの整数を使用したX，Y座標系）で表現した直線，矩形，楕円，領域の塗りつぶし，点等の図形を描く機能．

② 表示制御機能（表示画面の制御，表示制御）

ディスプレイ装置に実際に表示するためのG-VRAM上の画面領域（プレーンとも呼ぶ）制御，すなわち，画面合成，画面モード（色表示，解像度）に従って表示画面を制御する．

③ 描画領域制御機能（アクティブ画面上の処理）

G-VRAM上の図形等を描画する領域（ビューポートと呼ぶ）に対する制御を行う機能．

④ 画面情報の退避，復旧制御

画面情報をメモリ上の別領域に格納したり，そこから戻したりする機能．

(3) グラフ LIO 使用上の概念

① 画面モード

グラフ LIO においては，解像度，色の有無により，次図のような4つのモードが存在する．これらは場合により，解像度または色表示のどちらかの観点からだけで区分する場合もある．

色表示 / 解像度	モノクロ	カラー
標　　準	グラフィックモード	カラーグラフィックモード
専用高解像度	専用高解像度ディスプレイモード	専用高解像度カラーディスプレイモード

② グラフ画面

グラフ画面は，上に述べたモードにより，使用できる画面数が異なる．

	グラフィックモード	カラーグラフィックモード	専用高解像度ディスプレイモード	専用高解像度カラーディスプレイモード
画面数	(2組の3画面)を2対→12画面	(2組の1画面)を2対→4画面	(1組の3画面)を2対→6画面	(1組の1画面)を2対→2画面
合　成	組の中の合成可	合成不可	組の中の合成可	合成不可

注：PC-9801/U の場合は1対

③ アクティブ画面とディスプレイ画面

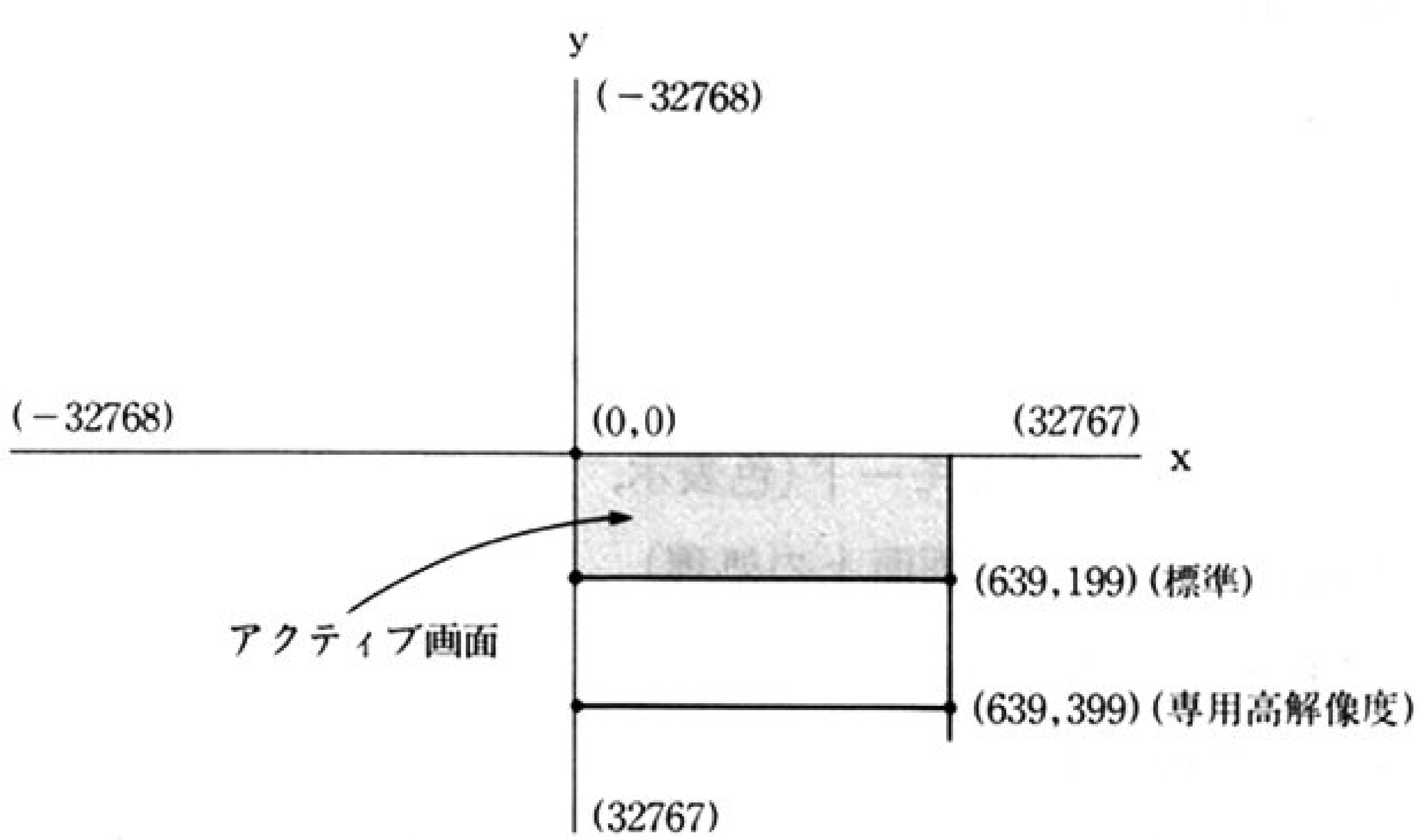
アクティブ画面とは描画する対象の画面の事で，画面番号で指定する．

ディスプレイ画面はディスプレイ装置に表示する画面の事で，単一画面または合成画面を識別コードによって指定する．

④ LIO 論理座標系

−32768～32767内の整数値をとる X, Y 座標系で論理的な図形描画を行う．

実際に描画が行われ，表示が可能なのは次図にあるアクティブ画面内である．



⑤ カラー指定

図形描画におけるカラー指定はパレット番号と呼ぶ論理的な色で行う．パレット番号は，0から7までの正整数で表現する．パレット番号は3画面のビット状態で表現される．

モノクロディスプレイへの表示はパレット番号が0ならば黒，0以外であれば白として扱われる．モノクロモードの表示は1画面のビット状態で黒，白が表現される．

⑥ ビューポート

論理座標系のアクティブ画面内の描画領域のことを示す．実際の描画機能はビューポート内にのみ反映され，ビューポートが指定されていない場合は，アクティブ画面全体を描画領域とする．

(4) グラフLIO使用のための準備

① ワークエリア

グラフLIOを使用するためには，各コマンドで使用するワークエリアを確保する必要がある．このエリアは，ユーザーの責任において，GCOPYコマンド以外は1200Hバイト，GCOPYコマンド使用時は1400Hバイト確保する必要がある．なお，ユーザーは直接このエリアを使用することはできない．

このワークエリアはグラフLIOコマンド呼び出し時にDSレジスタで指定する．すなわち，データセグメントに位置づけられ，しかもデータセグメント上の相対0番地からとられる．

DS →

	未使用域	グラフLIO 共通作業域 128バイト	未使用域	グラフLIO 個別作業域 512バイト	未使用域	GCOPY用 作業域 128バイト	
相対アドレス	+0	+620H	+6A0H	+1000H	+1200H	+1380H	+1400H

注：未使用域を機械語プログラムで使用することは可能であるが，その場合には，他の領域への干渉が起こらないようにする必要がある．

② スタックエリア

グラフLIOを使用するためには，スタックエリアとして約128バイトのエリアを確保する必要がある．

グラフLIO内でのスタック情報のために使用するとともに，グラフLIOからグラフBIOSまたはテキストBIOSを使用するために，それぞれのBIOSで使用するスタックエリアを合わせた大きさのエリアが必要である．

グラフLIO固有 (64バイト)	グラフBIOS (30バイト)	テキストBIOS (約32バイト)

③ 割り込みベクタの設定

グラフ LIO モジュールの先頭には各コマンドのエントリポイントのテーブルがある．グラフ LIO を使用する際には，利用に先だってこの値を割り込みベクタのオフセットアドレスとして設定しておかなければならない．セグメントベースは F990H である．

なお，CP/M-86 や MS-DOS 上で使用する場合には，割り込みベクタが未使用であることを確認した上で，エントリポイントテーブルの ID 情報が，割り込みベクタ番号に対応するようにベクタの値を設定することが必要である．

以下の LIO コマンドの説明で示している内部割り込みコードは，N_{88}-BASIC システムの場合を示している．

CP/M-86 や MS-DOS 上で使用する場合に，割り込みベクタを他の目的に使用する割り込みベクタと同一にすることもありえる．この場合には，割り込みベクタの設定を行う前に旧割り込みベクタを退避し，使用後には旧割り込みベクタを復旧しておくことが必要である．

④ 内部割り込みコード 0C5H に対応する割り込み処理ルーチンの作成と登録

グラフ LIO では，比較的時間がかかる描画処理を行っている場合に，描画処理の途中での中断を可能とするために，一定処理ごとに，0C5H の内部割り込みによる割り込み処理ルーチンをコールしている．ここでは，中断したときの描画情報の退避や，STOP キーが押下されたときの描画情報の扱いなどに対して，LIO 使用者が必要に応じた対応ができるようになっている．そのため，割り込みベクタ番号 0C5H の割り込みベクタの内容は，対応する割り込み処理ルーチンのエントリポイントを指すように設定する必要がある．

割り込み処理ルーチン作成にあたっては，次の点に注意をすること．

・グラフ LIO ルーチンで使用しているレジスタを保証する．

・本ルーチンから再びグラフ LIO ルーチンを呼び出してはならない．

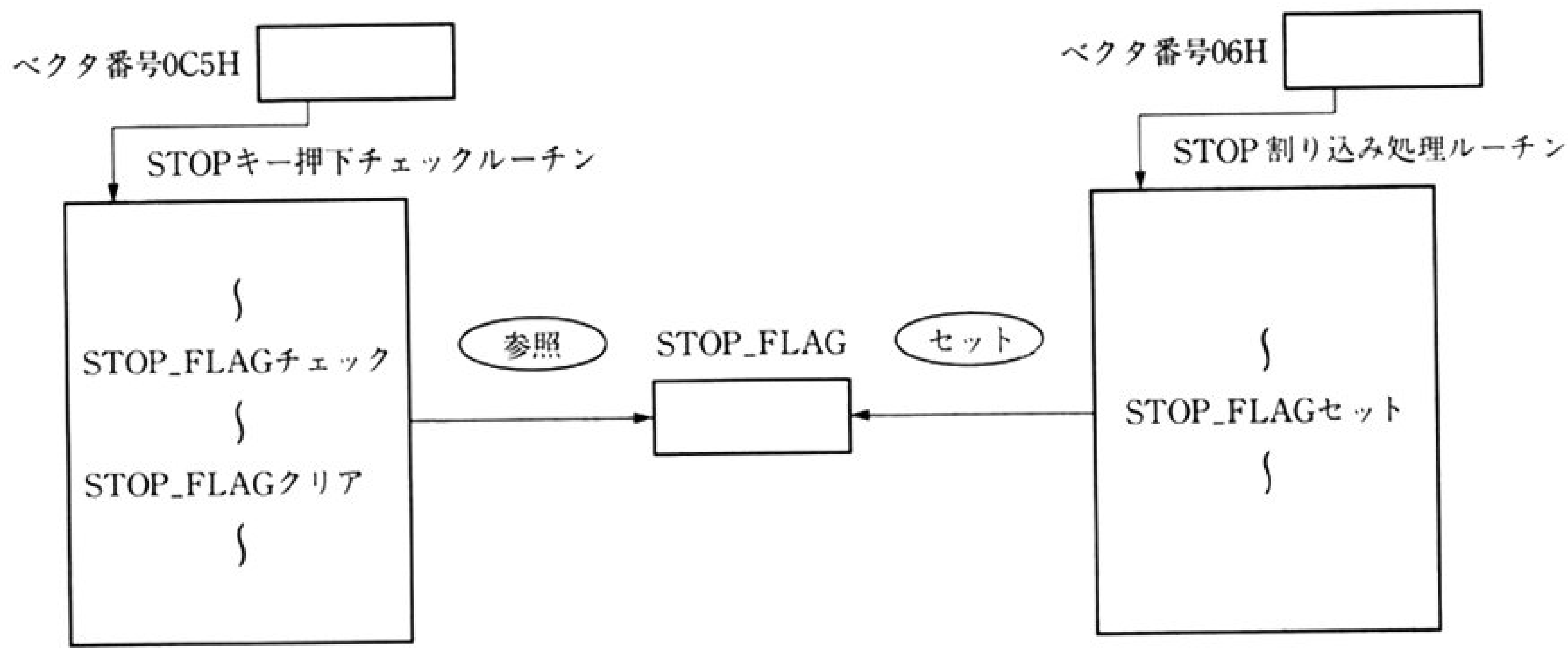
・グラフ LIO で使用する作業域を保証する．

・グラフ LIO で使用するハードウェアおよびソフトウェア制御上のリソースの状態を変更させてはいけない(G-VRAM, G-GDC，グラフ BIO ルーチン等)．

なお，このルーチンは，IRET のみであってもよい．

この内部割り込みコード 0C5H に対応する割り込み処理ルーチンは，STOP キー押下をチェックするために使用することができる．

以下に，STOP キー押下をチェックするための方法を図示する．



〈コーディング例〉

● STOP 割り込み処理ルーチン

```
        PUSH  DS
        MOV   DS, CS : DS_TBL…DS ← DATA SEGMENT
        MOV   STOP_FLAG, 1
        POP   DS
        IRET
```

・DS_TBL にはプログラムのデータセグメントのベースアドレスを設定しておく．

・STOP_FLAG には STOP キー割り込みが起こったことを示す制御情報を格納する．

● STOP キー押下チェックルーチン

```
        PUSH  DS
        MOV   DS, CS : DS_TBL
        CMP   STOP_FLAG, 0
        JE    NNN
        JMP   YYY
NNN :POP   DS  …………STOP キーは押下されていない
        IRET
YYY :  …………………………STOP キーが押下されている
              ∫
        MOV   STOP_FLAG, 0
              ∫
```

(5) グラフ LIO の使用法

① 初期設定

・GINIT(グラフ LIO の初期化)コマンドを呼び出す.

まず，グラフ LIO を使用するにあたって，各種リソースの初期化を行うために，GINIT コマンドを実行する.

・DS はグラフ LIO ワークエリアの先頭を相対アドレス 0 として設定する.

・SS/SP はグラフ LIO スタックエリアを設定するために使用する.

② グラフ LIO コマンドの呼び出し方法

・DS は GINIT コマンドで指定した DS と同じ値を使用する.

・パラメータリストはデータセグメント(DS によって示された領域)内に作成する.

・パラメータリストの先頭オフセットアドレスは BX で示す.

・スタックアドレスを SS/SP で設定する.

・内部割り込みによってコマンドを呼び出す(INT 命令).

③ 注意事項

・グラフ LIO コマンド処理中はハードウェア割り込みが可能な状態になっている.

5.1　グラフ LIO の初期化(GINIT)

(1) 機能

グラフ LIO の初期化を行う.

グラフ LIO を使用する場合には，必ず最初にこのコマンドを実行する必要がある. このコマンドを実行することによって，

・画面モードはカラーグラフィックモード.

・アクティブ画面(描画対象となる領域，ページとも呼ぶ)は 0.

・ディスプレイ画面(表示モードに従って表示される領域)は 1.

・パレット番号は表示色コード(0～7がそれぞれ，黒，青，赤，紫，緑，水色，黄，白に対応)の色に対応.

・アクティブ画面全体は初期状態.

・フォアグラウンドカラーはパレット番号 7.

・バックグラウンドカラーはパレット番号 0.

・ボーダカラーはパレット番号 0.

・表示モード 0 (640×200).

・表示スイッチ 0 (グラフィック表示有，普通描画(注)).

に設定される.

注：PC-9801UV では，表示スイッチ 1 (グラフィック表示有，高速描画)となる.

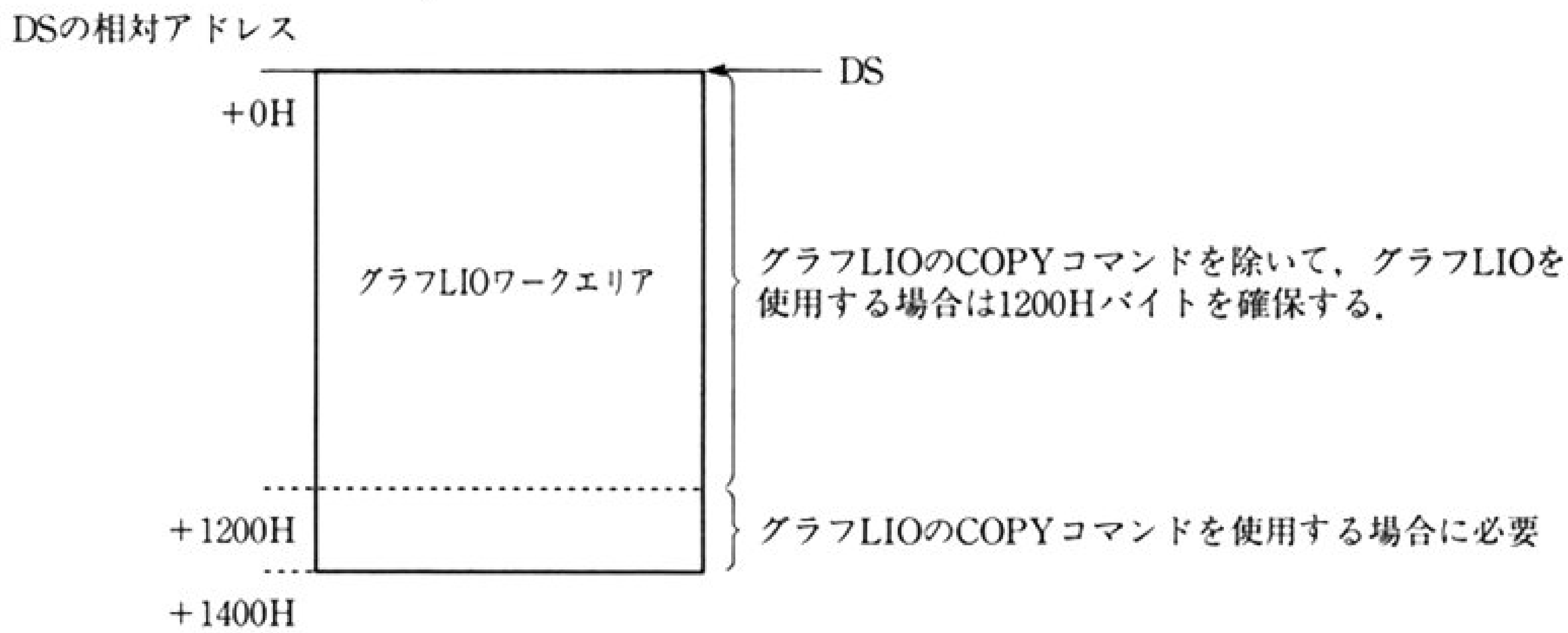
(2) 入力

・内部割り込みコード← 0A0H

・DS ←グラフ LIO ワークエリア(ユーザー UCW)のセグメントベース

グラフ LIO が使用するワークエリアはユーザーが確保する.

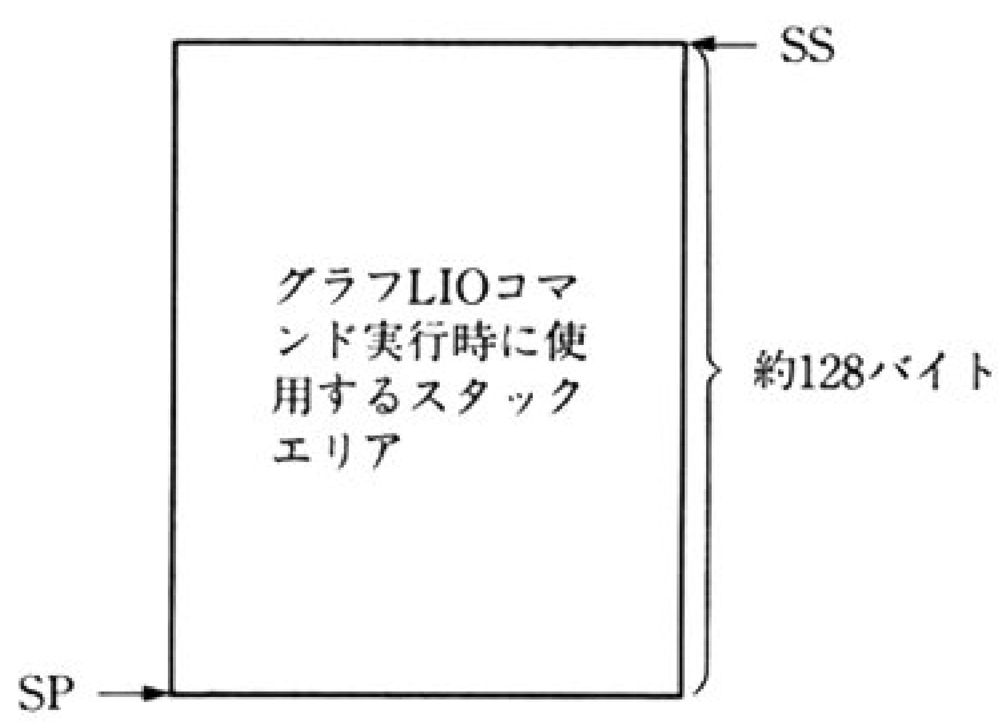
グラフ LIO の COPY コマンドを使用しない場合……1200Hバイト
グラフ LIO の COPY コマンドを使用する場合……1400Hバイト



・SS/SP ←利用者が確保するグラフ LIO スタックエリア

グラフ LIO スタックエリアはユーザーが確保する.

グラフ LIO コマンド実行のために使用するスタックエリアは約128バイト(グラフ LIO 用64バイト，グラフ BIOS 用30バイト，テキスト BIOS 用約32バイト).



(3) 出力

・保証されるレジスタは DS, SS, SP の 3 個のレジスタのみ

・AH ←終了条件

00H：正常終了

5.2　グラフィック画面のモード設定(GSCREEN)

(1) 機能

画面モード，画面スイッチ，アクティブ画面，ディスプレイ画面を設定する．

本コマンドによって，描画領域はアクティブ画面全体となる．

(2) 入力

・内部割り込みコード← 0A1H

・DS ← グラフ LIO ワークエリア(ユーザー UCW)のセグメントベース

　　グラフ LIO ワークエリアの大きさは1200Hバイト．

・SS/SP ←ユーザースタックエリア

　　グラフ LIO スタックエリアの大きさは約128バイト．

・BX ← パラメータリストの先頭オフセットアドレス(パラメータリストはデータセグメント内に設定する)．

・パラメータリスト(詳細は (4) を参照)

+0	+1	+2	+3
画面モード(表示モード)	画面スイッチ	アクティブ画面	ディスプレイ画面

BX ⇒ +0 (～+4)

パラメータ値	画面モード	画面スイッチ(注3)
00H	カラーグラフィックモード	グラフィック表示有 高速書き込みしない
01H	グラフィックモード	グラフィック表示有 高速書き込み
02H	専用高解像度ディスプレイモード	グラフィック表示無 高速書き込み(注4)
03H	専用高解像度カラーディスプレイモード	同　　上
FFH	今までのモード	今までのモード

ディスプレイ画面(注1)：
00H～1FH：ディスプレイ画面の番号
FFH(省略形)：画面モードに変更がない場合は，今までのディスプレイ画面を引き継ぐ．画面モードに変更がある場合はディスプレイ画面を1とする．

アクティブ画面(注2)：
00H～0BH：アクティブ画面の番号
FF(省略形)：画面モードに変更がない場合は，今までのアクティブ画面を引き継ぐ．画面モードに変更がある場合は，アクティブ画面を0とする．

注1：PC-9801／Uは00H～0FH

注2：PC-9801／Uは00H～05H

注3：PC-9801UVでは，拡張グラフィックモード選択時，常に高速書き込みを行う．そのため，書き込みモードの選択は意味を持たない．

注4：PC-9801U／VF／VMでは，画面スイッチに02Hを指定した場合，高速書き込みを行わない．

(3) 出力

・保証されるレジスタは DS, SS, SP のみ

・AH ←終了条件

　　00H：正常終了

　　05H：不正呼び出し(処理しない)

注：画面モード，アクティブ画面，ディスプレイ画面の組合せが不適当な場合は，処理を行わずエラーリターンする．

(4) パラメータリストの詳細

① 画面モード

画面モードは次の4種類がある．

パラメータ	画面モード名称	分解能	色	画面数(注)	使用装置
00H	カラーグラフィックモード	640×200	カラー	2×2対	標準・専用高解像度
01H	グラフィックモード	640×200	モノクロ	6×2対	同　上
02H	専用高解像度ディスプレイモード	640×400	モノクロ	3×2対	専用高解像度
03H	専用高解像度カラーディスプレイモード	640×400	カラー	1×2対	同　上
FFH	省略，今までの画面モードを引継ぐ				

注：PC-9801/Uの場合は1対

② 画面スイッチ

パラメータ	グラフィック画面の表示有無	高速描画有無
00H	グラフィック画面表示　有	普通描画・高速描画　無
01H	グラフィック画面表示　有	高速描画　有
02H	グラフィック画面表示　無	高速描画　有(注)
03H	グラフィック画面表示　無	高速描画　有
FFH	省略，今までの画面スイッチの状態を引継ぐ	

注：PC-9801U/VF/VMでは，画面スイッチに02Hを指定した場合，高速書き込みを行わない．

③ アクティブ画面

画面モード	パラメータ指定範囲		G-VRAM使用法
	PC-9801/U	その他	
カラーグラフィックモード	0～1	0～3	G-VRAMを2つに分割して使用
グラフィックモード	0～5	0～11	G-VRAMを6つに分割して使用
専用高解像度ディスプレイモード	0～2	0～5	G-VRAMを3つに分割して使用
専用高解像度カラーディスプレイモード	0	0～1	G-VRAMすべてを使用

④ ディスプレイ画面

注：PC-9801/Uについては(　)の部分は適用されない．

a) カラーグラフィックモード

パラメータ	表示画面
0，8，(16)	表示しない
1	画面0を表示
2	画面1を表示
(17)	(画面2を表示)
(18)	(画面3を表示)

b）グラフィックモード

パラメータ	表示画面
0，(16)	表示しない
1 (17)	画面0(6)を表示
2 (18)	画面1(7)を表示
3 (19)	画面0(6)と1(7)を合成して表示
4 (20)	画面2(8)を表示
5 (21)	画面0(6)と2(8)を合成して表示
6 (22)	画面1(7)と2(8)を合成して表示
7 (23)	画面0(6)，1(7)，2(8)を合成
8 (24)	表示しない
9 (25)	画面3(9)を表示
10(26)	画面4(10)を表示
11(27)	画面3(9)と4(10)を合成して表示
12(28)	画面5(11)を表示
13(29)	画面3(9)と5(11)を合成して表示
14(30)	画面4(10)と5(11)を合成して表示
15(31)	画面3(9)，4(10)，5(11)を合成して表示

c）専用高解像度ディスプレイモード

パラメータ	表示画面
0，8，(16)	表示しない
1 (17)	画面0(3)を表示
2 (18)	画面1(4)を表示
3 (19)	画面0(3)と1(4)を合成して表示
4 (20)	画面2(5)を表示
5 (21)	画面0(3)と2(5)を合成して表示
6 (22)	画面1(4)と2(5)を合成して表示
7 (23)	画面0(3)，1(4)，2(5)を合成して表示

d）専用高解像度カラーディスプレイモード

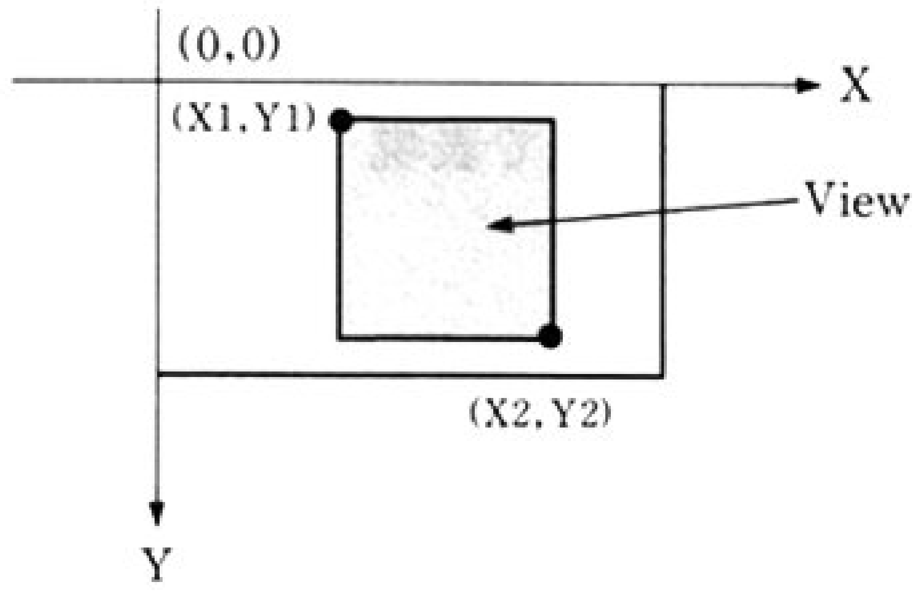
パラメータ	表示画面
0，8，(16)	表示しない
1	画面0を表示
(17)	(画面1を表示)

5.3　描画領域の指定(GVIEW)

(1) 機能

アクティブ画面内の描画領域(View Port：ビューポート)を指定する．またビューポート内の塗りつぶし，外枠の描画を行う．

このコマンドの実行によって，アクティブ画面への図形描画は，ビューポート内にのみ反映されるようになる．



(2) 入力

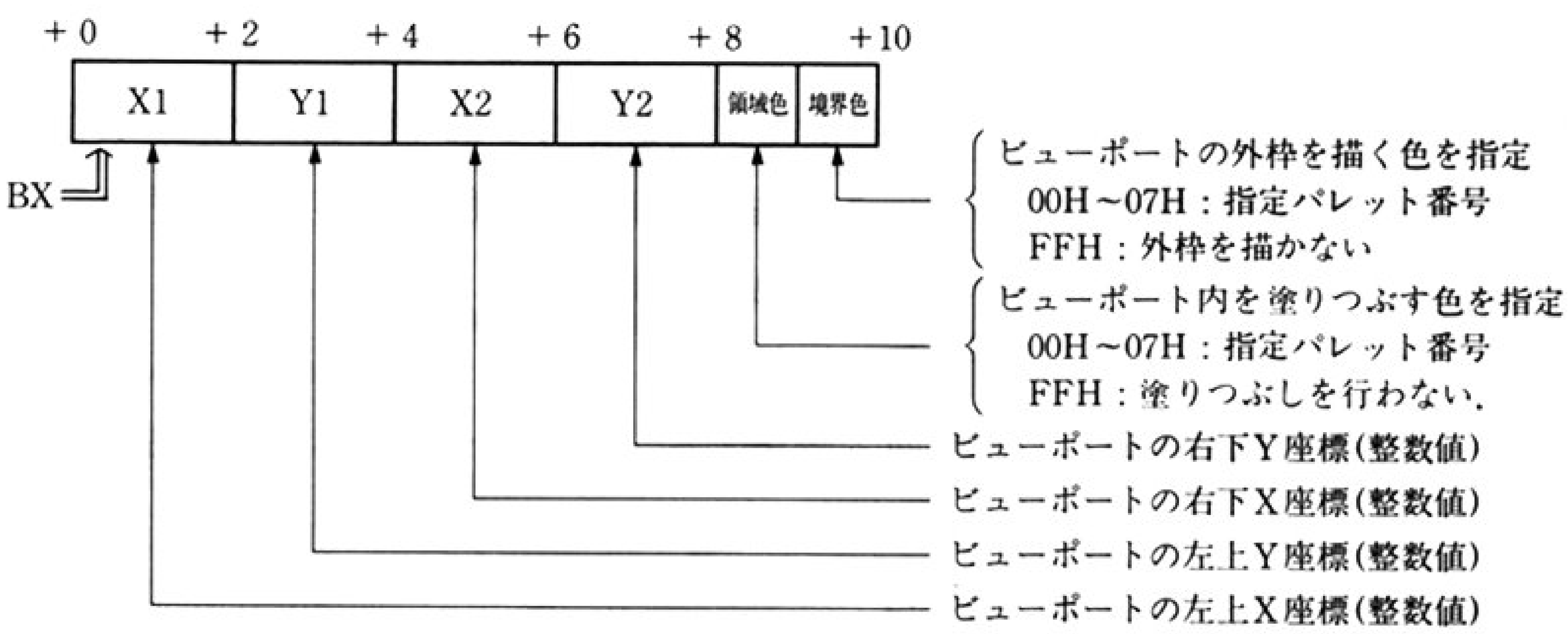
・内部割り込みコード← 0A2H

・DS ← グラフ LIO ワークエリア(ユーザー UCW)のセグメントベース
　　グラフ LIO ワークエリアの大きさは1200Hバイト．

・SS/SP ← LIO スタックエリア
　　グラフ LIO スタックエリアの大きさは約128バイト．

・BX ← パラメータリストの先頭オフセットアドレス(パラメータリストはデータセグメント内に設定する)

・パラメータリスト



注：X1＜X2，Y1＜Y2の関係をもつこと．
　　(X1，Y1)，(X2，Y2)はアクティブ画面上の座標であること．

(3) 出力

・保証されるレジスタはDS, SS, SPの3個のレジスタのみ．

・AH←終了条件

　　00H：正常終了

　　05H：不正呼び出し

(4) グラフLIOで使用する座標系

① 論理座標系

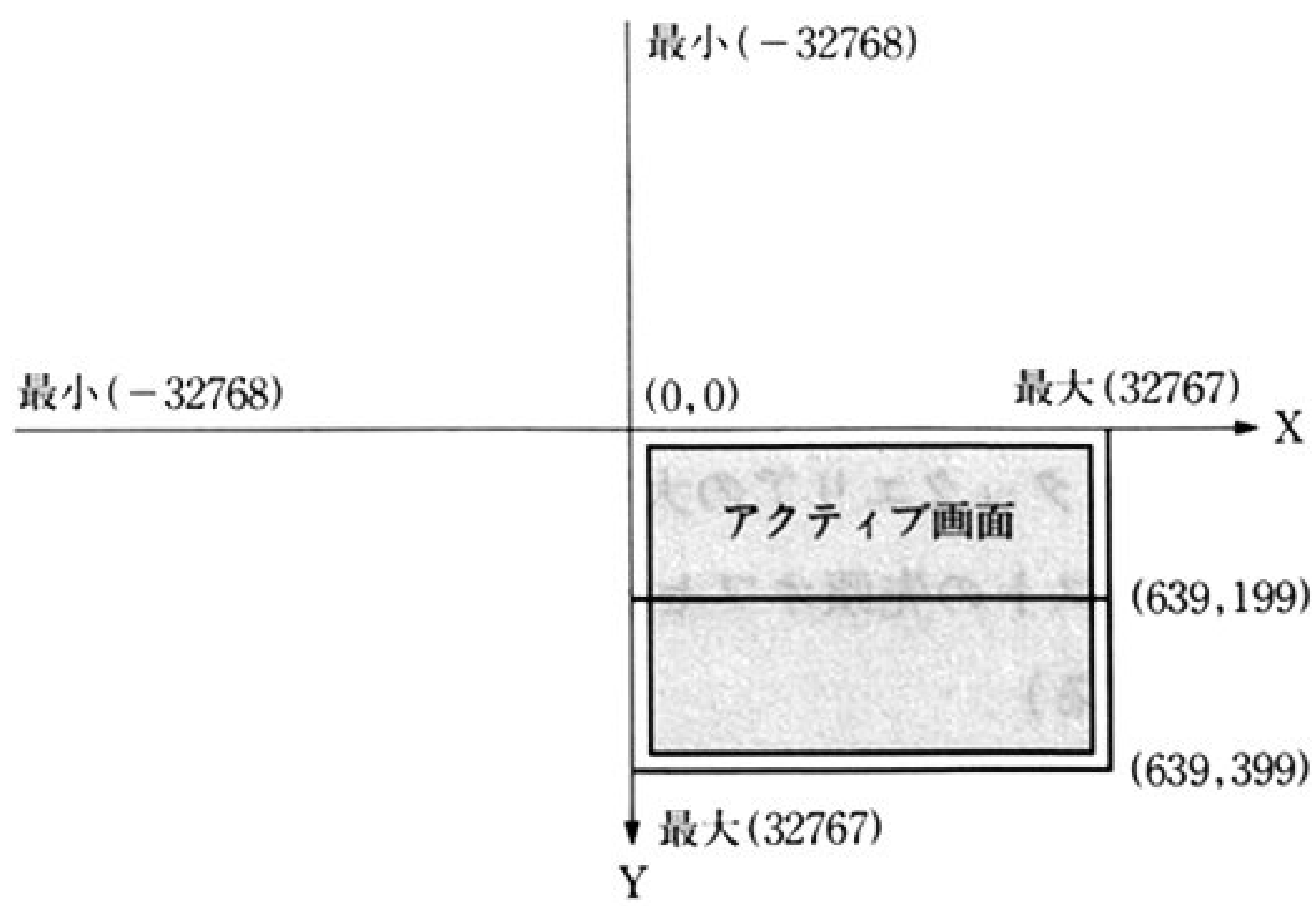
X軸　$-32768 \leqq X \leqq 32767$
Y軸　$-32768 \leqq Y \leqq 32767$
} の整数値で表現

② アクティブ画面領域

$0 \leqq X \leqq 639$

$0 \leqq Y \leqq 199$または399

③ 実際に描画が行われ，表示が可能な領域はアクティブ画面内である．



(5) カラー指定

① パレット番号

図形描画時のカラー指定は，パレット番号とよぶ論理的な色で行う．パレット番号は0から7までの正整数の8種類がある．パレット番号には，絶対色に対応する表示色コードを指定することによって，パレット番号が表わす色が定まる．

② 表示色コード

表示色コードは表示色を表わし，正整数で表現する．次のように対応している．

　0—黒，1—青，　2—赤，3—紫

　4—緑，5—水色，6—黄，7—白

③ モノクロモードの場合

　パレット番号0 ————————黒

　パレット番号0以外　————白

を指定されたものとして，描画が行われる．

5.4　背景色等の指定(GCOLOR 1)

(1) 機能

バックグラウンドカラー，ボーダーカラー，フォアグラウンドカラーを指定する．

バックグラウンドカラーとは，グラフィック画面の地の色のことで，この命令実行後 GCLS 命令によって画面をクリアすると，この色によって画面が塗り変えられる．また，以後 GPSET 命令を色指定なしで実行すると，この色が採用される．

ボーダーカラーとは，グラフ LIO が制御可能なディスプレイ画面の外側の色のことである．ただし，専用高解像度ディスプレイ接続時は意味がない．

フォアグラウンドカラーとは，図形描画においてパレット番号省略時に使用される色のことである．

(2) 入力

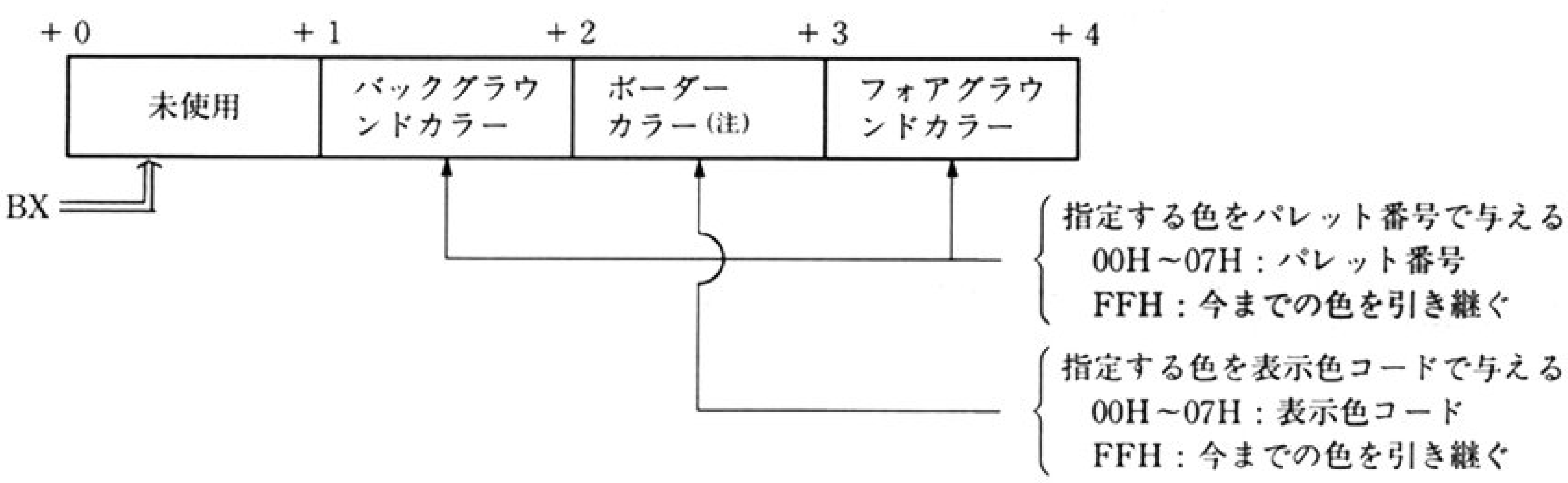
・内部割り込みコード←0A3H

・DS← グラフ LIO ワークエリアのセグメントベース
　　グラフ LIO ワークエリア←領域の大きさは1200Hバイト

・SS/SP ←グラフ LIO スタックエリアの指定
　　グラフ LIO スタックエリア←領域の大きさは約128バイト

・BX← パラメータリストの先頭オフセットアドレス(パラメータリストはデータセグメント内に設定)

・パラメータリスト



注：専用高解像度ディスプレイの場合は常に00Hとして扱われる．

(3) 出力

・保証されるレジスタは DS, SS, SP の3個のレジスタのみ．

・AH←終了条件
　　00H：正常終了

5.5　パレット番号と表示色コードの対応(GCOLOR 2)

(1) 機能

パレット番号と表示色コードを対応させ，パレット番号で表わす色を定義する．

(2) 入力

・内部割り込みコード← 0A4H

・DS ←　グラフ LIO ワークエリアのセグメントベース

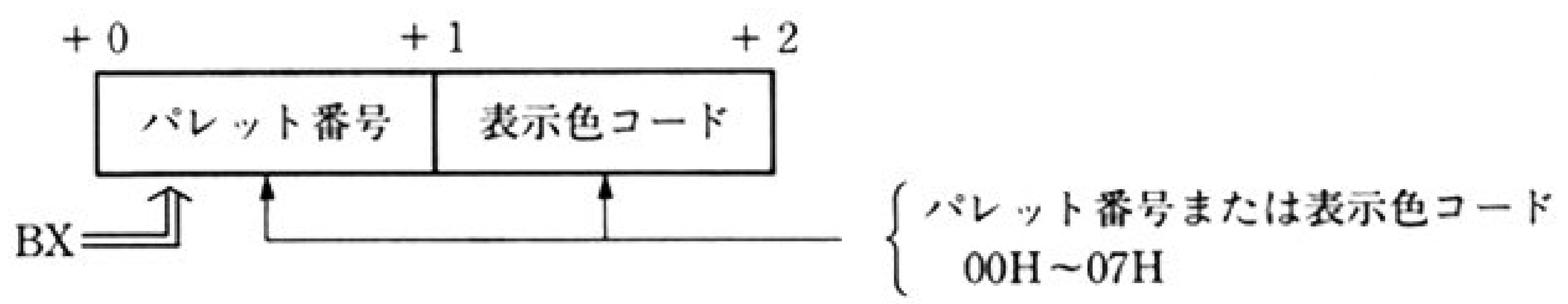
　　　　グラフ LIO ワークエリアの大きさは1200Hバイト

・SS/SP ←グラフ LIO スタックエリアの指定

　　　　グラフ LIO スタックエリアの大きさは約128バイト

・BX ←　パラメータリストの先頭オフセットアドレス(パラメータリストはデータセグメント内に設定する)

・パラメータリスト



注：1つのパレット番号に複数の表示色コードを指定することはできない．
パレット番号の対応する表示色コードを変更した場合は，すでに描画済の図形の表示色も，変更した表示色になる．

(3) 出力

・保証されるレジスタはDS, SS, SPの3個のレジスタのみ．

・AH ←終了条件

　　00H：正常終了

5.6　描画領域の塗りつぶし(GCLS)

(1) 機能

アクティブ画面内の描画領域を，バックグラウンドカラーの表示色で塗りつぶす．

(2) 入力

・内部割り込みコード← 0A5H

・DS ←　グラフ LIO ワークエリアのセグメントベース

　　　　グラフ LIO ワークエリアの大きさは1200Hバイト．

・SS/SP ←グラフ LIO スタックエリアの指定

　　　　グラフ LIO スタックエリアの大きさは約128バイト．

(3) 出力

・保証されるレジスタはDS, SS, SPの3個のレジスタのみ.

・AH←終了条件

　　00H：正常終了

5.7 ドットの書き込み(GPSET)

(1) 機能

指定の座標に，指定の色で点を打つ(描く).

色はパレット番号で指定する.

(2) 入力

・内部割り込みコード←0A6H

・DS← グラフLIOワークエリアのセグメントベース

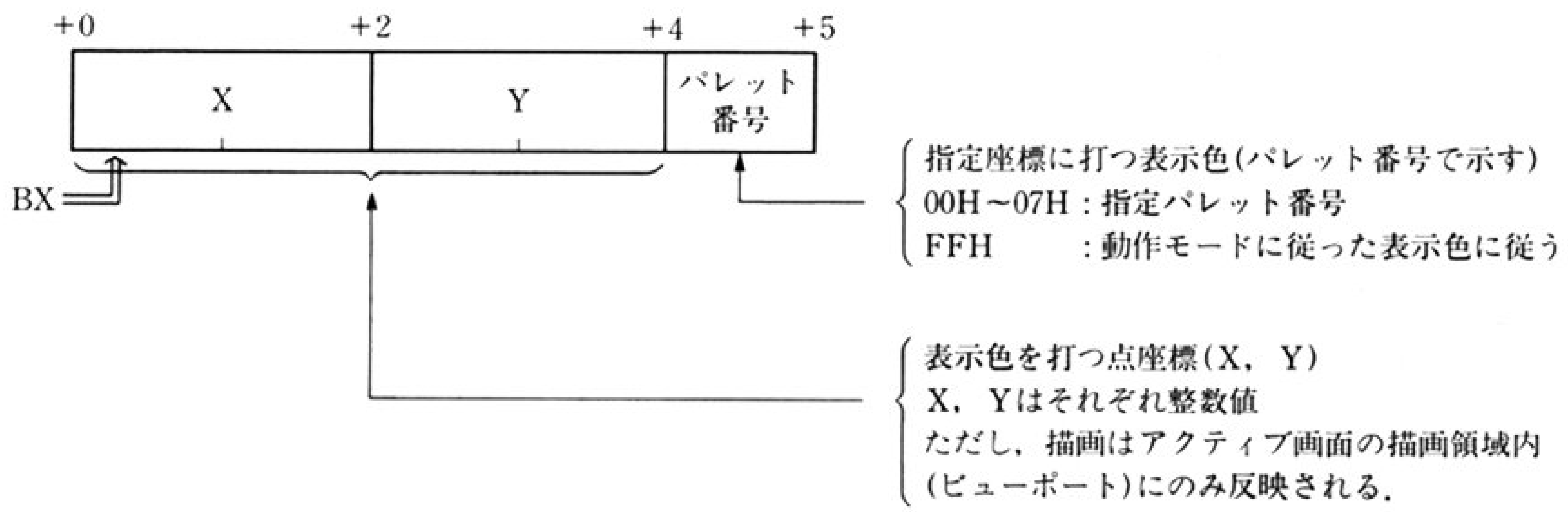
　　グラフLIOワークエリアの大きさは1200Hバイト

・SS/SP←グラフLIOスタックエリアの指定

　　グラフLIOスタックエリアの大きさは約128バイト

・BX← パラメータリストの先頭オフセットアドレス(パラメータリストはデータセグメント内に設定する)

・パラメータリスト



・AH←動作モードの指定

　　01H：表示色(パレット番号)省略時，フォアグラウンドカラーのパレット番号を使用する.

　　02H：表示色(パレット番号)省略時，バックグラウンドカラーのパレット番号を使用する.

(3) 出力

・保証されるレジスタはDS, SS, SPの3個のレジスタのみ.

・AH←終了条件

00H：正常終了

5.8 直線，矩形の描画(GLINE)

(1) 機能

指定された2点を結ぶ線分，または，この線分を対角線とする矩形を描画する．PC-9801以外の機種では，矩形内を塗りつぶすこともできる．

(2) 入力

・内部割り込みコード←0A7H

・DS← グラフLIOワークエリアのセグメントベース

グラフLIOワークエリアの大きさは1200Hバイト

・SS/SP←グラフLIOスタックエリアの指定

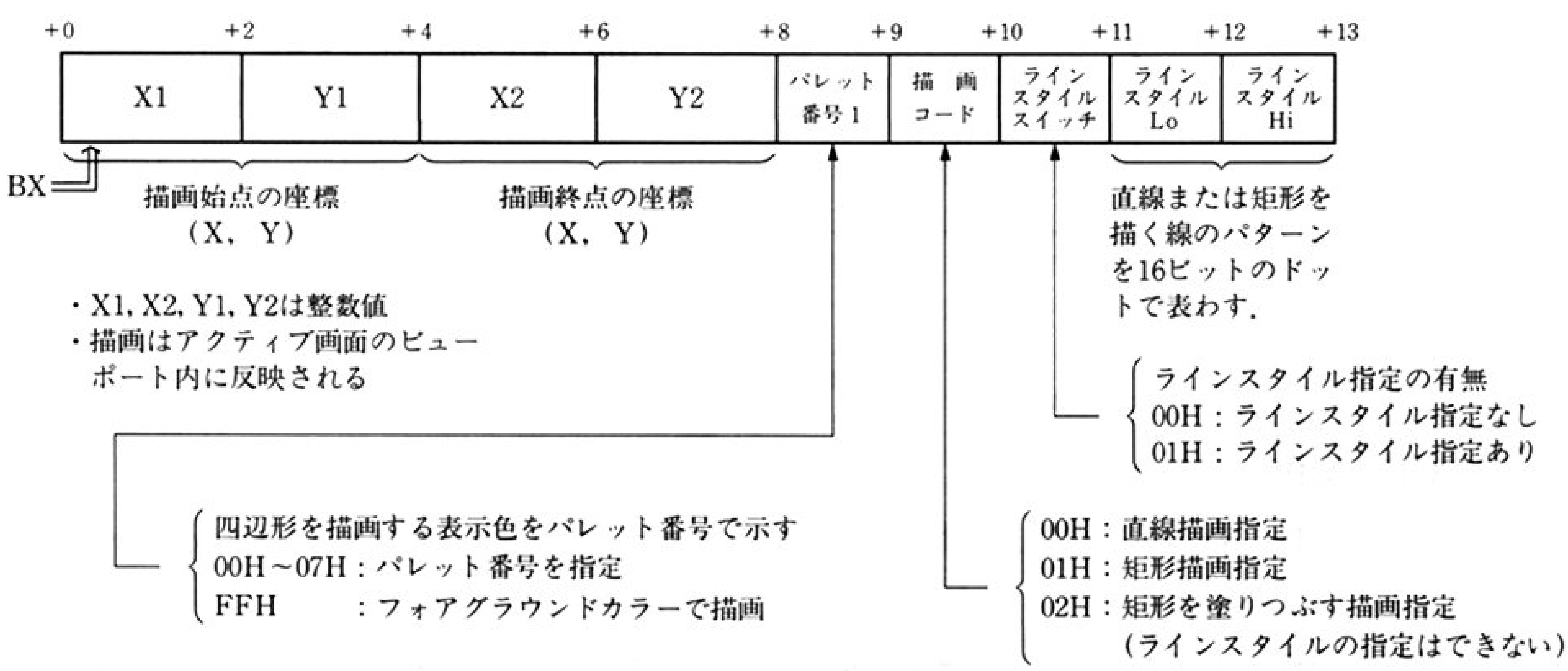
グラフLIOスタックエリアの大きさは約128バイト

・BX← パラメータリストの先頭オフセットアドレス(パラメータリストはデータセグメント内に設定する)

・タイルパターン格納域

・パラメータリスト

① PC-9801の場合



② PC-9801E/F/M/U/UV/VF/VM の場合

+0	+2	+4	+6	+8	+9	+10	+11	+12	+13	+14	+16
X1	Y1	X2	Y2	パレット番号1	描画コード	スイッチ	パレット番号2	ラインスタイルHi	タイルパターン長	タイルパターンオフセット	タイルパターンベース

+14: オフセットアドレス　+16: セグメントベースアドレス
(0000H～FFFFH)

(タイルパターン格納域)
タイルパターン格納域の形式は「5.11 GPAINT2」を参照すること.
(描画コードが02Hのときのみ有効)

+10（スイッチ）:
ラインスタイル, 四辺形塗りつぶし色, タイルパターンの指定スイッチ
00H：ラインスタイル, 四辺形塗りつぶし色, タイルパターンの指定なし
01H：ラインスタイルまたは四辺形塗りつぶし色の指定あり
02H：タイルパターン指定あり
(描画コードが02Hで, 四辺形塗りつぶし色もタイルパターンも指定しない場合, 四辺形の内部は四辺形の描画色で塗りつぶされる.)

+11（パレット番号2）:
四辺形内部の塗りつぶし色
00H～07H：指定のパレット番号で四辺形の内部を塗りつぶす
(描画コードが02Hのときのみ有効)
描画コードが02H以外の場合はラインスタイルLoとなる

+13（タイルパターン長）:
タイルパターン長
00H～FFH：
タイルパターン格納域長
(描画コードが02Hのときのみ有効)

注：特に説明のない部分はPC-9801と同じ

(3) 出力

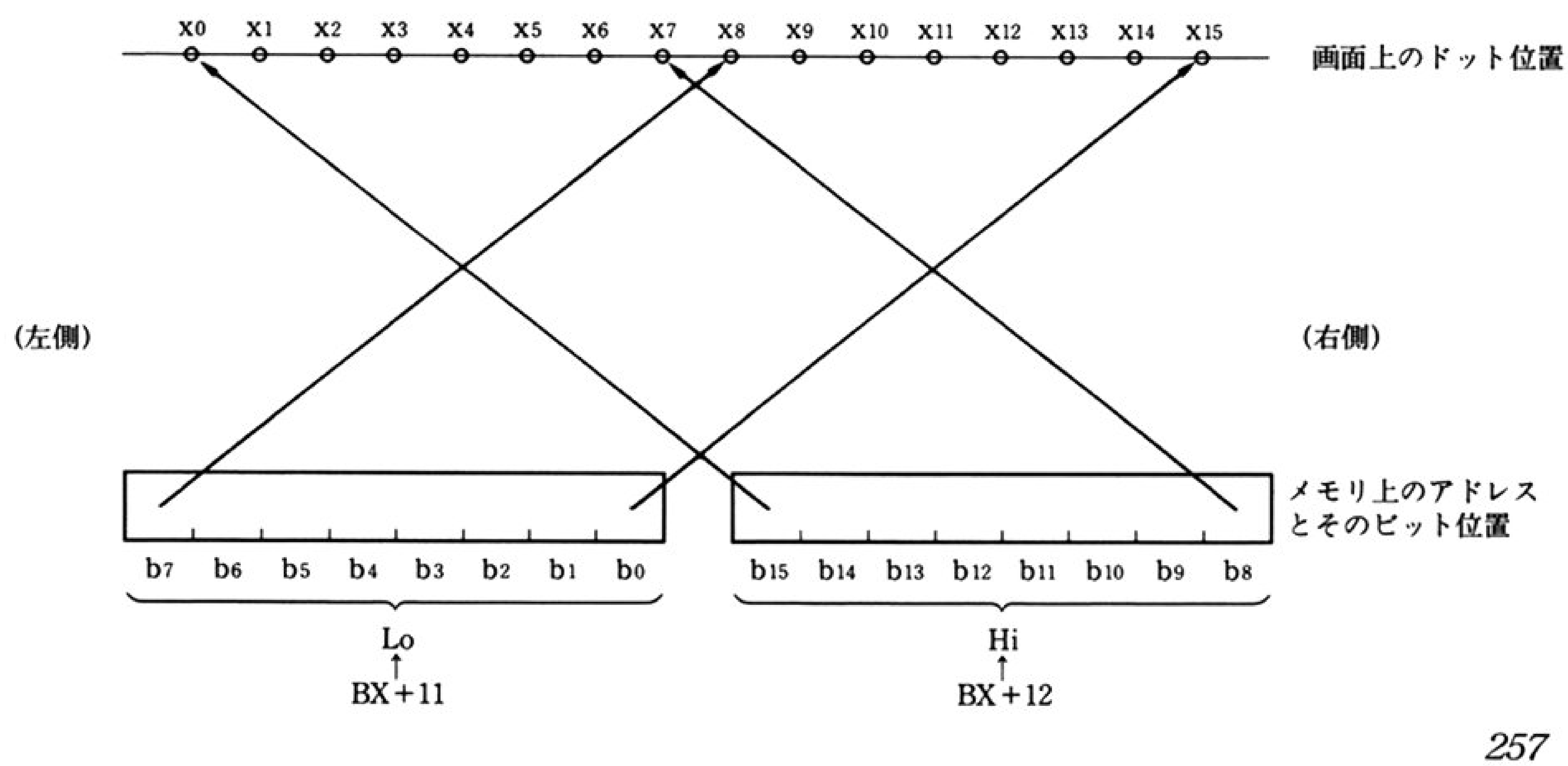
・保証されるレジスタはDS, SS, SPの3個のレジスタのみ.

・AH←終了条件

00H：正常終了

(4) ラインスタイルの表現

BX＋11 (Lo), BX＋12 (Hi)で表現されるビット位置と, ディスプレイ上に表現(VRAM上)されるドット位置との関係を次図に示す. ビットが1ならばドットが打たれる. 指定がないと, FFFFHとみなす.



5.9　円，楕円の描画(GCIRCLE)

(1) 機能

指定された中心点，X方向半径，Y方向半径をもとに，楕円または円を描画する．

開始点，終了点を指定することにより，円弧，または扇形を描画することができる．

PC-9801以外の機種では，円，楕円，円弧，扇形の内部を塗りつぶすことができる．

(2) 入力

・内部割り込みコード← 0A8H

・DS ← グラフ LIO ワークエリアのセグメントベース

　　グラフ LIO ワークエリアの大きさは1200Hバイト

・SS/SP ←グラフ LIO スタックエリア

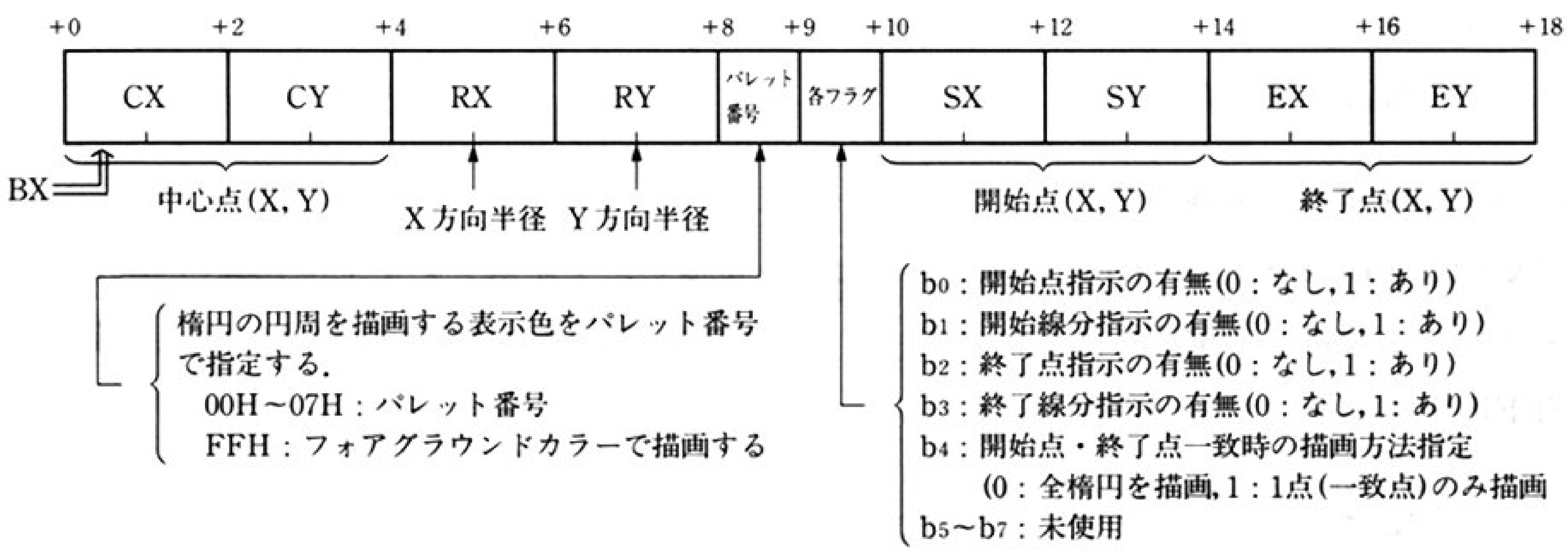
　　グラフ LIO スタックエリアの大きさは約128バイト

・BX ← パラメータリストの先頭オフセットアドレス(パラメータリストはデータセグメント内に設定する)

・タイルパターン格納域

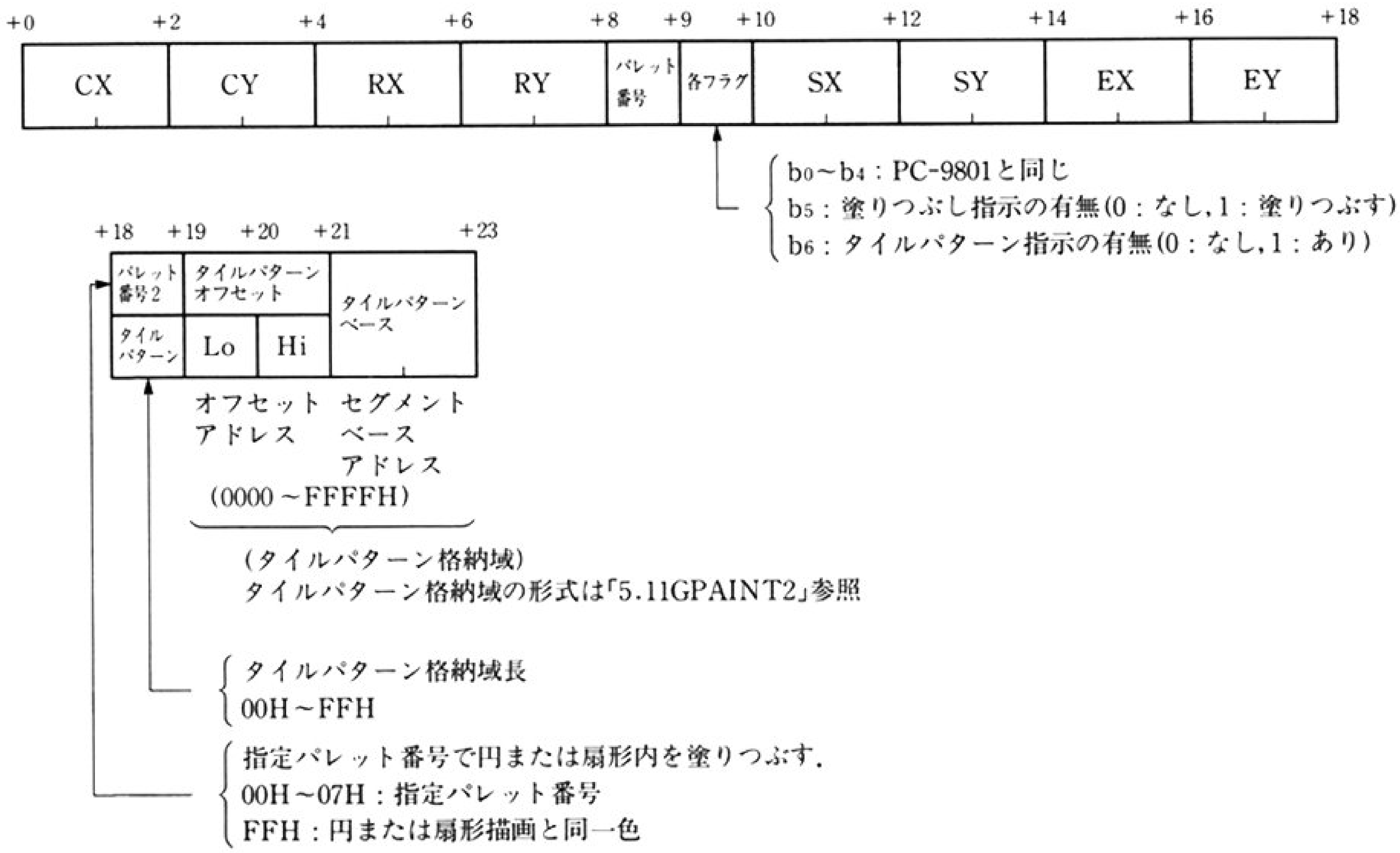
・パラメータリスト

① PC-9801の場合



注：描画は，アクティブ画面のビューポート内にのみ反映される．
　　開始点，終了指示の指定がない場合は，開始点，終了点を(CX＋RX, CY)とみなして処理する．
　　描画は，開始点から左回りに，終了点まで行われる．
　　描画する点の座標が整数値で表わせない場合は，その時点でエラーリターンする．
　　開始点，終了点は，描画する楕円上の点でなくてはいけない．理論的に求めた値を四捨五入した値が座標になる．
　　CX, CY, RX, RY, SX, SY, EX, EYは整数値である．

② PC-9801E/F/M/U/UV/VF/VM の場合



注：円弧(全円ではない)を描くよう開始．終了座標を指定し，塗りつぶし指示ありとした場合には開始，
終了線分指示(b_1,b_3)の指定にかかわらず，扇形を描画し，その内部を塗りつぶす．
全円を描画する場合には，(開始，終了座標の指定(b_0,b_2)があり，それらが互に等しく，描画方法指定(b_4)が0の場合も含む)開始，終了線分の描画は，指定に従う．
特に説明のない部分はPC-9801と同じ．

(3) 出力

・保証されるレジスタはDS, SS, SPの3個のレジスタのみ．

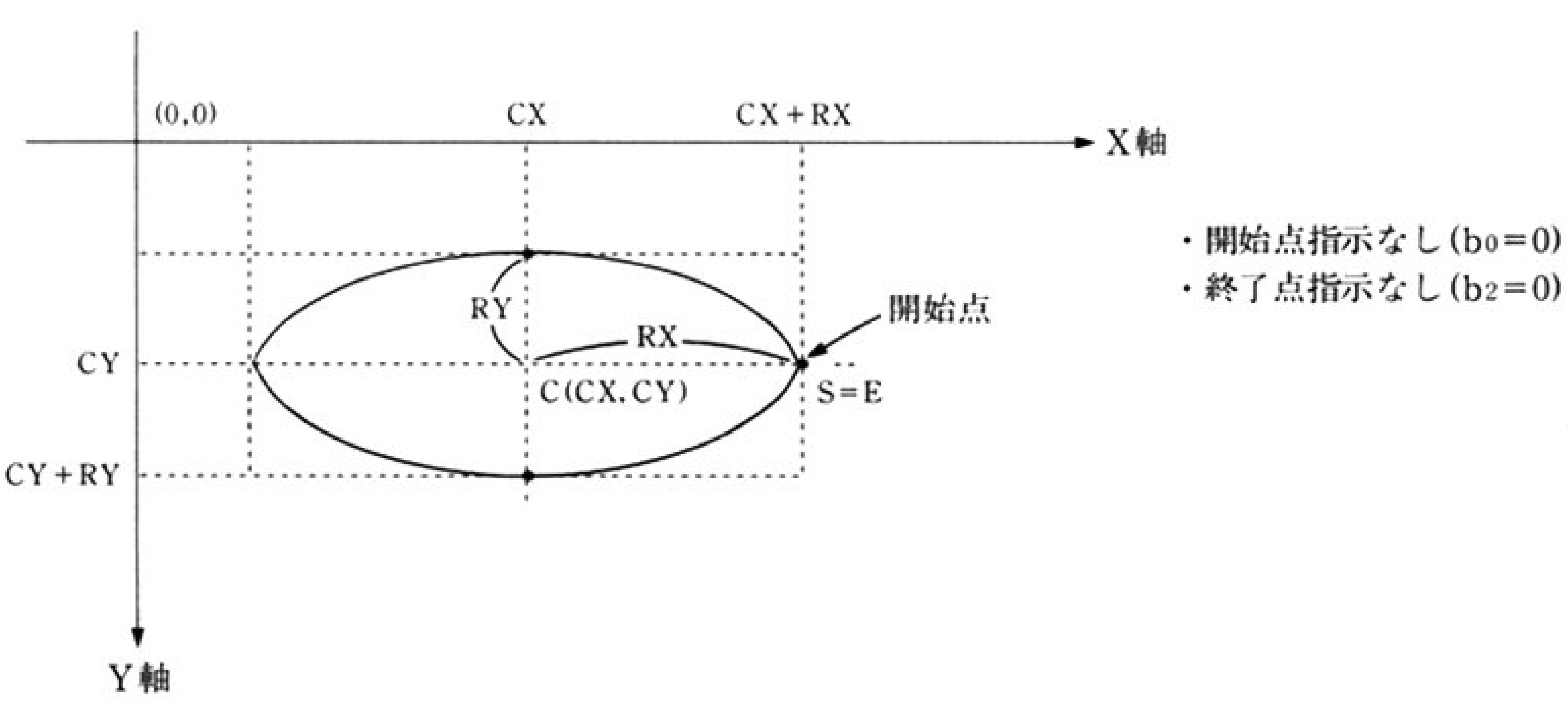
・AH ←終了条件

00H：正常終了

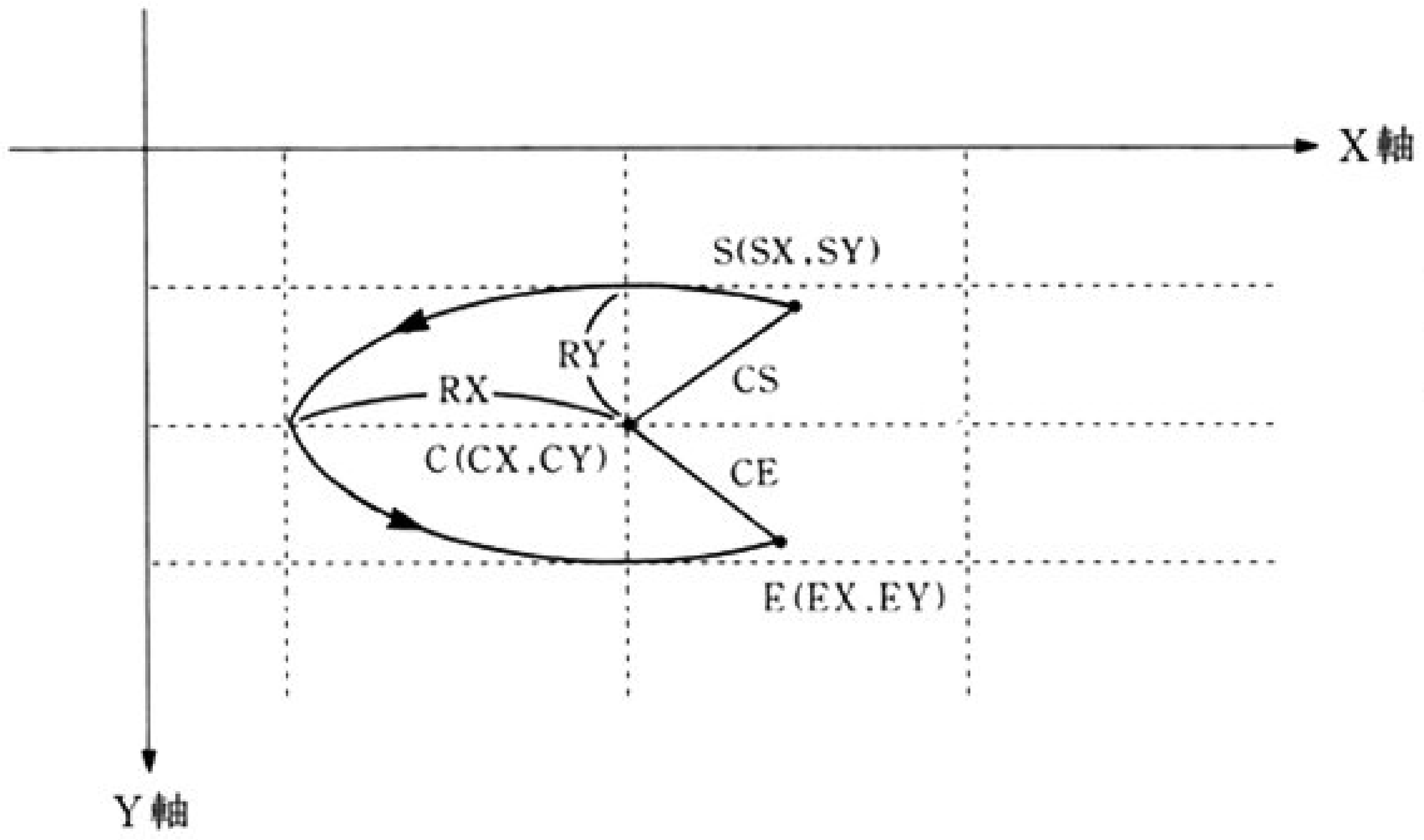
06H：演算オーバーフロー

(4) パラメータの説明

① 楕円(描画開始点，終了点を指定しない場合)

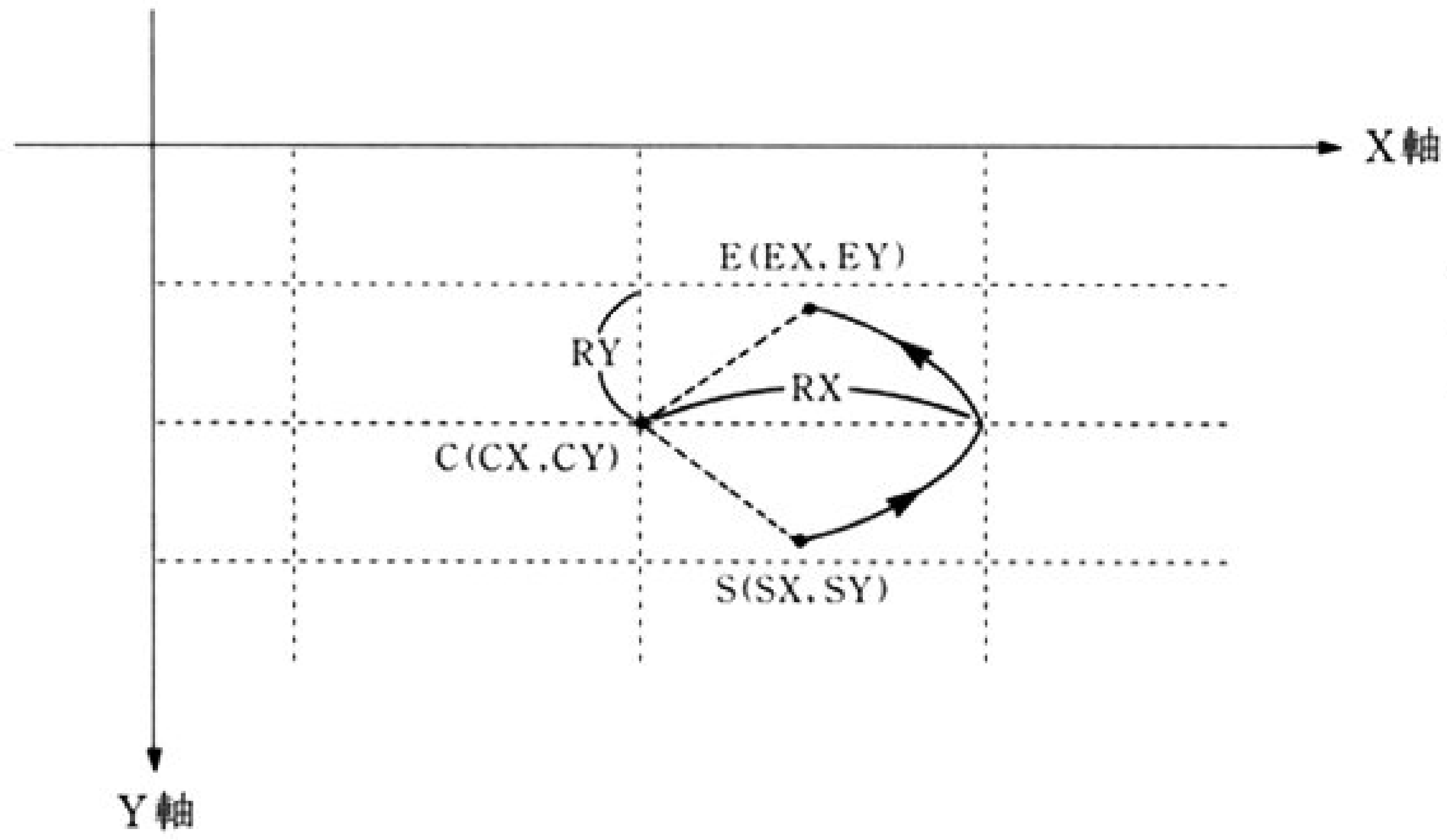


② 開始点Ｓ，終了点Ｅ，開始線分 CS，終了線分 CE の意味



・CS：開始線分あり($b_1=1$)
・CE：終了線分あり($b_3=1$)
・開始点，終了点指示あり($b_0=b_2=1$)

③ 弧の描画



・CS：開始線分なし($b_1=0$)
・CE：終了線分なし($b_2=0$)
・S(開始点)，E(終了点)指定あり
($b_0=b_2=1$)

5.10　指定色による塗りつぶし(GPAINT1)

(1) 機能

指定した点と境界色で決定される領域を，指定の色(領域色になる)で塗りつぶす．

(2) 入力条件

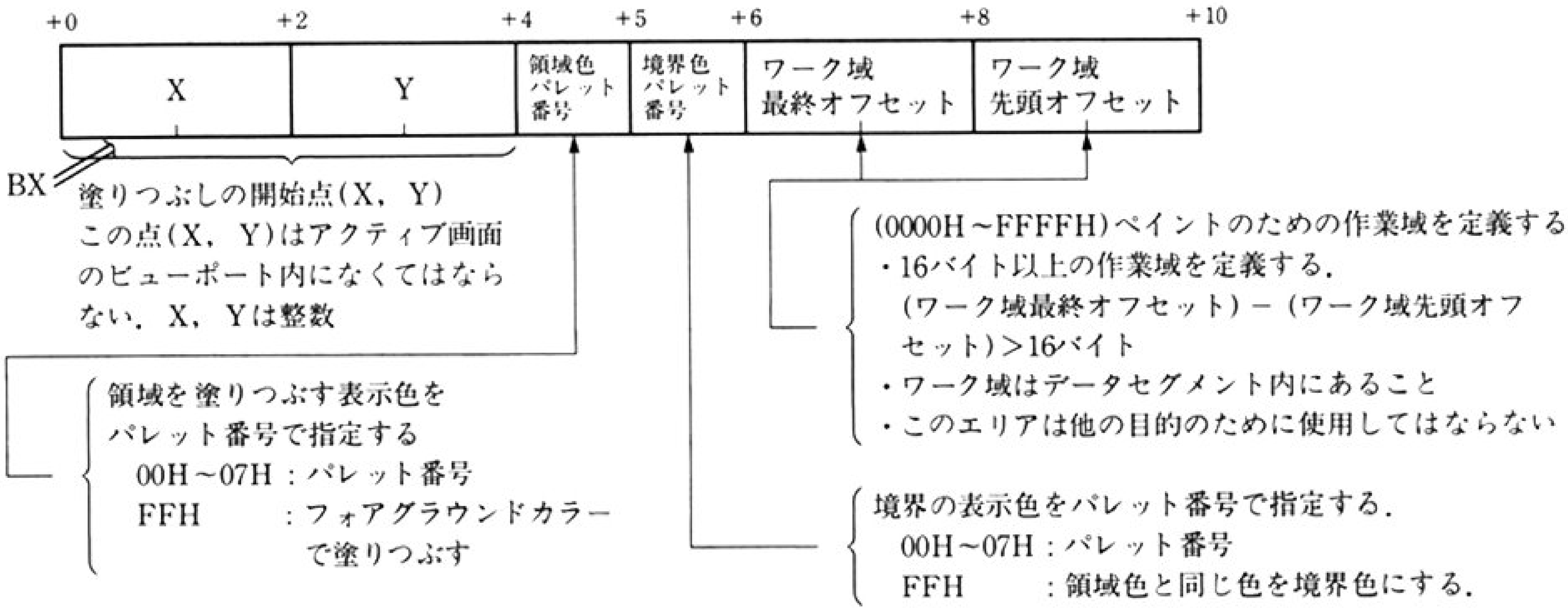
・内部割り込みコード← 0A9H

・DS ← グラフ LIO ワークエリアのセグメントベース
　グラフ LIO ワークエリアの大きさは1200Hバイト．

・SS/SP ←グラフ LIO スタックエリアの指定
　グラフ LIO スタックエリアの大きさは約128バイト．

・BX ← パラメータリストのオフセットアドレス(パラメータリストはデータセグメント内に設定する)

・パラメータリスト



ペイントのための作業域のアドレス指定はパラメータリストで行う(領域はデータセグメント内にあること)．

注：ワーク域は十分大きくとる必要がある．

GPAINT1でワーク域を使い切ると，使い切った時点で処理を中断し，エラーリターンする．

描画はアクティブ画面のビューポート内にのみ反映される．

(3) 出力

・保証されるレジスタはDS, SS, SPの3個のレジスタのみ．

・AH←終了条件

00H：正常終了

05H：不正呼び出し

07H：ワーク域不足のため，処理中断

5.11　タイルパターンによる塗りつぶし(GPAINT2)

(1) 機能

指定した点と境界色で決定される領域を，指定のタイルパターンで塗りつぶす．

(2) 入力

・内部割り込みコード←0AAH

・DS←　グラフLIOワークエリアのセグメントベース

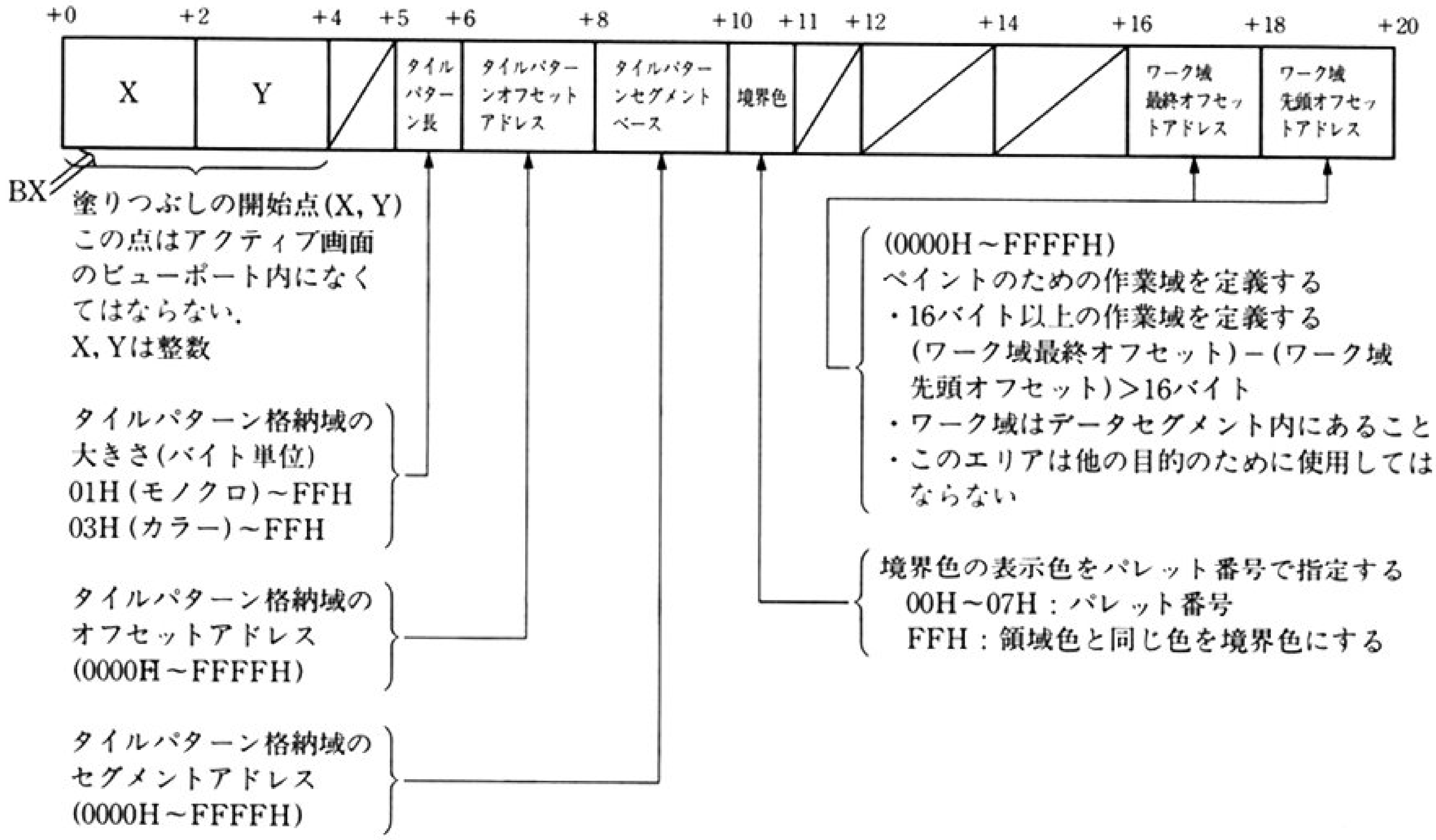
グラフLIOワークエリアの大きさは1200Hバイト．

・SS/SP←グラフLIOスタックエリアの指定

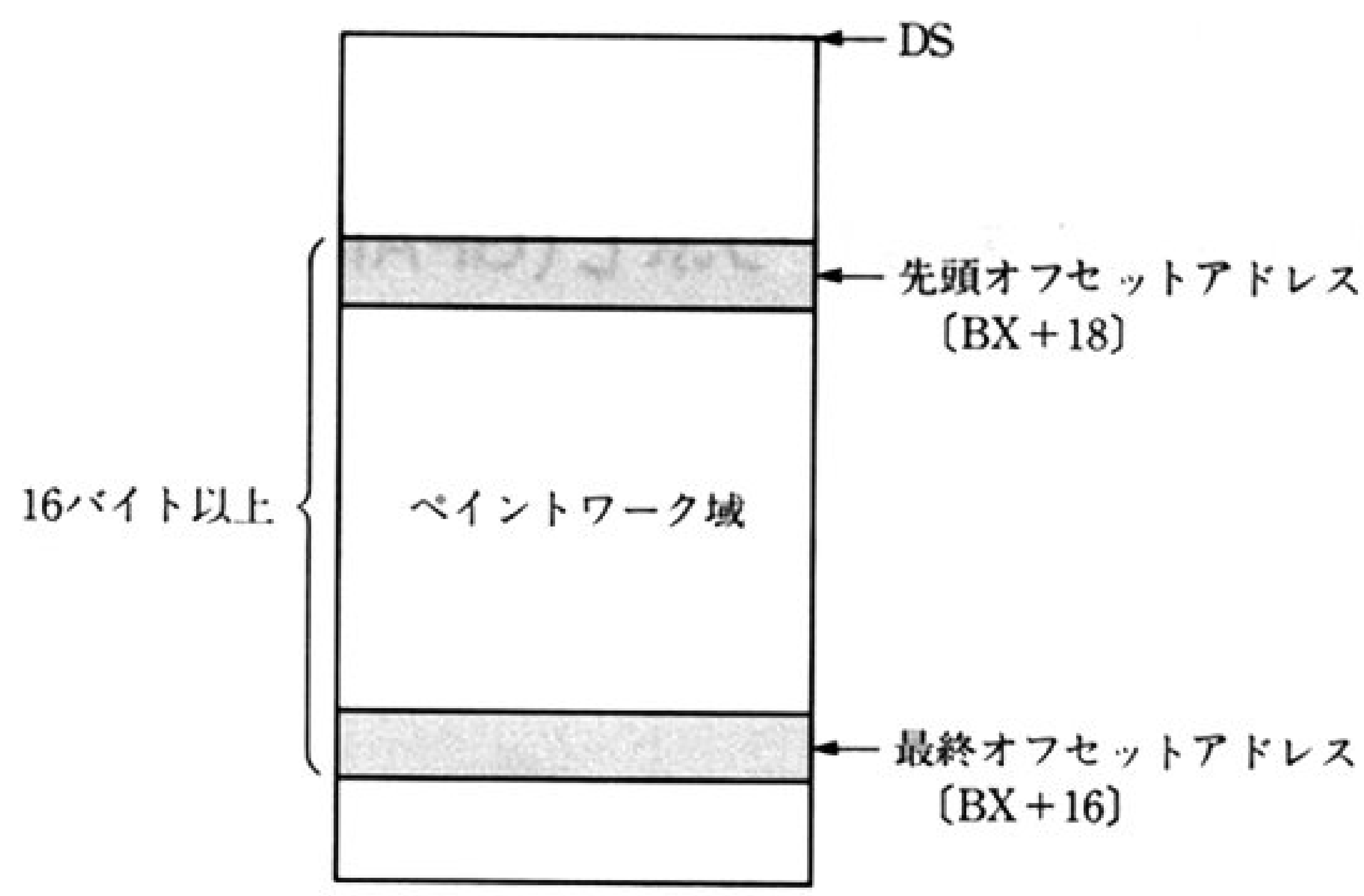
グラフLIOスタックエリアの大きさは約128バイト．

・BX ← パラメータリストの先頭オフセットアドレス（パラメータリストはデータセグメント内に設定する）

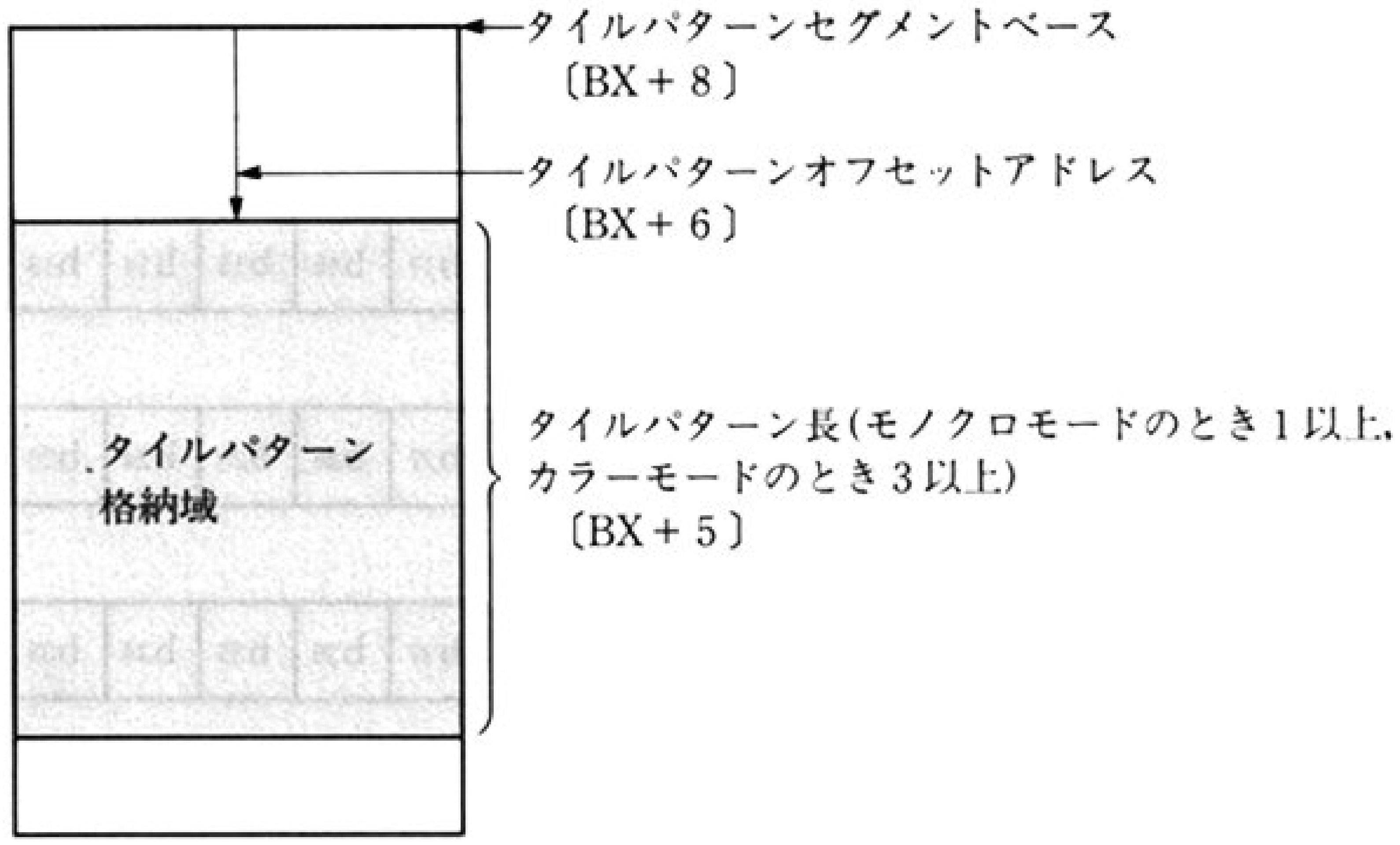
・パラメータリスト



・ペイントのための作業域（ワーク域）のアドレス指定はパラメータリストで行う（領域はデータセグメント内にあること）.



・タイルパターン格納域のアドレス指定はパラメータリストで行う．



注：タイルパターン長は画面モードがモノクロモードのとき1以上，カラーモードのとき3以上必要である．そうでない場合には，処理を行わずエラーリターンする．

(3) 出力

・保証されるレジスタはDS, SS, SPの3個のレジスタのみ．

・AH ←終了条件

00H：正常終了

05H：不正呼び出し

07H：ワーク域不足のため，処理中断

(4) タイルパターンの説明

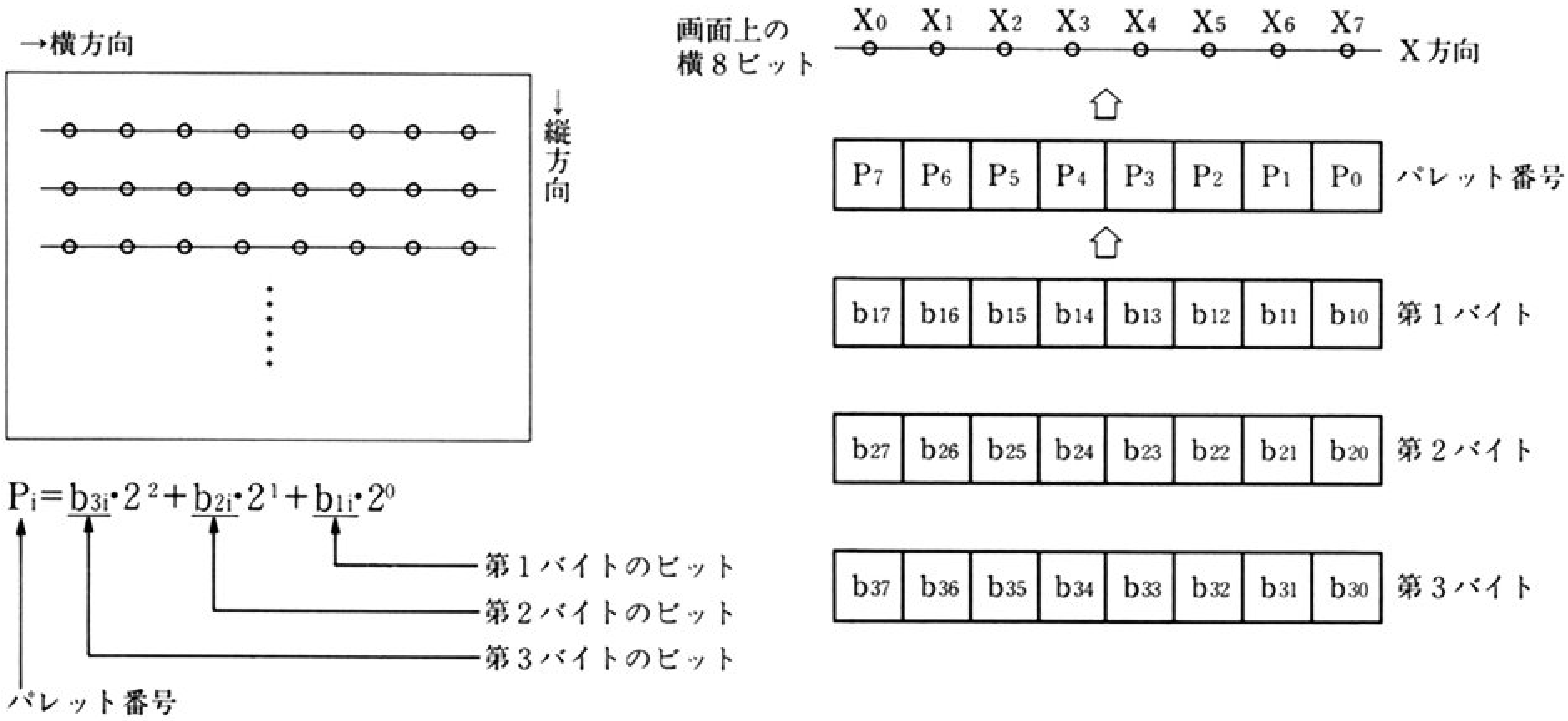
タイルパターンの格納域に格納するタイルパターン形式は次のようになる．

① 画面モードがカラーの場合

タイルパターンは，横8ドットを一組に，縦方向に必要な数量分だけ，横8ドットごとに定義したドットの集りからなる．そして，この基本パターンによって，指定されたビューポートの開始点から埋めてゆく．実際の描画は，埋められたパターンの中の指定された領域についてのみ反映される．

カラーの場合は，各ドットごとにパレット番号によって表示色が定義される．各ドットに対応する表示色を定義するパレット番号は次図のようになる．

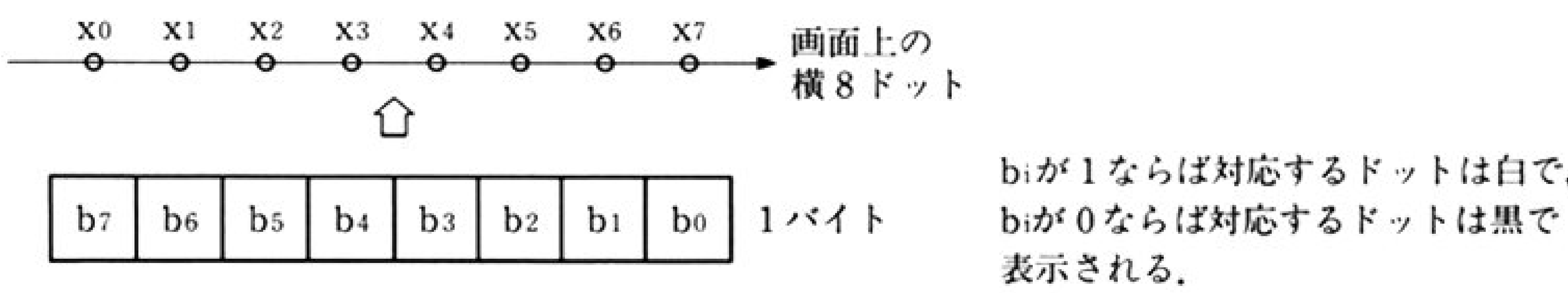
画面上の横8ドットが，次図のように3バイトのビットごとに対応し，このビット情報によって対応するドットのパレット番号を表わす．



② 画面モードがモノクロの場合

タイルパターンは，横8ドットの白・黒表示を一組に，縦方向に必要な数量分だけ，横8ドットごとに定義したドットの集りからなる．

横8ドットの白・黒表示は1バイトの8ビット情報で表わす)



カラーディスプレイに対しては背景色によって白・黒に対応する2色が決まる．

③ タイルパターン格納域のデータ表現($X^R{}_i$：16進数1桁を表わす)

a) カラーモードの場合

$\underbrace{X^1_{11}X^0_{11}}_{第1バイト}\ \underbrace{X^1_{21}X^0_{21}}_{第2バイト}\ \underbrace{X^1_{31}X^0_{31}}_{第3バイト}$ (第1列の横8ドットを表わす)　$\underbrace{X^1_{12}X^0_{12}}_{第1バイト}\ \underbrace{X^1_{22}X^0_{22}}_{第2バイト}\ \underbrace{X^1_{32}X^0_{32}}_{第3バイト}$ (第2列の横8ドットを表わす)　……　$\underbrace{X^1_{1n}X^0_{1n}}_{第1バイト}\ \underbrace{X^1_{2n}X^0_{2n}}_{第2バイト}\ \underbrace{X^1_{3n}X^0_{3n}}_{第3バイト}$ (第n列の横8ドットを表わす)

b) モノクロモードの場合

$\underbrace{X^1_1X^0_1}_{第1列}\ \underbrace{X^1_2X^0_2}_{第2列}\ \cdots\cdots\ \underbrace{X^1_nX^0_n}_{第n列}$　それぞれの横8ドットを表わす．

④ タイルパターンの描画位置

タイルをはりつめるのは，ビューポートの基点(左上)から始まる．

5.12　描画情報の格納(GGET)

(1) 機能

指定領域の描画情報を，指定の格納域へ格納する．

(2) 入力条件

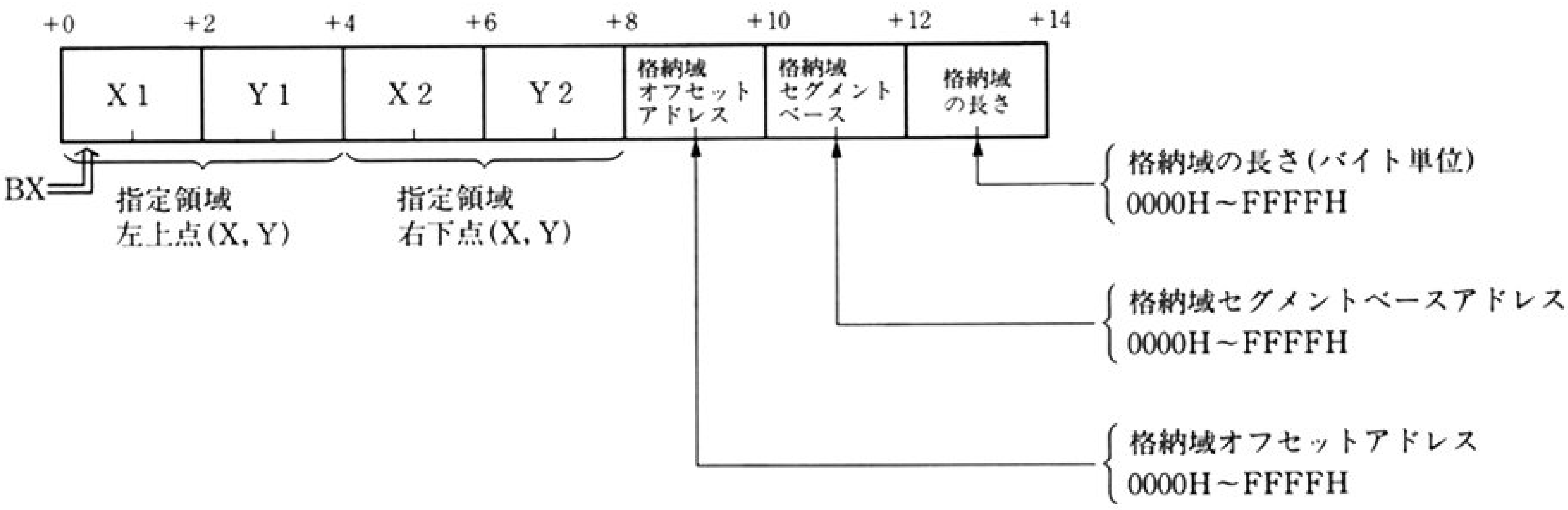
・内部割り込みコード← 0ABH

・DS ← グラフ LIO ワークエリアのセグメントベース
　グラフ LIO ワークエリアの大きさは1200Hバイト

・SS/SP ←グラフ LIO スタックエリアの指定
　グラフ LIO スタックエリアの大きさは約128バイト

・BX ← パラメータリストの先頭オフセットアドレス(パラメータリストはデータセグメント内に設定する)

・パラメータリスト



① 指定する座標の条件

(X 1, Y 1), (X 2, Y 2)はアクティブ画面上のビューポート内にあること．

X 2 ≧ X 1, Y 2 ≧ Y 1 であること．

X, Y は整数値．

② 格納域の指定条件(¥：整数の割り算の商(余り切り捨て)，・：乗算)

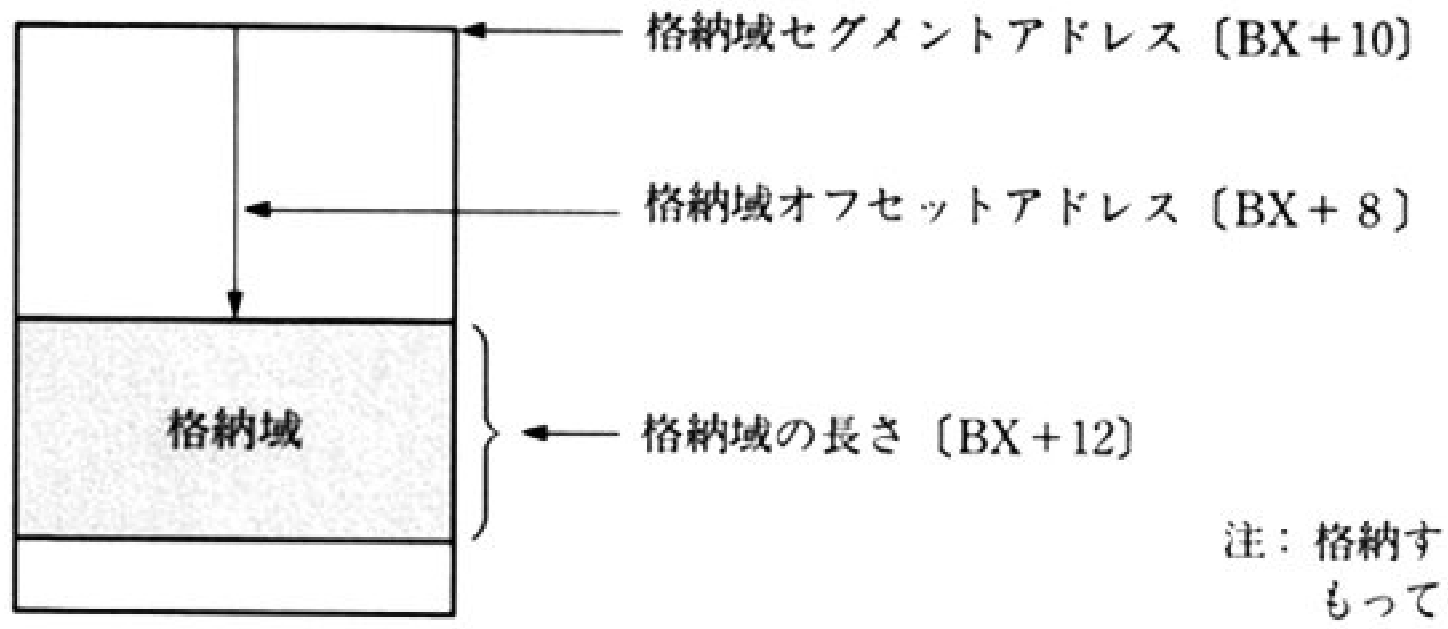
画面モードがカラーの場合

格納域の長さ≧((X 2 − X 1 + 8)¥ 8)・(Y 2 − Y 1 + 1)・3 + 4

画面モードがモノクロの場合

格納域の長さ≧((X 2 − X 1 + 8)¥ 8)・(Y 2 − Y 1 + 1) + 4

格納域にパラメータリストで定義した領域を確保する．



注：格納する画面モードの種別は，ユーザーが責任をもって管理する必要がある．

(3) 出力

・保証されるレジスタはDS, SS, SPの3個のレジスタのみ．

・AH ←終了条件

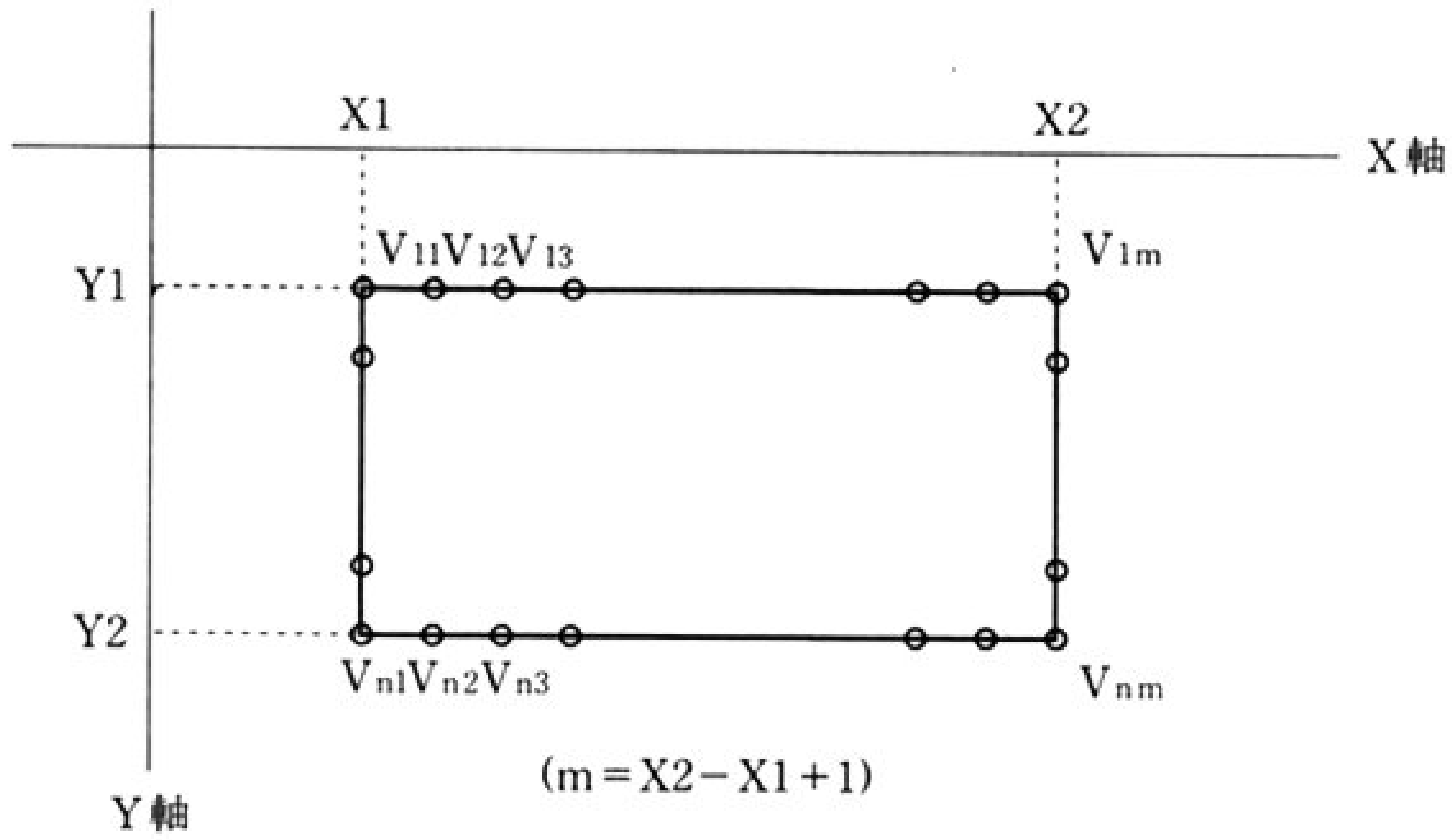
00H：正常終了

05H：不正呼び出し

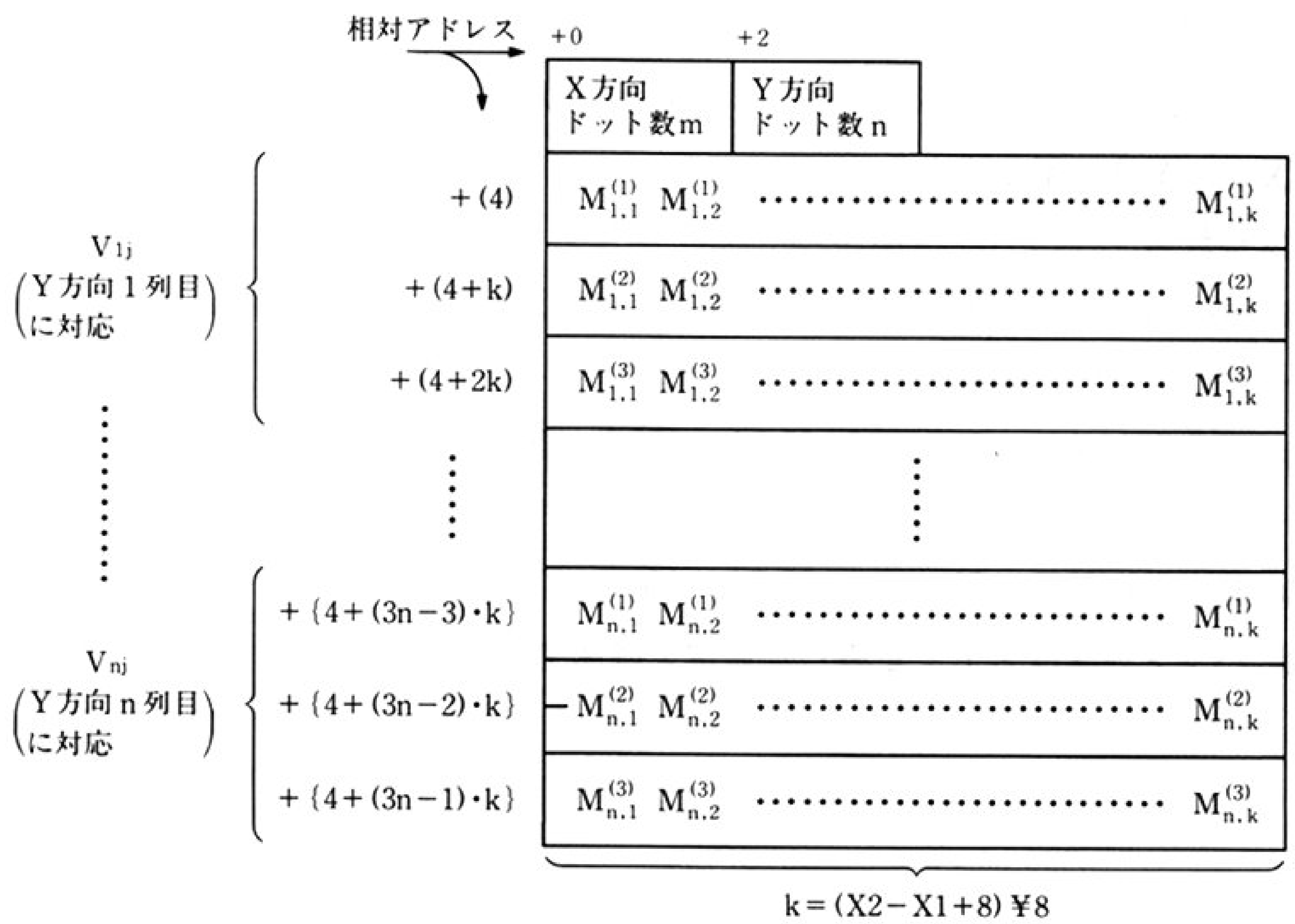
(4) 格納域の形式

①画面モードがカラーの場合

・画面イメージ



・メモリ上の格納域イメージ(バイト表現)



・格納域イメージのバイトと対応ビットとの関係

$$
\begin{array}{l}
\quad 2^7\text{ビット},\ 2^6\text{ビット},\ 2^5\text{ビット} \quad \cdots\cdots \quad 2^1\text{ビット},\ 2^0\text{ビット} \\
\quad\ \Downarrow \qquad\quad \Downarrow \qquad\quad \Downarrow \qquad\qquad\qquad\qquad\qquad\qquad\quad \Downarrow \qquad\quad \Downarrow \\
M_{ij}^{(\ell)} = ({}^7m_{ij}^{(\ell)},\ {}^6m_{ij}^{(\ell)},\ {}^5m_{ij}^{(\ell)},\ {}^4m_{ij}^{(\ell)},\ {}^3m_{ij}^{(\ell)},\ {}^2m_{ij}^{(\ell)},\ {}^1m_{ij}^{(\ell)},\ {}^0m_{ij}^{(\ell)}) \\
\qquad ({}^sm_{ij}^{(\ell)} = 0 \text{ または } 1\ (s = 0 \sim 7,\ i = 1 \sim n,\ j = 1 \sim k,\ \ell = 1 \sim 3))
\end{array}
$$

・画面イメージのドットと格納域のバイトの対応

$$
\begin{array}{l}
\overbrace{V_{i1},\ V_{i2},\ \cdots\cdots,\ V_{i7},\ V_{i8},}\ \overbrace{V_{i9},\ V_{i10},\ \cdots\cdots} \\
\ \updownarrow \qquad \updownarrow \qquad\qquad\qquad \updownarrow \qquad \updownarrow \qquad \updownarrow \qquad \updownarrow \qquad\qquad\qquad \cdots\cdots\cdots\cdots \\
\underbrace{{}^7m_{i1}^{(\ell)},\ {}^6m_{i1}^{(\ell)},\ \cdots\cdots,\ {}^1m_{i1}^{(\ell)},\ {}^0m_{i1}^{(\ell)},}\ \underbrace{{}^7m_{i2}^{(\ell)},\ {}^6m_{i2}^{(\ell)},\ \cdots\cdots}\ \ (\ell = 1,\ 2,\ 3)
\end{array}
$$

・各ドットのカラー表示

あるドットに対応する3列のビット情報(${}^sm_{ij}^{(1)}$, ${}^sm_{ij}^{(2)}$, ${}^sm_{ij}^{(3)}$)から，次の式によって計算されるパレット番号が示す表示色で表示される．

$$P = {}^sm_{ij}^{(1)} + 2 \cdot {}^sm_{ij}^{(2)} + 4 \cdot {}^sm_{ij}^{(3)}$$

② 画面モードがモノクロの場合

・画面イメージ

①と同じ

・メモリ上の格納域イメージ(バイト表現)

	+0	+2	
	X方向 ドット数m	Y方向 ドット数n	
+(4)	$M_{1,1}$ ・$M_{1,2}$ ・	…………………	・$M_{1,k}$
+(4+k)	$M_{2,1}$ ・$M_{2,2}$ ・	…………………	・$M_{2,k}$
+(4+2k)	$M_{3,1}$ ・$M_{3,2}$ ・	…………………	・$M_{3,k}$
⋮		⋮	
+(4+(n−1)k)	$M_{n,1}$ ・$M_{n,2}$ ・	…………………	・M_{nk}

k＝(X2−X1＋8)¥8

・格納域イメージのバイトと対応ビットとの関係

$$M_{ij} = ({}^7m_{ij},\ {}^6m_{ij},\ {}^5m_{ij},\ {}^4m_{ij},\ {}^3m_{ij},\ {}^2m_{ij},\ {}^1m_{ij},\ {}^0m_{ij})$$

$${}^sm_{ij} = 0 \text{ または } 1\ (s = 0 \sim 7,\ i = 1 \sim n,\ j = 1 \sim k)$$

・画面イメージのドットと格納域バイトとの対応

$$\overbrace{V_{i1},\ V_{i2},\ \cdots\cdots,\ V_{i7},\ V_{i8},}\ \overbrace{V_{i9},\ V_{i10},\ \cdots\cdots}\ \cdots\cdots\cdots\cdots$$

$$\underbrace{{}^{7}m_{i1},\ {}^{6}m_{i1},\ \cdots\cdots,\ {}^{1}m_{i1},\ {}^{0}m_{i1},}\ \underbrace{{}^{7}m_{i2},\ {}^{6}m_{i2},\ \cdots\cdots}$$

・各ドットの白黒表示，ドットに対応するビットが1のとき白，0のとき黒.

5.13　描画情報を格納域から領域へ戻す(GPUT1)

(1) 機能

指定格納域内の描画情報を，指定の領域上に戻す.

(2) 入力条件

・内部割り込みコード← 0ACH

・DS ←　グラフ LIO ワークエリアのセグメントベース

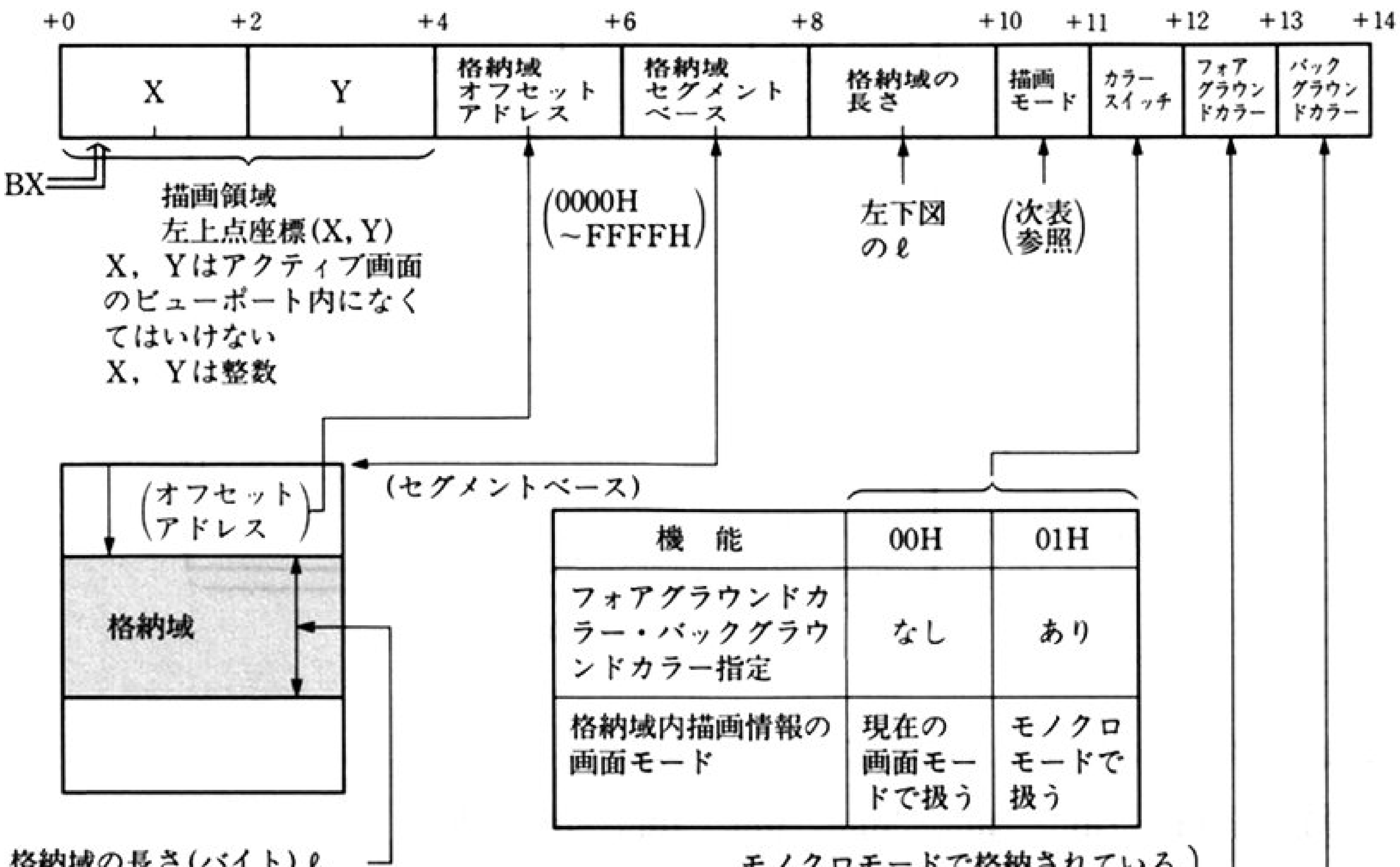
　　グラフ LIO ワークエリアの大きさは1200Hバイト

・SS/SP ←グラフ LIO スタックエリア

　　グラフ LIO スタックエリアの大きさは約128バイト

・BX ←　パラメータリストの先頭オフセットアドレス(パラメータリストはデータセグメント内に設定する)

・パラメータリスト



機　能	00H	01H
フォアグラウンドカラー・バックグラウンドカラー指定	なし	あり
格納域内描画情報の画面モード	現在の画面モードで扱う	モノクロモードで扱う

モノクロモードで格納されている描画パターンの白(1)のドットを表示するときのパレット番号を指定
(00H～07H)

モノクロモードぜ格納されている描画パターンの黒(0)のドットを表示するときのパレット番号を指定
(00H～07H)

〈描画モード〉

指定領域上の現在の描画パターンをA_0，

格納域の描画パターンをB，

格納域の描画パターンによって操作した指定領域上の描画パターンをA_Nとしたとき，A_0に対してBでOP操作を行った結果がA_Nとすると，

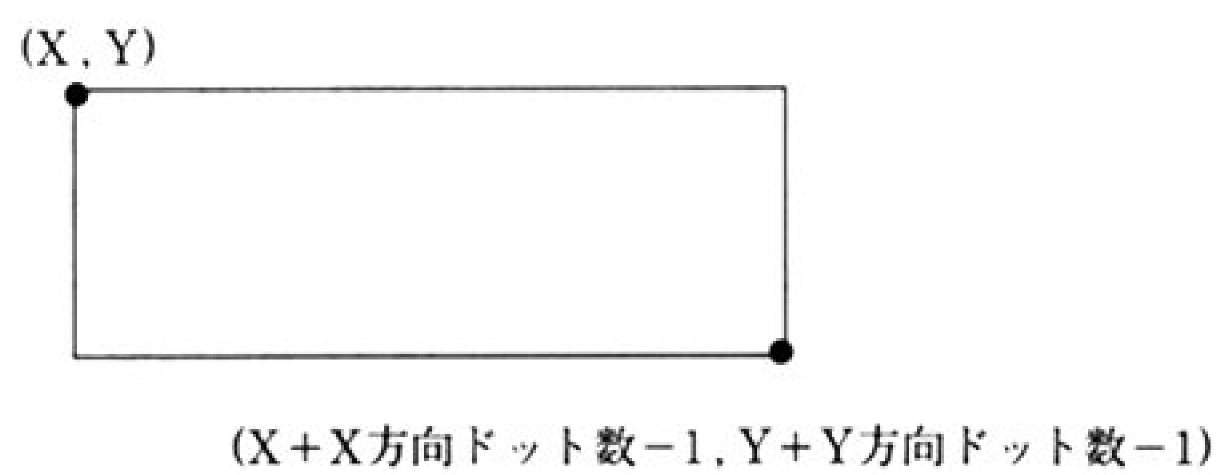
$$A_0 \quad OP \quad B \rightarrow A_N$$

描画モード(00H～04H)は次のような操作を表わす．

描画モード	操　作	説　明
00H	$B \rightarrow A_N$	
01H	$\overline{B} \rightarrow A_N$	
02H	$A_0+B \rightarrow A_N$	論理和
03H	$A_0 \times B \rightarrow A_N$	論理積
04H	$A_0-B \rightarrow A_N$	排他的論理和

・格納域(描画情報)の形式は「5.12　GGET」を参照のこと

注：描画領域左上点(X，Y)，右下点(X＋X方向ドット数－1，Y＋Y方向ドット数－1)はアクティブページの描画領域内になければならない．そうでないと，処理は行われずエラーリターンする．



カラーモードにおける描画モードのそれぞれの操作は，各ドットのパレット番号を表現する3ビットのビット列に対して，論理演算を行う．

フォアグラウンドカラー，バックグラウンドカラーの指定は画面モードがカラーの時のみ意味をもつ．

(3) 出力

・保証されるレジスタはDS, SS, SPの3個のレジスタのみ．

・AH←終了条件

00H：正常終了

05H：不正呼び出し

5.14　日本語の描画(GPUT2)

(1) 機能

指定の日本語(JIS コード)を，指定の領域上に描画する.

(2) 入力

・内部割り込みコード← 0ADH

・DS ←　グラフ LIO ワークエリアのセグメントベース

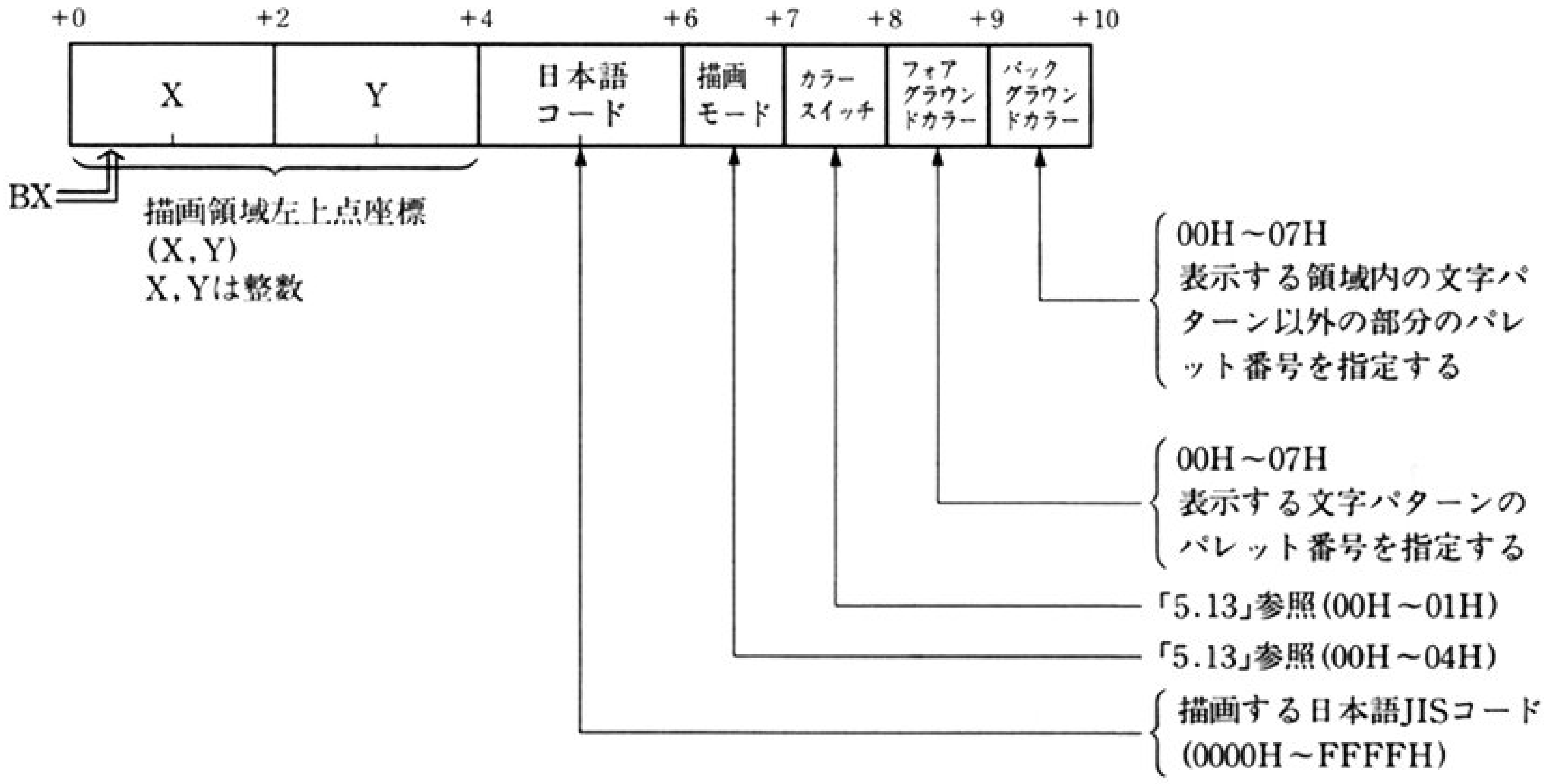
　　グラフ LIO ワークエリアの大きさは1200Hバイト

・SS/SP ←グラフ LIO スタックエリアの指定

　　グラフ LIO スタックエリアの大きさは約128バイト

・BX ←　パラメータリストの先頭オフセットアドレス(パラメータリストはデータセグメント内に設定する)

・パラメータリスト



(3) 描画領域

指定日本語が全角の場合 ――(X,　Y)～(X＋15,　Y＋15)

　　　　　　半角の場合 ――(X,　Y)～(X＋7,　Y＋15)

　　　　　　¼角の場合 ――(X,　Y)～(X＋7,　Y＋7)

上記領域がアクティブページ内の領域でなければならない. そうでないとエラーリターンする.

(4) 出力

・保証されるレジスタは DS, SS, SP の3個のレジスタのみ.

・AH ←終了条件

　　00H：正常終了

　　05H：不正呼び出し

5.15　描画画面の移動(GROLL)

(1) 機能

アクティブ画面全体の描画情報を，指定ドット数分上下または左右方向へ移動する．ただし，PC-9801の場合は上方向にだけ移動できる．

(2) 入力

・内部割り込みコード← 0AEH

・DS ←グラフ LIO ワークエリアのセグメントベース

　　グラフ LIO ワークエリアの大きさは1200Hバイト．

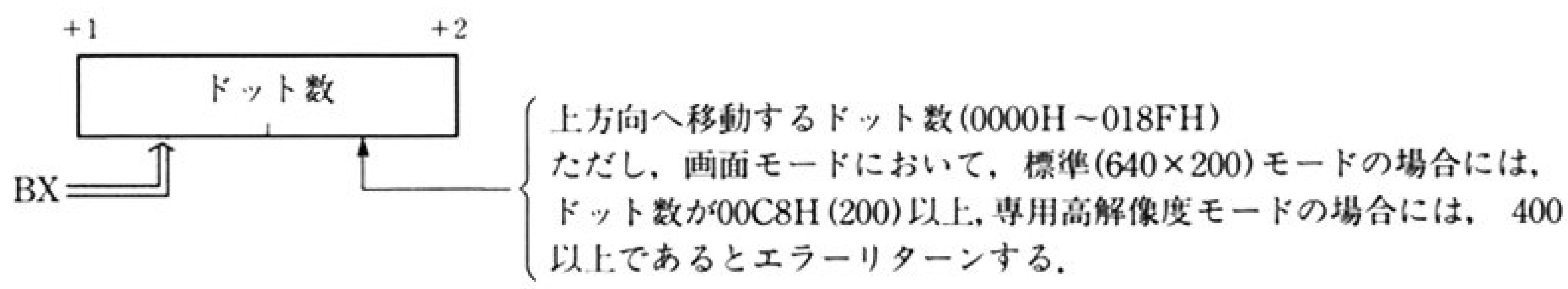
・SS/SP ←グラフ LIO スタックエリアの指定

　　グラフ LIO スタックエリアの大きさは約128バイト．

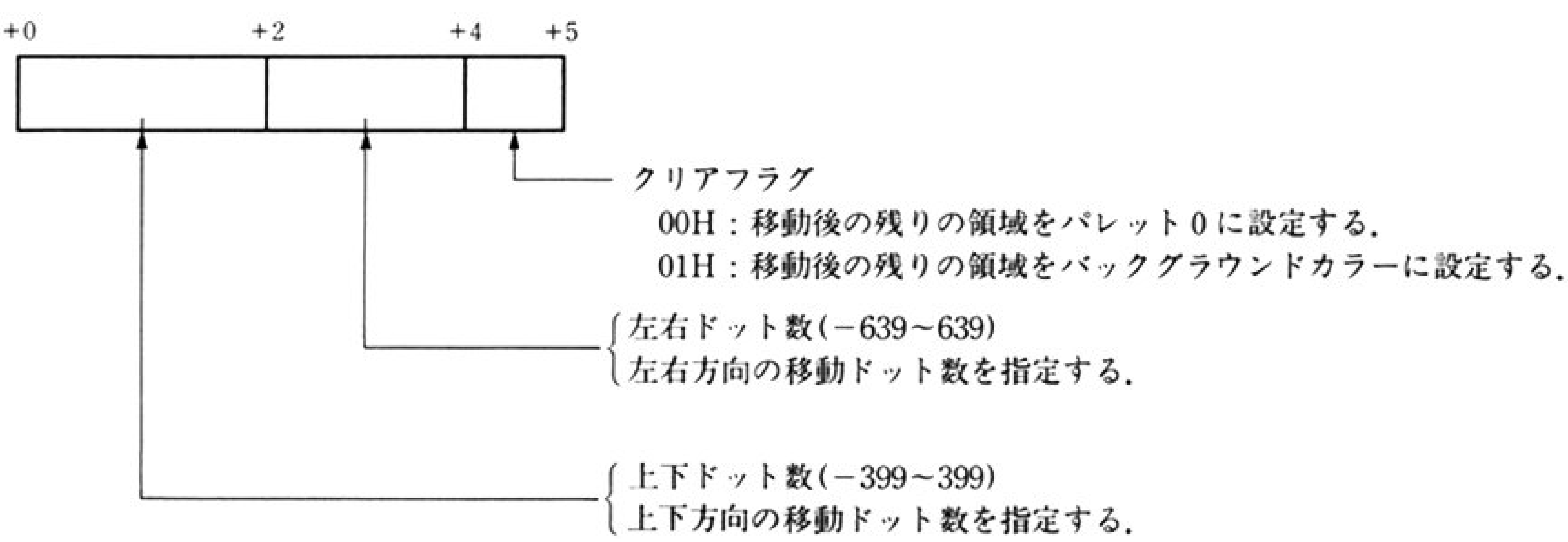
・BX ←パラメータリストの先頭オフセットアドレス(パラメータリストはデータセグメント内に設定する)

・パラメータリスト

① PC-9801 の場合



② PC-9801E/F/M/U/UV/VF/VMの場合



(3) 出力

・保証されるレジスタはDS，SS，SPの3個のレジスタのみ．

・AH ←終了条件

　　00H：正常終了

　　05H：不正呼び出し

(4) 注意事項

PC-9801以外の機種に対して次の注意事項がある．なお，PC-9801についてはこれに準じた注意事項が適用される．

① 描画情報移動後の残りの領域には，クリアフラグに従い，パレット番号0またはバックグラウンドカラーの表示色が設定される．
② 表示モードが標準CRTの場合には，上下ドット数の指定は－199～199の範囲になければならない．そうでない場合，処理は行われずエラーリターンする．
③ 上下ドット数が正の場合には上方向，負の場合には下方向へ，左右ドット数が正の場合には左方向，負の場合には右方向へ描画情報を移動する．
④ 左右方向への移動を行う場合，実際に移動するドット数は，その絶対値以下で最も近い8の倍数分である．

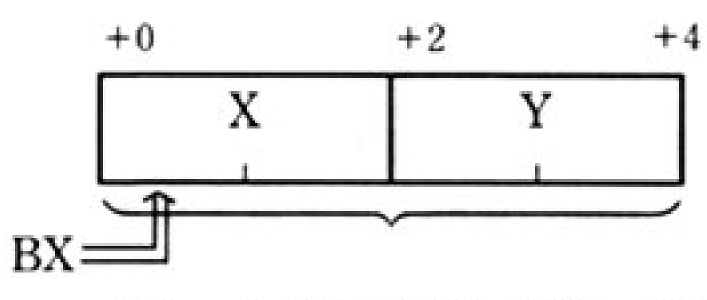
5.16 ドットに対応するパレット番号の取得(GPOINT2)

(1) 機能

指定座標のドットのパレット番号を取得する．

(2) 入力

・内部割り込みコード← 0AFH
・DS ← グラフLIOワークエリアのセグメントベース
　　グラフLIOワークエリアの大きさは1200Hバイト
・SS/SP ←グラフLIOスタックエリアの指定
　　グラフLIOスタックエリアの大きさは約128バイト
・BX ← パラメータリストの先頭オフセットアドレス(パラメータリストはデータセグメント内に設定する)
・ES ← DS
・パラメータリスト



パレット番号を求めるドットの座標(X, Y)
X, Yは整数値

(3) 出力

・保証されるレジスタはDS，SS，SPの3個のレジスタのみ．

・AH←終了条件

　　00H：正常終了

・AL←指定されたドットのパレット番号

ALの値	内　　容
FFH	指定座標がアクティブ画面のビューポート以外
00H～07H	画面モードがカラーの場合： 指定座標のパレット番号を示す.
00Hまたは01H	画面モードがモノクロの場合： 00H－黒，01H－白

5.17　表示画面のドット情報を格納域へ設定する(GCOPY)

(1) 機能

ディスプレイ画面に表示されている表示画面上の指定領域におけるドット状態を，指定の格納域へ設定する。

ここでの「ドット状態」とは，次のような形式で表現される．

・画面モードがカラーモードの場合は，表示中のドットのパレット番号が0のときは0，それ以外のときは1

・画面モードがモノクロモードの場合は，画面の合成を含めて，表示中のドットが黒のときは0，白のときは1

(2) 入力

・内部割り込みコード←0CEH

・DS←　グラフLIOワークエリアのセグメントベース

　　グラフLIOワークエリアの大きさは1400Hバイト

・SS/SP←グラフLIOスタックエリアの指定

　　グラフLIOスタックエリアの大きさは約128バイト

・AX←　指定領域左上点X座標(0000H～027FH)

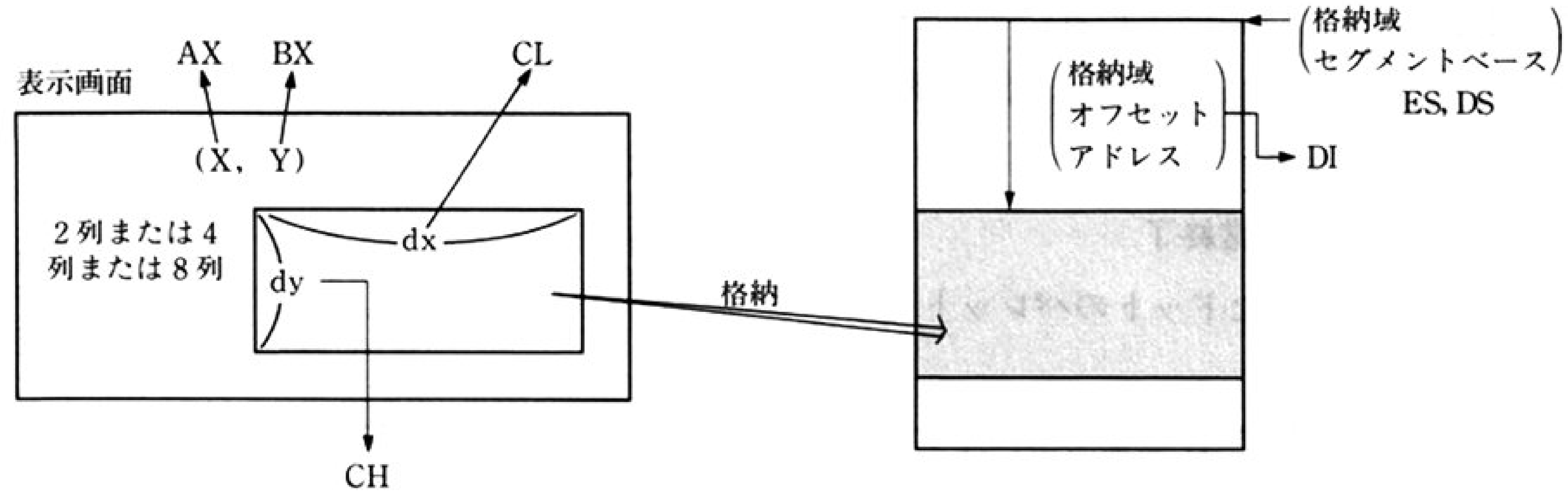
・BX←　指定領域左上点Y座標(0000H～018FH)

・CL←　指定領域X方向ドット数(00H～FFH)(dx)

・CH←　指定領域Y方向ドット数(02H／82H，04H／84H，08H)(dy)

・DI←　格納域オフセットアドレス(0000H～FFFFH)

・ES←　格納域セグメントベース(0000H～FFFFH)(DSと同じ)



〈X, Y, dx, dy についての注意事項〉

① X，dx について

・X，dx は8の倍数であること

・X＋dx－1≦027FH　　　　をみたすこと

② Y，dy について

・画面モードが標準モードの場合(640×200)

　Y≦00C7H

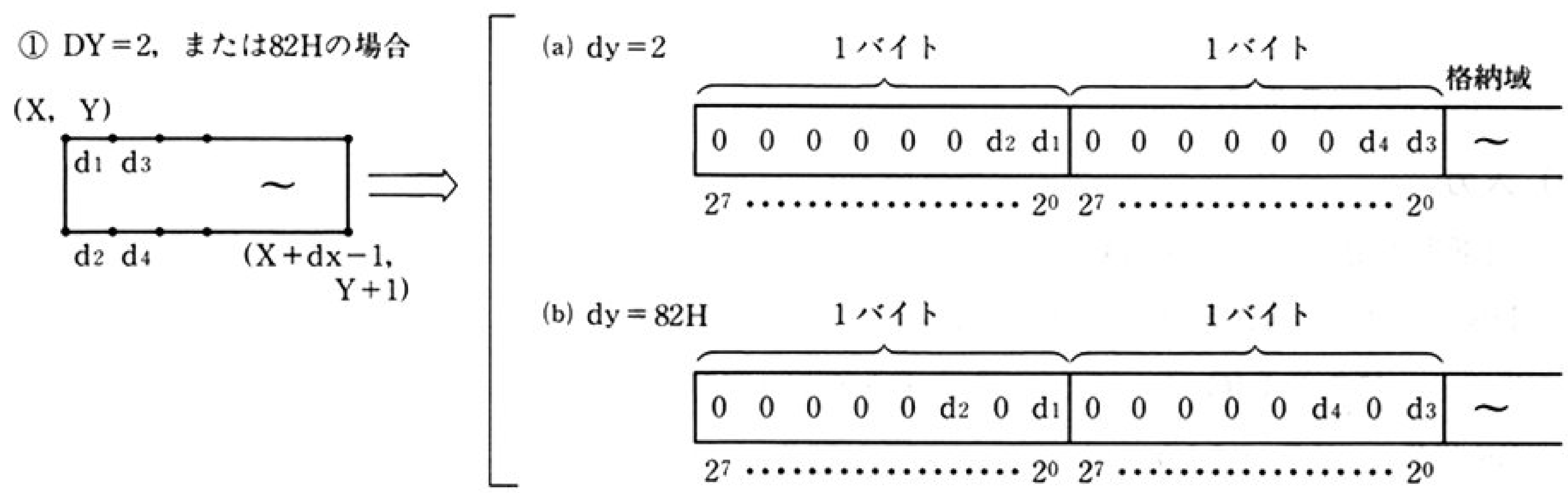
　Y＋dy－1≦00C7H　　　　をみたすこと

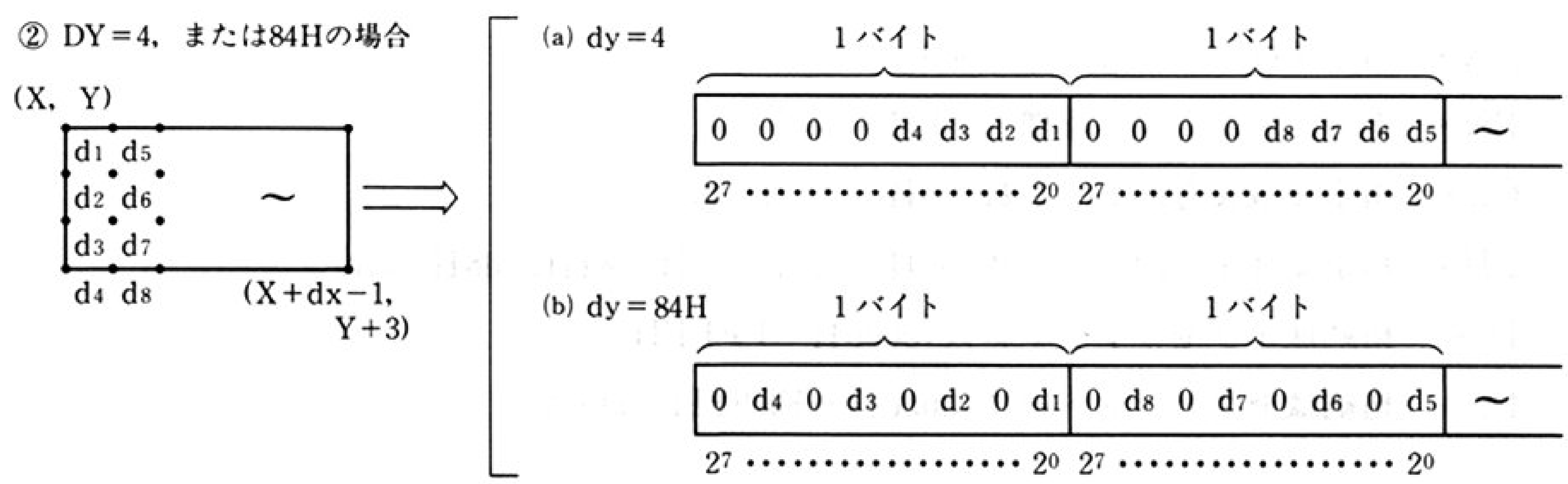
・画面モードが専用高解像度モードの場合(640×400)

　Y≦018FH

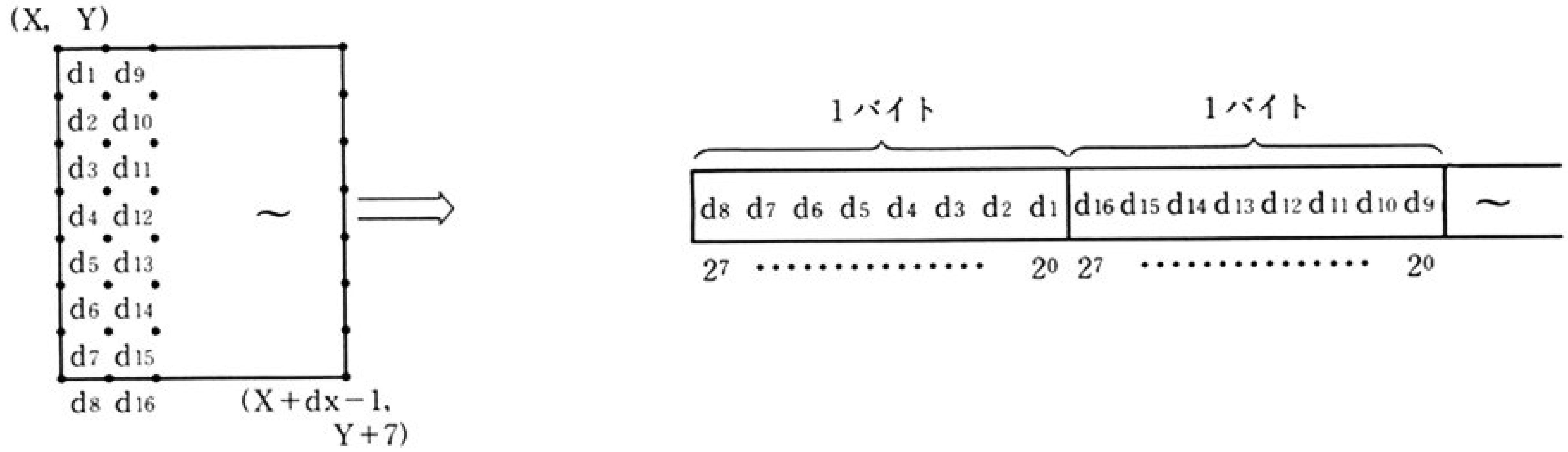
　Y＋dy－1≦018FH　　　　をみたすこと

〈表示画面上の格納する領域とメモリ上の格納領域との対応〉





③ DY=8



〈表示ドットと格納領域ビットとの関係〉

①画面モードがカラーの場合

　ドットのパレット番号が0→ビット表現 $d_i = 0$

　ドットのパレット番号が0以外→　〃　$d_i = 1$

②画面モードがモノクロの場合

　ドットが黒→ $d_i = 0$

　ドットが白→ $d_i = 1$

(3) 出力

・保証されるレジスタはDS, SS, SPの3個のレジスタのみ.

・AHは不定となる.

第6章

ディスクBIOS

6.1　DISK BIOS 共通情報

6.1.1　DISK BIOS コマンドの一般形式

この項はディスク全般の共通事項であり 1MBFD, 640KBFD, 320KBFD, 固定ディスクの各BIOS コマンド各項とあわせて読むこと.

(1) 内部割り込みコード

1MBFD, 640KBFD, 320KBFD, 固定ディスクの場合(PC-9801 の固定ディスクを除く)

INT 1BH

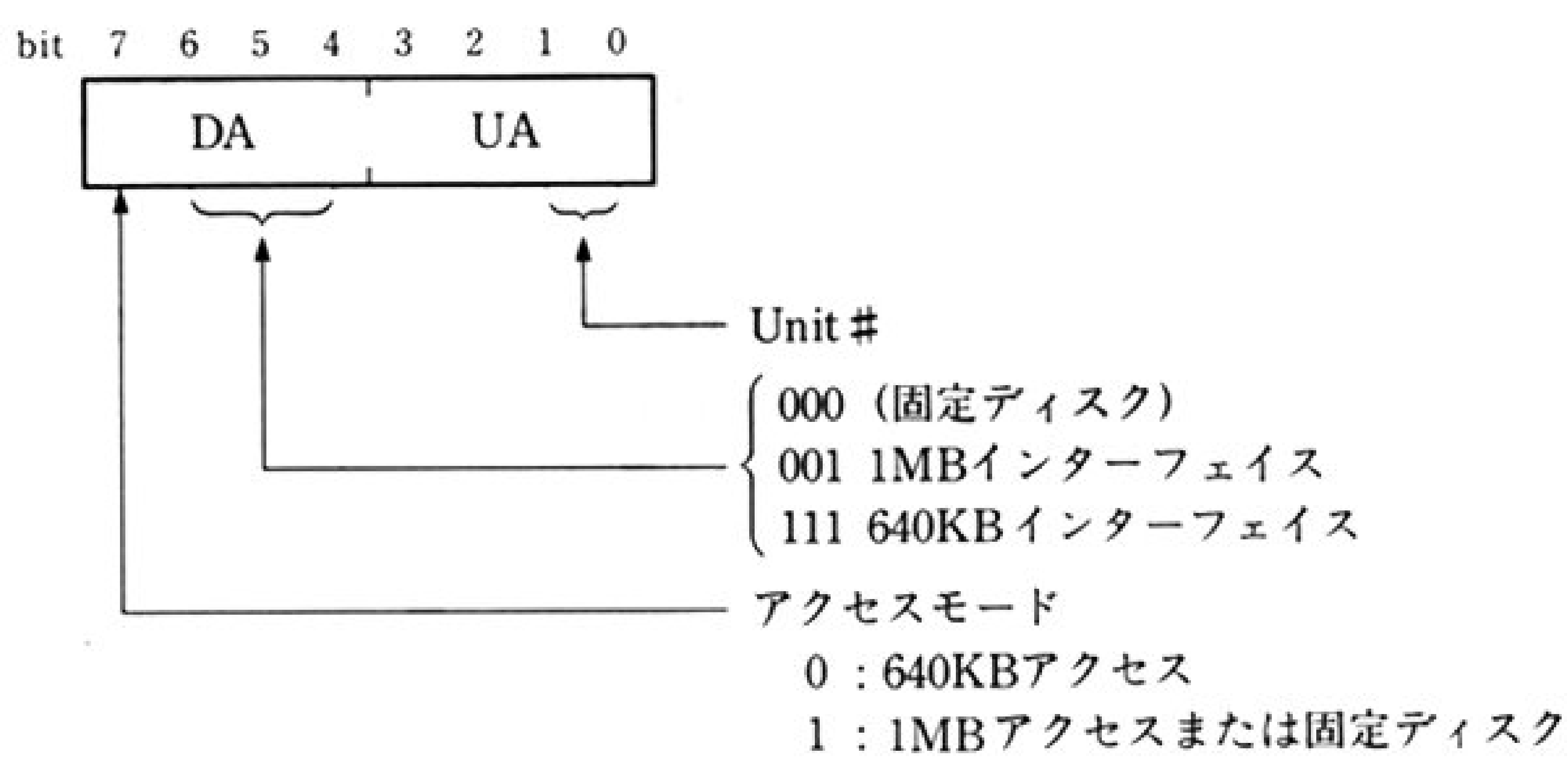
PC-9801 固定ディスク

INT 0B1H(PC-9801E/F でも動作可)

(2) 入力

・AH ← BIOS コマンド識別コード(BIOS コマンド一覧参照)

・AL ← デバイスタイプ識別コード(DA : Device　Address)／ユニット番号(UA : Unit Address)



・BX ← データ長(DTL)
・CH ← セクタ長(N)
・CL ← シリンダ番号(C)
・DH ← ヘッド番号(H)
・DL ← セクタ番号(R)

（CH～DL）これらをあわせてID情報と呼ぶ(略称　IDR)．

・ES ← データバッファ領域先頭アドレス(セグメントアドレス)
・BP ← データバッファ領域先頭アドレス(オフセットアドレス)

(3) 出力

・CF ←終了条件

　0：正常終了

　1：異常終了

・AH ←ステータス情報(ステータス情報一覧参照)
・出力情報として使用されるレジスタ，およびフラグ以外はすべて保証される．
・システム共通域中DISK_RESULT(564H～583H)の8バイトエントリ，またはF2DD_RESULT(5D0H～5DFH)の16バイトエントリにFDCからのリザルトステータス情報を格納．

(4) BIOSコマンド使用上の注意

①コマンドコードでないコードの扱い

AHレジスタでコマンドコードを指定するが，コマンドに該当しないコードが指定された場合は正常終了(CF＝0)する．

②データバッファ領域の指定条件

a）データバッファはバンクにまたがって定義してはいけない(DMAを使用する装置－1MBFD，固定ディスク，640KBFDの場合)．
　この条件が守られていない場合はDB(DMA boundary)エラーとなる．

b）データバッファの大きさは物理セクタ長の整数倍であること(ハードディスクの時のみ)．

6.1.2 BIOS コマンド一覧

コマンド名	機能	コマンドコード AH		
		1MBFD / 640KBFD	320KBFD	固定ディスク
READ DATA	ディスク上のデータを読み取る.	MT MF $\bar{r}$ SEEK 0 1 1 0	0 0 0 0 0 1 1 0 (06H)	× × $\bar{r}$ × 0 1 1 0
WRITE DATA	ディスク上にデータを書き込む.	MT MF $\bar{r}$ SEEK 0 1 0 1	0 0 0 0 0 1 0 1 (05H)	× × $\bar{r}$ × 0 1 0 1
SEEK	指定された物理番号のシリンダへアームを移動し，ヘッドを選択する.	0 0 $\bar{r}$ 1 0 0 0 0 (10H)		
RECALIBRATE	物理番号のシリンダ0へアームを移動する.	0 0 $\bar{r}$ 0 0 1 1 1 (07H)		× × $\bar{r}$ × 0 1 1 1
FORMAT DRIVE	ディスクのフォーマットを行う.		0 0 0 0 1 1 0 1 (0CH)	1 × $\bar{r}$ × 1 1 0 1
INITIALIZE	コントローラのイニシャライズを行う.	0 0 0 0 0 0 1 1 (03H)	0 0 0 0 0 0 1 1 (03H)	0 0 0 0 0 0 1 1 (03H)
VERIFY	ディスク上のデータを読み取るが，主記憶には転送しない.	MT MF $\bar{r}$ SEEK 0 0 0 1	0 0 0 0 0 0 0 1 (01H)	× × $\bar{r}$ × 0 0 0 1
SENSE	デバイスの状態，または属性を読み取る.	0 0 0 0 0 1 0 0 (04H)	0 0 0 0 0 1 0 0 (04H)	0 0 0 0 0 1 0 0 (04H)
READ ID	トラック上のエラーのない ID を読み取る.	0 MF $\bar{r}$ SEEK 1 0 1 0		
WRITE DELETED DATA	DDAM (Deleted Data Address Mark)付データを書き込む.	MT MF $\bar{r}$ SEEK 1 0 0 1 (注)		
FORMAT TRACK	1トラック分のセクタフォーマットを行う.	0 MF $\bar{r}$ SEEK 1 1 0 1		0 × $\bar{r}$ × 1 1 0 1
ASSIGN ALTERNATE TRACK	代替トラックを指定する.			0 0 0 0 1 0 0 0 (08H)
FORMAT BAD TRACK	不良トラックに代替トラックを割り当てる.			0 0 0 0 1 0 1 1 (0BH)
SET OPERATION MODE	片面アクセスモードか，両面アクセスモードかを指定する.		0 0 0 0 1 1 1 0 (0EH)	
READ DELETED DATA	DDAM 付データを読み取る.	MT MF $\bar{r}$ SEEK 1 1 0 0 (注)		
READ DIAGNOSTIC	ID/DATA 部のエラーが検出されても読み取りを続行する.	0 MF $\bar{r}$ SEEK 0 0 1 0 (注)		
RETRACT	ヘッドを不使用シリンダへ移動する (CSS ゾーン)			× × $\bar{r}$ × 1 1 1 1

注：1MBFD のみ

(MT　1：マルチトラック指定
　　 0：シングルトラック)
(MF　1：倍密度指定
　　 0：単密度)
(SEEK　1：SEEK 動作を伴う
　　　 0：SEEK 動作なし)
($\bar{r}$　1：リトライ指定
　　0：リトライなし)
(×：0または1
　　どちらでもよい)

6.1.3 ステータス情報一覧

CF	AH		説明		FDC STATUS との対応	
	16進表示	ビット	略称	内容	ST1～3	D_0～D_6
0	00H	0 0 0 0 ××××	NT	Normal end		
0	00H		RY	Ready (Sense コマンド)	ST3	D 5
0	10H	0 0 0 1 ××××	CM	Control Mark (1MBFD)	ST2	D 6
0	10H		WP	Write Protect (Sense コマンド)	ST3	D 6
1	20H	0 0 1 0 ××××	DB	DMA Boundary		
1	30H	0 0 1 1 ××××	EN	ENd of cylinder	ST1	D 7
1	40H	0 1 0 0 ××××	EC	Equipment Check	ST0	D 4
1	50H	0 1 0 1 ××××	OR	OverRun	ST1	D 4
1	60H	0 1 1 0 ××××	NR	Not Ready	ST0	D 3
1	70H	0 1 1 1 ××××	NW	Not Writable	ST1	D 1
1	80H	1 0 0 0 ××××	ER	ERror		
1	90H	1 0 0 1 ××××	TO	TimeOut		
1	A0H	1 0 1 0 ××××	DE	DataError (ID)	ST1 ST2	D 5 D 5
1	B0H	1 0 1 1 ××××	DD	DataError (Data)	ST1 ST2	D 5 D 5
1	C0H	1 1 0 0 ××××	ND	No Data	ST1	D 2
1	D0H	1 1 0 1 ××××	BC	Bad Cylinder	ST2	D 1
1	E0H	1 1 1 0 ××××	MA	Missing Address mark (ID)	ST1 ST2	D 0 D 0
1	F0H	1 1 1 1 ××××	MD	Missing Address mark (Data)	ST1 ST2	D 0 D 0
0	01H	×××× 0 0 0 1		両面媒体がセットされている	ST3	D 3
1	08H	0 0 0 0 1 ×××	CD	Corrected Data	固定ディスク拡張ステータス	
1	78H	0 0 1 1 1 ×××	IA	Illegal disk Address		
1	88H	1 0 0 0 1 ×××		Direct access an alternate track		
1	B8H	1 0 1 1 1 ×××		Data Error		
1	C8H	1 1 0 0 1 ×××		Seek error		
1	D8H	1 1 0 1 1 ×××		代替トラックが読めない		

6.1.4 システム共通域一覧

システム共通域 シンボル名・絶対番地	用　　　途	備　　考
DISK_RESET (492H)	・各ユニットのbitがONの時，次のアクセスでリキャリブレイトを実行する．リキャリブレイト実行後OFFにする． b_7 … b_0 W W W W X X X X 640KBFD UNIT # → 3 2 1 0 3 2 1 0 ← UNIT # 1MB FD ・リキャリブレイト実行条件 ①Time Outが発生し，FDCがリセットされた時． ②両用タイプドライブでアクセスモードを変更した時．	BIOSのStatus情報にTime Outが通知された時，および上位ソフトウェアがアクセスモードを変更した時リセットが行われる． リセットされるとカレントシリンダアドレスが失われるため，シークbit offでのアクセスは注意が必要である．
F2HD_MODE (493H)	・両用タイプFDが1MBモードであるときのオペレーションモードの情報を格納する． b_7 … b_0 UNIT #0, UNIT #1, UNIT #2, UNIT #3（下位4ビット）　0：片面モード　1：両面モード UNIT #0, UNIT #1, UNIT #2, UNIT #3（上位4ビット）　0：48tpiモード (2D／1D)　1：96tpiモード (2DD)	初期値は，2DD／両面モード（$0FF_H$）である．
DISK_EQUIP2 (494H)	・両用タイプインタフェースが640KBモードとなっているときに，接続されているFDDの状態を示す． 1：接続されている 0：接続されていない b_7 … b_0 UNIT #0　DA／UA＝$F0_H$ UNIT #1　DA／UA＝$F1_H$ UNIT #2　DA／UA＝$F2_H$ UNIT #3　DA／UA＝$F3_H$	両用タイプIFに接続される1MB-FDは，両用タイプIFが640KBインタフェースとなっている時，DA／UA＝9×$_H$ではアクセスできない．また，DISK_EQUIPにもセットされない．このドライブは，DISK_EQUIP2がセットされ，DA／UA＝F×$_H$である時のみ，アクセス可能である．
DISK_EQUIP (55CH・55DH)	・各装置タイプ毎のINITIALIZEを行うと，接続ユニットの状態がセットされる． 1：接続されている 0：接続されていない b_7 … b_0 b_{15} … b_8 Y Y Y Y X X X X | W W W W 0 0 Z Z 320KBFD UNIT #　3 2 1 0（YYYY） 固定ディスク UNIT #　1 0（ZZ） 1MBFD→ UNIT#　3 2 1 0　3 2 1 0 ←640KBFD UNIT #	ここにセットされるFD装置は両用タイプの場合があり，Senseコマンドで確認が必要．

システム共通域 シンボル名・絶対番地	用　　　途	備　　考
DISK_INT (55EH・55FH)	・割り込みのあったユニットに対応するビットをオン(1)にし，上位にその結果を通知したときオフ(0)にする． b7 b0 b15 b8 0 0 0 0 X X X X | W W W W 0 0 0 Z 1MBFD UNIT#→ 3 2 1 0 640KBFD UNIT#→ 3 2 1 0 固定ディスク UNIT #	
DISK_TYPE(560H)	・接続されている320KBFDのデバイスタイプを示す． b7 b0 FFH：片面タイプ FEH：両面タイプ 00H：未接続 (DISK_EQUIP b7～b4が0000)	・PC-9801／E／F／Mのみ
DISK_MODE(561H)	・接続されている320KBFDのデバイスタイプが両面タイプのとき，使用しているオペレーションモードを示す． b7 b0 0 0 0 0 Y Y Y Y UNIT #0 UNIT #1 UNIT #2 UNIT #3 0：片面モード 1：両面モード	・PC-9801／E／F／Mのみ
DISK_TIME (562H・563H) 2バイトワード形式	・タイムアウトカウンタ(1msec単位) ①0以外の値が設定されたとき； このカウンタをインクリメントしながらI／O終了を待ち，値が0になってもI／Oが終了しないとき，TIME OUTステータスの通知を行う． ②0が設定されたとき； I／O終了まで待つ．	・PC-9801／E／F／Mのみ ・320KBFDブート処理のとき，TIME OUT処理を行う．POWER ON／RESETのとき約35秒，NEW ON 1のとき約15秒に設定している．

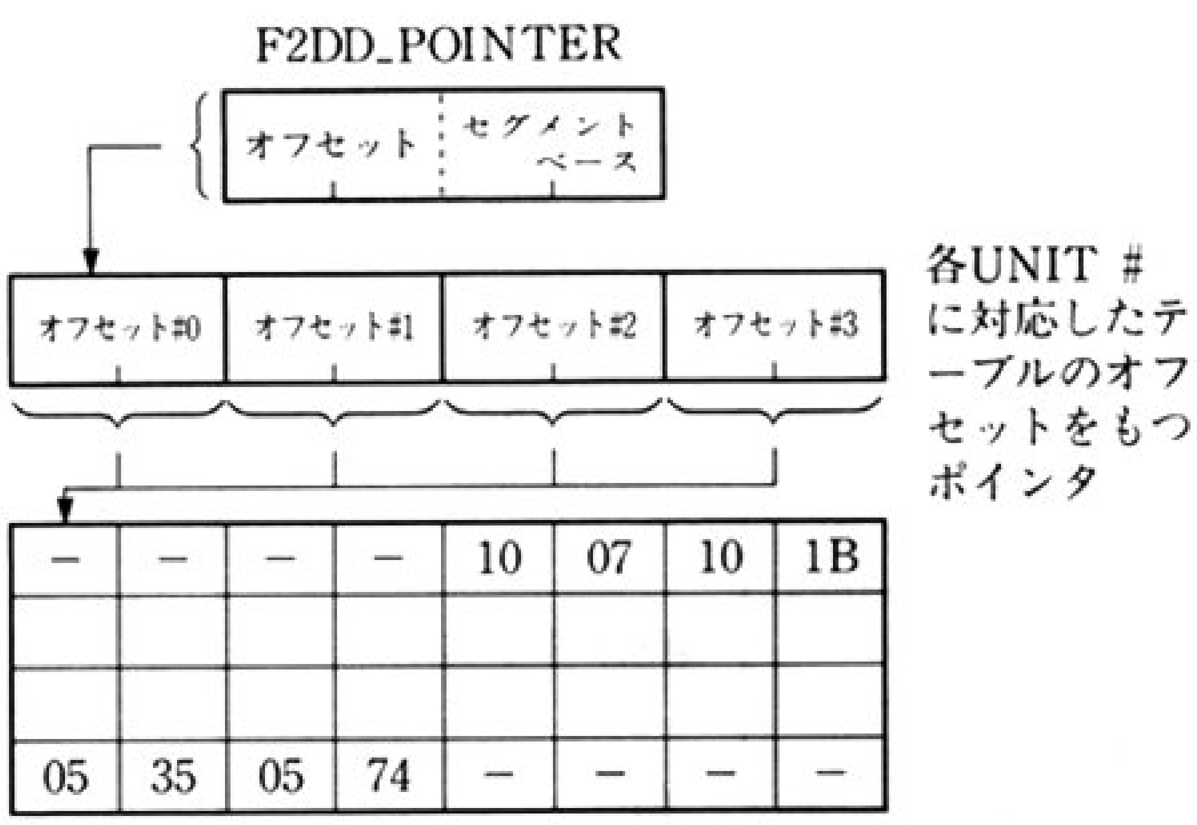
システム共通域 シンボル名・絶対番地	用　　　途	備　　考
DISK_RESULT (564H～583H)	・FDCから通知されるリザルトステータス情報を格納する. ・各デバイス毎に8バイトエントリを持っている. 4デバイス(ユニット)分ある. +24 #3 / +16 #2 / +8 #1 / #0 b7 b6 b5 b4 b3 b2 b1 b0 +0: IC1 IC0 SE EC NR HD US1 US0　ST0 +1: EN 0 DE OR 0 ND NW MA　ST1(注) +2: 0 CM DD NC SH SN BC MD　ST2 +3: 0～76　C(シリンダ#) +4: 0～1　H(ヘッド#) +5: 1～26　R(セクタ#) +6: 00H～03H　N(セクタ内のデータ長) +7: 0～76　NCN(現在のシリンダ#)	注：ST0のSE=0のときのみST1として, SE=1のときPCN(プリゼントシリンダナンバ)として使用.
DISK_SENSE (586H～589H)	・固定ディスクのRequest Senseコマンドで通知されるSense Status Bytesを格納する. b7 … b0 0: センスバイト $\left.\begin{array}{l}\text{1: 00 論理アドレス(H)}\\ \text{2: 論理アドレス(M)}\\ \text{3: 論理アドレス(L)}\end{array}\right\}\text{論理アドレス}$	
F2DD_MODE (5CAH)	・オペレーションモード指定 ・このエリアはシステム初期化後FFHとなる. b7 b6 b5 b4 b3 b2 b1 b0 W W W W W W W W UNIT# → 3 2 1 0 3 2 1 0 ← UNIT# (b7～b4) 0：48tpi　1：96tpi (b3～b0) 0：片面モード　1：両面モード	
F2DD_COUNT (5CBH)	・640KBFDのモータをoffにするための初期カウンタ値. 単位は約100ms ・システム初期化, または640KBFDの初期化コマンド実行後, このエリアの値は150₁₀(約15秒)に設定される. b7 b6 b5 b4 b3 b2 b1 b0 01H～0FFH	

<table>
<tr><th>システム共通域
シンボル名・絶対番地</th><th>用　　　途</th><th>備　　考</th></tr>
<tr><td>F2DD_POINTER
(5CCH)</td><td>

・コマンドのNバイト(セクタ長：CHレジスタで指定する)に対応するIDのNバイト，EOT，Read／Write時のGPLおよびFormat時のGPLを与えるTableへのポインタ．
・システム初期化後，このポインタは640KBFDBIOSルーチン内注のテーブルを指している．
BIOSが持つテーブルの値は次とおりである．

<table>
<tr><th colspan="4">MFM</th><th colspan="4">FM</th><th></th></tr>
<tr><th colspan="2">R／W</th><th colspan="2">Format</th><th colspan="2">R／W</th><th colspan="2">Format</th><th></th></tr>
<tr><th>EOT</th><th>GPL</th><th>EOT</th><th>GPL</th><th>EOT</th><th>GPL</th><th>EOT</th><th>GPL</th><th></th></tr>
<tr><td>－</td><td>－</td><td>－</td><td>－</td><td>10</td><td>07</td><td>10</td><td>1B</td><td>←N＝0</td></tr>
<tr><td>10</td><td>0E</td><td>10</td><td>33＊1</td><td>09</td><td>0E</td><td>09</td><td>2A</td><td>←N＝1</td></tr>
<tr><td>09</td><td>2A</td><td>09</td><td>50＊2</td><td>05</td><td>1B</td><td>05</td><td>3A</td><td>←N＝2</td></tr>
<tr><td>05</td><td>35</td><td>05</td><td>74</td><td>－</td><td>－</td><td>－</td><td>－</td><td>←N＝3</td></tr>
</table>

－：未定義
＊1：DISK-BASIC
＊2：MS-DOS
その他：IBM 8″FD準拠



</td><td>注：640KB FD BIOSルーチンはD6000Hから使用されている．</td></tr>
<tr><td>F2DD_RESULT
(5D0H ～ 5DFH)</td><td>

・640KBFD用リザルトステータス格納域

</td><td>

PC-9801UVでは，ST0について，次の操作を行う．
(1) MOTOR OFF時の処理
MOTOR OFF時にシステム共通域の各ユニット毎の情報(STQ)のNRビット(Not Ready…D3)をすべてONにする．
(2) MOTOR ON時の処理
MOTOR OFFタイマカウンタをチェックする前に，上記のNRビットをチェックしONの時，Waitループを実行する（実行後NRビットはOFFにする）．
</td></tr>
</table>

6.2　1MB フロッピーディスク

6.2.1　データの読み出し(READ DATA)

(1) 機能

指定されたデバイス種別・ユニット番号(DA/UA＝90H～93H)を持つデバイスの，指定された実行開始セクタ(ID 情報；シリンダ番号(C)，ヘッド番号(H)，セクタ番号(R)，セクタ長(N))から，指定されたメモリ領域(データバッファ領域の先頭アドレス)へ，指定された長さ(DTL)のデータを読み出す．

現在選択されているシリンダ位置のトラックから読み出す場合と，シーク動作を行い，トラックの選択を行ってから読み出す場合との選択が可能である．

このコマンドはシングルトラック／マルチトラックの読み出し選択指定(MT-Multi Track)および，単密度(FM モード)／倍密度(MFM モード)の読み出し選択指定(MF-Multiple Frequency modulation)が可能である．また，エラー発生時に，8 回のリトライを行う($\overline{r}$ ビット＝0の場合)．リトライをしない指定($\overline{r}$ ビット＝1)も可能である．

(2) 入力

・内部割り込みコード←1BH

・AH ← BIOS コマンド識別コード

b_7	b_6	b_5	b_4	b_3	b_2	b_1	b_0
MT	MF	$\overline{r}$	SEEK	0	1	1	0

b_7(MT)：シングルトラック (0)／マルチトラック (1) *の読み出し指定

(＊同一シリンダの両面トラックのみ)

b_6(MF)：単密度 (0)／倍密度 (1) の読み出し指定

b_5($\overline{r}$)：8 回リトライする (0)／リトライなし (1) の指定

b_4(SEEK)：シーク動作が必要 (1)／現在のトラック位置 (0) からの読み出し指定

・AL ←デバイス種別・ユニット番号(DA/UA) (90H～93H)

b_7	b_6	b_5	b_4	b_3	b_2	b_1	b_0
1	0	0	1	0	0	x_2	x_1

b_1, b_0：接続ディスク装置のドライブに対応
(00←0～11←3)

・BX ←データ長(DTL)(バイト単位)

・CL ←シリンダ番号(C)(0～76)

・DH ←ヘッド番号(H)(0～1)

・DL ←セクタ番号(R)(1～26)

・CH ←セクタ長(N)(00H～03H)

（CL～CH）これらをあわせてID情報と呼ぶ(略称 IDR)

CH	00	01	02	03
セクタ長(バイト／セクタ)	128	256	512	1024

・ES / BP ←データバッファ領域の先頭アドレス

(3) 出力

・CF ←終了条件

0：正常終了

1：異常終了

・AH ←ステータス情報

AHの内容	略称	ステータス呼称	内　　容
0 0 0 1 ×××× (10H)	CM	Control Mark	DDAM (Deleted Data Address Mark)を検出した．そのセクタを読みだした後，正常終了する．
0 0 1 0 ×××× (20H)	DB	DMA Boundary	メモリアドレスがバンクにまたがるか，奇数番地から始まるように指定した場合の異常終了ステータス．
0 0 1 1 ×××× (30H)	EN	End of Cylinder	1回の動作の転送容量を越えてデータ長(DTL)を指定した場合の異常終了ステータス．
0 1 0 0 ×××× (40H)	EC	Equipment Check	デバイスが異常か，リキャリブレイトコマンド実行時に，一定時間内にトラック0信号を確認できなかった場合の異常終了ステータス．
0 1 0 1 ×××× (50H)	OR	Over Run	セクタのデータをメモリに転送しているとき，一定時間内にデータ転送が終了できなかった場合の異常終了ステータス．
0 1 1 0 ×××× (60H)	NR	Not Ready	ユニットがノットレディ状態の場合の異常終了ステータス．
1 0 1 0 ×××× (A0H)	DE	Data Error	ID読み出し時にCRCエラーが発生した場合の異常終了ステータス．
1 1 0 0 ×××× (C0H)	ND	No Data	トラック内に，指定されたセクタが見つからなかった場合の異常終了ステータス．
1 1 1 0 ×××× (E0H)	MA	Missing Address mark	トラック内に，指定されたセクタが見つからず，かつIDが1個もなかった場合の異常終了ステータス．(注)

注：指定されたセクタのIDを検出した後，データ部のアドレスマークを一定時間内(1ms/8MHz)に検出できなかった場合にもMAで異常終了する．

・システム共通域(DISK_RESULT 564H～583Hの8バイトエントリ)

←FDCからのリザルトステータス情報を格納

(4) 処理

① DA/UA に対応するシステム共通域 DISK_RESULT の内容を調べる.

② SEEK ビットが1(オン)かどうかを判定する.

オンならばシリンダ番号Cによってシーク動作を行う. シーク動作が終了したか, または SEEK ビットがオフ(0)ならば ③ の処理を行う.

③ DMA を起動する.

DMA バウンダリの正当性をチェックする. 不正なら AH に20Hをセットして終了する. 正当ならば DMA を起動する. BX, ES, BP を送る. (「第2部　2.3 DMA 制御のプログラミング」を参照)

④ FDC に READ コマンドを発行する.

(マルチトラック MT, MFM モードは BIOS コマンドに従う. DDAM (Deleted Data Address Mark) を検出した場合は, そのセクタの読み取り後, コマンドの実行を正常終了する.)

● FDC コマンド発行制御

a) FDC ステータスを READ し, FDC が BUSY 状態かどうかチェックし, BUSY 状態ならば BUSY 状態が解けるまで待つ.

```
AAA : IN     AL, 90H
      TEST   AL, 10H
      JNZ    AAA
```

b) FDC がデータを受け取れるかどうか, FDC ステータスをチェックする. データが受け取れる状態になるまで待つ.

```
BBB : IN     AL, 90H
      TEST   AL, 80H
      JZ     BBB
```

c) FDC ステータスによって, FDC がデータを受信できる状態であることを確認し, コマンド(またはパラメータ)を発行する.

```
      OUT 92H, AL
```

⑤ FDC に対して, READ コマンドのパラメータを順次送出する.

C (シリンダ#), H (ヘッド#), R (セクタ#), N (セクタ長)

⑥ EOT (トラック上の最終セクタ), GPL (GAP3 の長さ), DTL (処理すべきセクタ当りのデータ長) は次の表のとおりである.

・DTL ←256 (FFH)

注: この DTL は FDC のパラメータとして一意的に (FFH) 指定するもので, BIOS コマンドの BX とは関係ない.

・EOT，GPL

MF ビット	セクタ内のデータ長N	セクタ当りの密度（バイト／セクタ）	EOT（トラック上の最終セクタ）	GPL（GAP レングス）
FM モード（単密度）	00H	128	1AH	07H
	01H	256	0FH	0EH
	02H	512	08H	1BH
MFM モード（倍密度）	01H	256	1AH	0EH
	02H	512	0FH	1BH
	03H	1024	08H	35H

⑦ 割り込み信号の入力を待つ．

入力処理の終了を待ち，リザルトステータス情報を読み出し(ST0，ST1，ST2)，実行終了セクタのID情報(C，H，R，N)の読み出しを行い，システム共通域のRESULT_DATA，BIOSコマンド出力条件の設定を行う．

⑧ DMAチャネルを閉じる．

(5) その他

a) 1回の動作の転送容量はMT(マルチトラック)ビット，MF(倍密度指定)ビット，N(セクタ長)に関係する．

MT	MF	N	転送容量(バイト)		最終セクタ
0	0	00H	1～128×n	n＝1～26	ヘッド0のセクタ26または ヘッド1のセクタ26
	1	01H	1～256×n		
1	0	00H	1～128×n	n＝1～52	ヘッド1のセクタ26
	1	01H	1～256×n		
0	0	01H	1～256×n	n＝1～15	ヘッド0のセクタ15または ヘッド1のセクタ15
	1	02H	1～512×n		
1	0	01H	1～256×n	n＝1～30	ヘッド1のセクタ15
	1	02H	1～512×n		
0	0	02H	1～512×n	n＝1～8	ヘッド0のセクタ8または ヘッド1のセクタ8
	1	03H	1～1024×n		
1	0	02H	1～512×n	n＝1～16	ヘッド1のセクタ8
	1	03H	1～1024×n		

注：nの値はプログラマブルで，EOTの値で定義される．

b) BIOSコマンド実行を正常に終了したときに，システム共通域のRESULT_DATAに設定されるIDR(C，H，R，N)の状態は次表のようになる．

MT	EOT	最終バイトの転送に関したセクタ	IDR の 状 態			
			C	H	R	N
0	1AH 0FH 08H	ヘッド0のセクタ1～25 〃 1～14 〃 1～7	もとのまま	もとのまま	R＋1	もとのまま
	1AH 0FH 08H	ヘッド0のセクタ 26 〃 15 〃 8	C＋1	もとのまま	R＝01(注)	もとのまま
	1AH 0FH 08H	ヘッド1のセクタ1～25 〃 1～14 〃 1～7	もとのまま	もとのまま	R＋1	もとのまま
	1AH 0FH 08H	ヘッド1のセクタ 26 〃 15 〃 8	C＋1	もとのまま	R＝01(注)	もとのまま
1	1AH OFH 08H	ヘッド0のセクタ1～25 〃 1～14 〃 1～7	もとのまま	もとのまま	R＋1	もとのまま
	1AH 0FH 08H	ヘッド0のセクタ 26 〃 15 〃 8	もとのまま	下1ビット を反転する	R＝01(注)	もとのまま
	1AH 0FH 08H	ヘッド1のセクタ1～25 〃 1～14 〃 1～7	もとのまま	もとのまま	R＋1	もとのまま
	1AH 0FH 08H	ヘッド1のセクタ 26 〃 15 〃 8	C＋1	下1ビット を反転する	R＝01(注)	もとのまま

注：ヘッドの選択状態(ST0のHDビットも含む)は最終バイトの転送に関係したセクタに属するトラックのままである．

6.2.2 データの書き込み(WRITE DATA)

(1) 機能

指定されたデバイス種別・ユニット番号(DA/UA＝90H～93H)を持つデバイスの，指定された実行開始セクタ(ID情報；シリンダ番号(C)，ヘッド番号(H)，セクタ番号(R)，セクタ長(N))から，指定されたメモリ領域(データバッファ領域の先頭アドレス)の，指定された長さ(DTL)のデータを書き込む．

現在選択されているシリンダ位置のトラックへ書き込む場合と，シーク動作を行い，トラックの選択を行ってから書き込む場合との選択が可能である．また，単密度(FMモード)／倍密度(MFMモード)の書き込み選択指定(MF-Multiple Frequency modulation)も可能である．

注：マルチトラック指定は使用しないこと．

(2) 入力

・内部割り込みコード←1BH

・AH ← BIOSコマンド識別コード

b7	b6	b5	b4	b3	b2	b1	b0
MT	MF	$\overline{r}$	SEEK	0	1	0	1

- SEEK
  - 1：シーク動作を行う．シリンダ番号Cへシークする．
  - 0：シーク動作を行わない．現在の位置で操作する．
- $\overline{r}$
  - 1：リトライしない．
  - 0：8回のリトライをする．
- MF
  - 1：倍密度を使用する．
  - 0：単密度を使用する．
- MT
  - 1：マルチトラックライト(同一シリンダの両面トラックのみ)．
  - 0：シングルトラックライト．

注：MTビットは0で使用すること

・AL　←デバイス種別・ユニット番号(DA/UA)(90H～93H)

・BX　←データ長(DTL)(バイト単位)

・CH　←セクタ長(N)(00H～03H)(「6.2.1」参照)

・CL　←シリンダ番号(C)(0～76)

・DH　←ヘッド番号(H)(0～1)

・DL　←セクタ番号(R)(1～26)

・ES/BP←データバッファ領域の先頭アドレス

(3) 出力

・CF　←終了条件

　0：正常終了

　1：異常終了

・AH　←ステータス情報(次表参照)

AHの内容	略称	ステータス呼称	内　容
20H	DB	DMA Boundary	「6.2.1」参照
30H	EN	End of Cylinder	「6.2.1」参照
40H	EC	Equipment Check	データの書き込み時，デバイスのFAULT状態を検出した場合の異常終了ステータス．
50H	OR	Over Run	セクタのデータ部にメモリからデータ転送をしているとき，一定時間内にデータを転送できなかった場合の異常終了ステータス．そのセクタを書き込み後，ORとなる．
60H	NR	Not Ready	「6.2.1」参照
70H	NW	Not Writable	コマンド実行開始時，WRITE PROTECTED信号がオンの場合の異常終了ステータス．
A0H	DE	Data Error	1セクタのIDを読み取るごとにCRCバイトをチェックし，いずれかのセクタでCRCエラーが生じた場合の異常終了ステータス．
C0H	ND	No Data	「6.2.1」参照
E0H	MA	Missing Address mark	「6.2.1」参照

・システム共通域(DISK_RESULT 564H～583H の8バイトエントリ)

　　←FDCからのリザルトステータス情報を格納

(4) 処理

「6.2.1」と同様の処理を行う.

注：データ長(DTL)で示すバイト数のデータの書き込みがセクタの途中で終了した場合は，そのセクタの残りのバイトには00Hを書き込んで正常終了する.

6.2.3　シークを行う(SEEK)

(1) 機能

指定されたデバイス種別・ユニット番号(DA/UA)に対して，指定されたシリンダ物理番号(C)までシークさせる.

なお，読み出し(READ)／書き込み(WRITE)用のBIOSコマンドには，シーク動作を同時に行うことが可能になっている. それぞれのBIOSコマンド識別コードの b_4 ビット(10H)をオン(1)にするとシーク動作を伴い，オフ(0)にすると現在のシリンダを対象とした動作を行う.

(2) 入力

・内部割り込みコード←1BH

・AH ←10H(BIOSコマンド識別コード)

・AL ←シークを行うデバイス種別・ユニット番号(DA/UA)(90H～93H)

・CL ←シークを行うシリンダ番号(C)(0～76)

(3) 出力

・CF ←終了条件

　　0：正常終了

　　1：異常終了

・AH ←ステータス情報

　　40H：Equipment Check (EC)

　　　デバイスからFault信号を受取ったとき，ECによる異常終了となる.

　　60H：Not Ready (NR)

　　　FDCがシークコマンドを開始する時，またはデバイスがシーク動作実行中，デバイスがノットレディ状態であると，NRによる異常終了となる.

・システム共通域DISK_RESULT(564H～586H)の8バイトエントリ

　　←現在のシークアドレス(シリンダ番号)をPCNとして格納.

(4) 処理

① FDCにシークコマンド(0FH)を送出する.

② FDCにシークコマンドに対するパラメータを送出する.
　シークを行うユニット番号，ヘッド番号を渡す.

③ シーク動作の終了を待つ.

④ シーク動作が終了すると出力のステータス情報を読み出す.

6.2.4 シリンダ0へシークする(RECALIBRATE—リキャリブレイト)

(1) 機能

シリンダ物理番号0(デバイスから，トラック0信号を検出するまで)へシークさせる.

シーク動作は，シリンダ物理番号0の方向へ1シリンダずつ行い，デバイスからのトラック0信号を検出するまでくり返す.

(2) 入力

・内部割り込みコード← 1BH

・AH ← 07H(BIOSコマンド識別コード)

b_7	b_6	b_5	b_4	b_3	b_2	b_1	b_0
0	0	$\overline{r}$	0	0	1	1	1

・AL ←デバイス種別・ユニット番号(DA/UA)(90H～93H)

(3) 出力

・CF ←終了条件
　　0：正常終了
　　1：異常終了

・AH ←ステータス情報
　　40H：Equipment Check (EC)
　　　デバイスからのトラック0信号がオン(1)になるまで一定時間くり返すが，検出できなかった場合，ECによる異常終了となる.
　　60H：Not Ready (NR)
　　　「6.2.3」参照

(4) 処理

① FDCに，リキャリブレイトコマンド(07H)を送出する.

② 次のシーク動作のために約20msec待つ.

6.2.5 トラックのフォーマット(FORMAT TRACK)

(1) 機能

指定されたセクタ長(N)，トラック当りのセクタ数(SC)，ギャップ長(GPL)，データ部に書き込むデータパターン(D)などに従って1トラック分フォーマット書き込みを行う．

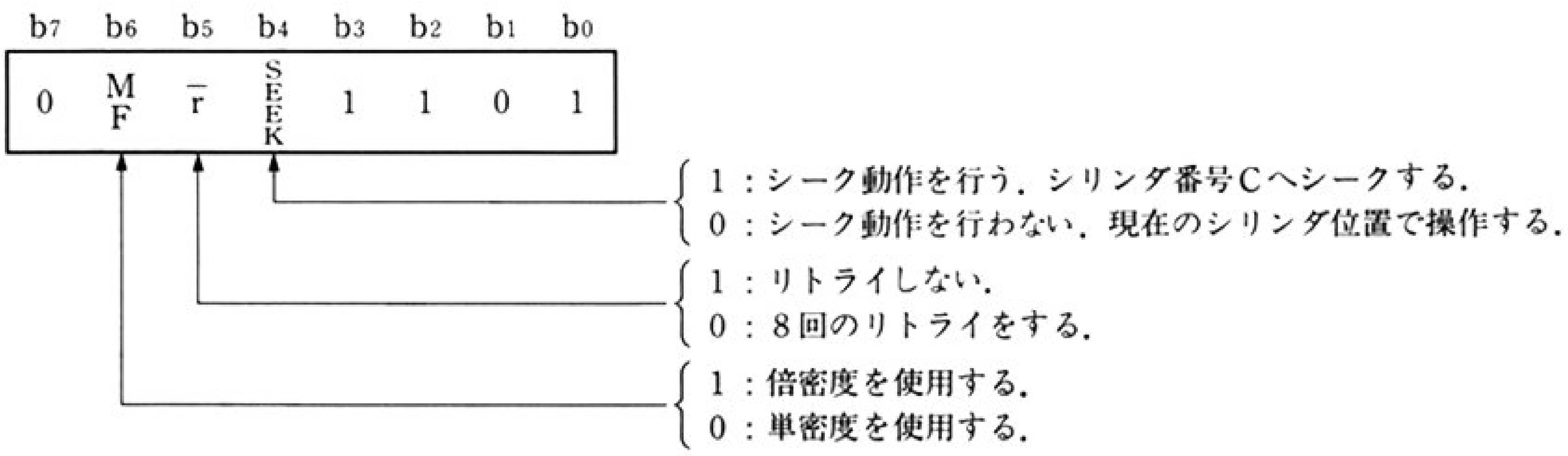
セクタのID部にデータを書き込むときには，指定されたデータバッファ領域の内容(C，H，R，Nの4バイト×セクタ数)を使用する．したがって，セクタシーケンスIDや不良シリンダIDなども書き込むことが可能である(C，H，R，Nの指定による)．

各セクタのデータ部には，1バイトのデータDをNで指定される長さ分だけくり返し書き込む．

(2) 入力

・内部割り込みコード←1BH

・AH ← BIOSコマンド識別コード



・AL ←デバイス種別・ユニット番号(DA/UA)(90H～93H)

・BX ←データ長(DTL)(バイト単位)

・CH ←セクタ長(N)(00，01，02，03)

・CL ←シリンダ番号(C)(0～76)(AHのSEEKビットが1のとき有効)

・DH ←ヘッド番号(H)(0～1)

・DL ←データ部への書き込みデータパターン(D)

・ES / BP ←データバッファ領域の先頭アドレス

(3) 出力

・CF ←終了条件

　　0：正常終了

　　1：異常終了

・AH ←ステータス情報

AHの内容	略称	ステータス呼称	内　　容
20H	DB	DMA Boundary	「6.2.1」参照
40H	EC	Equipment Check	書き込み終了時にFault状態を検出した.
50H	OR	Over Run	セクタのID部に書き込み時，一定時間内にデータ転送ができなかった.
60H	NR	Not Ready	デバイスがノットレディ状態になった.
70H	NW	Not Writable	「6.2.2」参照

(4) 処理

① DA/UAで指定されるユニットの，現在選択されているシリンダのHバイトで示されるヘッドの面にあるトラックにフォーマットを書き込む.

② セクタのID部の書き込みは，指定されているデータバッファ領域の先頭アドレス(ES : BP)から，BXのデータ長までのデータバッファ上に，セクタのID部ごとのC，H，R，Nの4バイトエントリをトラックのセクタ数分だけ展開しておき，これを書き込む((5) を参照).

③ セクタのデータ部の書き込みは，指定されたDL(データパターンD)の内容を，指定されたCH(セクタ長N)の長さ分だけセクタごとに繰り返す.

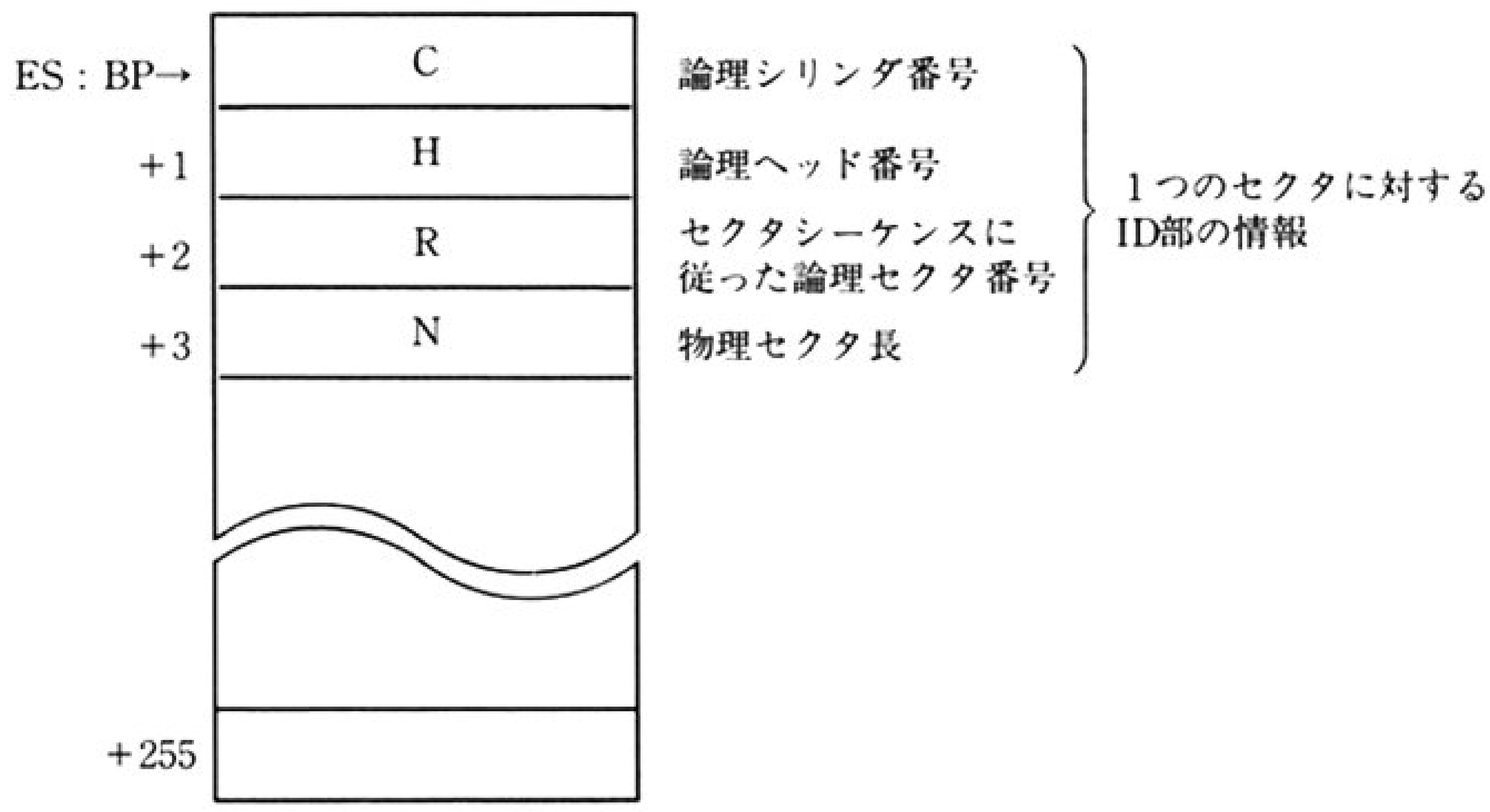
(5) セクタのID部をフォーマットするための準備

① パラメータの指定方法

指定方法		指定内容		トラック当りのセクタ数 SC	ギャップ長 GPL	IDフォーマット用データバッファ長 (DTL)	備　考
MFビット	セクタ長 N	密度	セクタ当りのバイト数				
0	00	単密度	128	1AH (26)	1BH	104	N_{88}-BASIC (シリンダ0, HEAD0) MS-DOS(8″1S)
	01	FM モード	256	0FH (15)	2AH	60	
	02		512	08H (8)	3AH	32	
1	01	倍密度	256	1AH (26)	36H	104	N_{88}-BASIC (シリンダ0, HEAD0以外)
	02	MFM モード	512	0FH (15)	54H	60	
	03		1024	08H (8)	74H	32	MS-DOS

注：DTLは上表の値以上であればよい．255をとるようにする.

②データバッファの内容



③セクタシーケンスに従った論理セクタ番号

a）26セクタ／トラックの場合

セクタシーケンス ＼ 物理セクタ番号	01 02 03 04 05 06 07 08 09 0A 0B 0C 0D 0E 0F 10 11 12 13 14 15 16 17 18 19 1A
00,01 (CP/M, MS-DOS)	物理セクタ番号と同じ
0 D (BASIC)	01 0E 02 0F 03 10 04 11 05 12 06 13 07 14 08 15 09 16 0A 17 0B 18 0C 19 0D 1A

注：初期の BASIC ではセクタシーケンス 00, 01 のものもある.

b）8セクタ／トラックの場合

セクタシーケンス ＼ 物理セクタ番号	01 02 03 04 05 06 07 08
00,01 (MS-DOS)	物理セクタ番号と同じ

6.2.6　初期化(INITIALIZE)

(1) 機能

1MB フロッピーディスク装置全体の初期化を行う.

次の操作を行う.

- FDC μPD765A の初期化.
- システム共通域の初期化(DISK_EQUIP, DISK_INT, DISK_RESULT).
- FDC に対し, SPECIFY コマンドを発行(FDC の動作モードの設定).
- 各装置にリキャリブレイトコマンドを発行(装置の接続状況と動作確認).

(2) 入力

・内部割り込みコード← 1BH

・AH ←03H (BIOS コマンド識別コード)

・AL ←デバイス種別・ユニット番号(DA/UA) (90H～93H)

(3) 出力

・CF ←終了条件

0 ：正常終了

1 ：異常終了

・AH ←ステータス情報(00H)

(4) 処理

① FDC μPD765A の初期化

ライトコントロールレジスタを使用.

② システム共通域の初期化

③ FDC に対して初期値の設定(SPECIFY コマンド発行).

・HUT (Head Unload Time)の設定.

リード／ライトコマンド実行後, アンロード状態にするまでの時間を指定する. —160msec

・SRT (Step Rate Time)の設定.

シーク動作時デバイスへ送る STEP 信号の間隔時間を指定する. —— 5 msec

・HLT (Head Load Time)の設定.

リード／ライトコマンドの実行開始時, ヘッドがアンロード状態であればロードさせるが, ロードした後ヘッドが安定状態になるまでの待ち時間を指定する. ——50msec

・DMA モードに設定する.

④ 各ユニットに対してリキャリブレイトコマンドによるチェックを行う.

6.2.7 ベリファイ(VERIFY)

(1) 機能

指定されているデバイス種別･ユニット番号(DA/UA)のディスク装置の, 指定されたセクタのデータを読み取る. ただし, メモリへの転送は行わない.

指定条件は, データの読み出し(READ DATA)コマンドとほとんど同じである.

(2) 入力

・内部割り込みコード←1BH

・AH ← BIOS コマンド識別コード

b7	b6	b5	b4	b3	b2	b1	b0
MT	MF	r̄	SEEK	0	0	0	1

他は「6.2.1　データの読み出し(READ DATA)」と同じである．参照すること．

(3) 出力

「6.2.1　データの読み出し(READ DATA)」参照．

注：DDAM(Deleted Data Address Mark)を検出しても，そのセクタをスキップして，処理を続行する．

(4) 処理

読み取ったデータをメモリに転送しないことを除いて「6.2.1」と同じである．

6.2.8　センス(SENSE)

(1) 機能

指定したデバイスの状態を調べる．

(2) 入力

・内部割り込みコード←1BH

・AH ←04H(BIOS コマンド識別コード)

・AL ←デバイス種別・ユニット番号(DA/UA)(90H～93H)

(3) 出力

・CF ←終了条件

0：正常終了

1：異常終了

・AH ←ステータス情報

AHの内容	略称	ステータス呼称	内　容
10H	WP	Write Protect	媒体がセットされているが，ライトプロテクトの状態である．
60H	NR	Not Ready	媒体がセットされていない．
ビット0			0：片面媒体がセットされている． 1：両面媒体がセットされている．

(4) 処理

FDCへSENSEコマンドを送り，デバイスの状態を得，これを編集してAHにセットする．

6.2.9 IDの読み出し(READ ID)

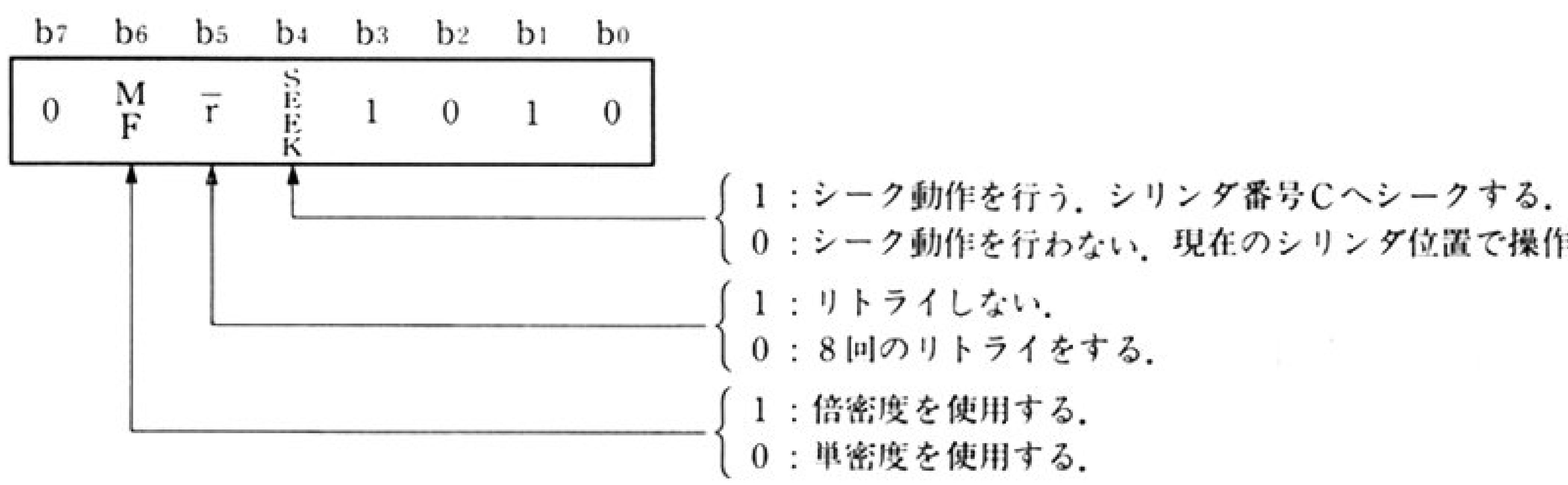
(1) 機能

指定されたデバイス種別・ユニット番号(DA/UA)のディスク装置の，指定されたトラック上の正常なIDを読み取り，IDR(C，H，R，N)に格納する．

(2) 入力

・内部割り込みコード←1BH

・AH ← BIOSコマンド識別コード



・AL ←デバイス種別・ユニット番号DA/UA(90H～93H)

・CL ←シリンダ番号(C)(0～76)(AHのSEEKビットが1のとき意味をもつ)

・DH ←ヘッド番号(H)(0～1)

(3) 出力

・CF ←終了条件

　　0：正常終了

　　1：異常終了

・AH ←ステータス情報

AHの内容	略称	ステータス呼称	内　　容
40H	EC	Equipment Check	「6.2.1」参照
60H	NR	Not Ready	「6.2.1」参照
C0H	ND	No Data	1トラック分の読み取りを行っても，正しいIDがみつからない状態で異常終了．
E0H	MA	Missing Address Mark	正しいIDがみつからず，しかもIDアドレスマークが1回も検出されなかった．

- ・CH ←セクタ長(N)
- ・CL ←シリンダ番号(C)
- ・DH ←ヘッド番号(H)
- ・DL ←セクタ番号(R)

（上記4項目）正常なIDのIDR

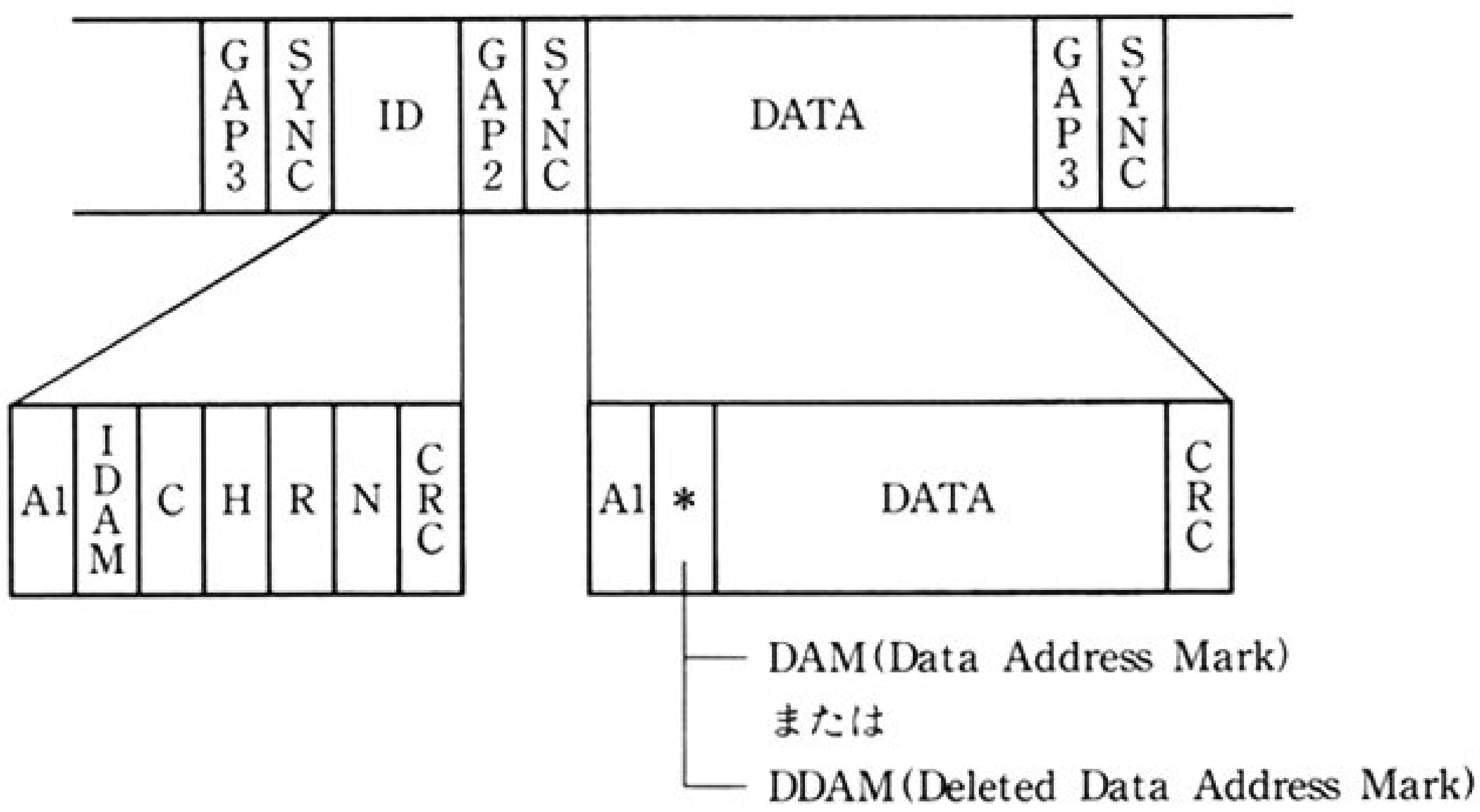
(4) 処理

指定されたトラックで，最初に正常に読み取れたIDをIDRへ格納する．

6.2.10 デリーテッドデータの書き込み(WRITE DELETED DATA)

(1) 機能

セクタのデータフィールドのData Address Markの代りにDeleted Data Address Markを書き込むことを除いて，Write Dataコマンド(「6.2.2」)と同じ機能を持つ．



(2) 入力

- ・内部割り込みコード←1BH
- ・AH ← BIOSコマンド識別コード

b7	b6	b5	b4	b3	b2	b1	b0
MT	MF	$\overline{r}$	SEEK	1	0	0	1

他は「6.2.2　Write Data」と同じ．

(3) 出力

「6.2.2　Write Data」と同じ．

(4) 処理

「6.2.2　Write Data」と同じ．

6.2.11　デリーテッドデータの読み出し(READ DELETED DATA)

(1) 機能

セクタのデータフィールドにあるData　Address　Markの代りにDeleted　Data　Address Markを扱うことを除いて，Read Dataコマンド(「6.2.1」)と同じ機能を持つ.

(2) 入力

・内部割り込みコード←1BH

・AH←BIOSコマンド識別コード

b7	b6	b5	b4	b3	b2	b1	b0
MT	MF	$\overline{r}$	SEEK	1	1	0	0

他は「6.2.1　Read Data」と同じ.

(3) 出力

「6.2.1　Read Data」と同じ.

(4) 処理

「6.2.1　Read Data」と同じ.

6.2.12　診断のための読み出し(READ DIAGNOSTIC)

(1) 機能

インデックスマークの直後から読み取りを開始し，IDのエラー，およびデータ部のエラーが検出されても読み取りを続行することを除いて，Read Dataコマンドと同じ機能である.

(2) 入力

・内部割り込みコード←1BH

・AH←BIOSコマンド識別コード

b7	b6	b5	b4	b3	b2	b1	b0
0	MF	$\overline{r}$	SEEK	0	0	1	0

他は「6.2.1　Read Data」と同じ.

(3) 出力

「6.2.1　Read Data」と同じ.

(4) 処理

インデックスマークの直後から読み取りを開始する.

次の相違点を除いて Read Data コマンドと同じである.

① ID またはデータ部の CRC エラーが検出されても読み取りを続ける.

② 読み取った ID と IDR の比較を行うが，それらが異なっていてもステータスに ND (No Data)をセットするだけで，そのセクタのデータを処理する.

③ Deleted Data Address Mark のあるセクタを検出しても，コマンド実行の終了条件にはならない.

6.3 640KB フロッピーディスク

6.3.1 データの読み出し(READ DATA)

(1) 機能

指定されたデバイス種別・ユニット番号(DA/UA＝70H～73H)を持つデバイスの，指定された実行開始セクタ(ID 情報；シリンダ番号(C)，ヘッド番号(H)，セクタ番号(R)，セクタ長(N))から，指定されたメモリ領域(データバッファ領域の先頭アドレス)へ，指定された長さ(DTL)のデータを読み出す.

現在選択されているシリンダ位置のトラックから読み出す場合と，シーク動作を行い，トラックの選択を行ってから読み出す場合との選択が可能である.

このコマンドはシングルトラック／マルチトラックの読み出し選択指定(MT-Multi Track)および，単密度(FM モード)／倍密度(MFM モード)の読み出し選択指定(MF-Multiple Frequency modulation)が可能である.

(2) 入力

・内部割り込みコード← 1BH

・AH ← BIOS コマンド識別コード

b_7	b_6	b_5	b_4	b_3	b_2	b_1	b_0
MT	MF	$\bar{r}$	SEEK	0	1	1	0

b_7(MT)：シングルトラック (0) ／マルチトラック (1)*の読み出し指定

(＊同一シリンダの両面トラックのみ)

b_6(MF)：単密度 (0)／倍密度 (1) の読み出し指定

b_5($\bar{r}$)：8回リトライする (0)／リトライなし (1) の指定

b_4(SEEK)：シーク動作が必要 (1)／現在のトラック位置 (0) からの読み出し指定

・AL ←デバイス種別・ユニット番号(DA/UA)(70H～73H)

b7	b6	b5	b4	b3	b2	b1	b0
0	1	1	1	0	0	x2	x1

（b1, b0）← 接続ディスク装置のドライブに対応
(00←0～11←3)

・BX ←データ長(DTL)(バイト単位)

・CL ←シリンダ番号(C)(0～79)
・DH ←ヘッド番号(H)(0～1)
・DL ←セクタ番号(R)(1～16)
・CH ←セクタ長(N)(00H～03H)

（CL～CH）これらをあわせてID情報と呼ぶ(略称　IDR)

CH	00	01	02	03
セクタ長(バイト／セクタ)	128	256	512	1024

・ES / BP ←データバッファ領域の先頭アドレス

(3) 出力

・CF ←出力条件
　0：正常終了
　1：異常終了

・AH ←ステータス情報

AHの内容	略称	ステータス呼称	内　容
0 0 0 1×××× (10H)	CM	Control Mark	DDAM (Deleted Data Address Mark)を検出した．そのセクタを読みだした後，正常終了する．
0 0 1 0×××× (20H)	DB	DMA Boundary	メモリアドレスがバンクにまたがるか，奇数番地から始まるように指定した場合の異常終了ステータス．
0 0 1 1×××× (30H)	EN	End of Cylinder	1回の動作の転送容量を越えてデータ長(DTL)を指定した場合の異常終了ステータス．
0 1 0 0×××× (40H)	EC	Equipment Check	デバイスが異常か，リキャリブレイトコマンド実行時に，一定時間内にトラック0信号を確認できなかった場合の異常終了ステータス．
0 1 0 1×××× (50H)	OR	Over Run	セクタのデータをメモリに転送しているとき，一定時間内にデータ転送が終了できなかった場合の異常終了ステータス．
0 1 1 0×××× (60H)	NR	Not Ready	ユニットがノットレディ状態の場合の異常終了ステータス．
1 0 1 0×××× (A0H)	DE	Data Error	ID読み出し時にCRCエラーが発生した場合の異常終了ステータス．
1 1 0 0×××× (C0H)	ND	No Data	トラック内に，指定されたセクタが見つからなかった場合の異常終了ステータス．

AH の内容	略称	ステータス呼称	内　　容
1 1 1 0×××× (E0H)	MA	Missing Address mark	トラック内に，指定されたセクタが見つからず，かつ ID が1個もなかった場合の異常終了ステータス.(注)

注：指定されたセクタの ID を検出した後，データ部のアドレスマークを一定時間以内(1ms/8MHz)に検出できなかった場合にも MA で異常終了する.

・システム共通域(F2DD RESULT 5D0～5DF の16バイトエントリ)

←FDC からのリザルトステータス情報を格納

(4) 処理

① DA/UA に対応するシステム共通域 F2DD_RESULT の内容を調べる.

② SEEK ビットが1(オン)かどうかを判定する.

オンならばシリンダ番号Cによってシーク動作を行う．シーク動作が終了したか，または SEEK ビットがオフ(0)ならば ③ の処理を行う.

③ DMA を起動する.

DMA バウンダリの正当性をチェックする．不正なら AH に20Hをセットして終了する．正当ならば DMA を起動する．BX，ES，BP を送る．(「第2部 2.3 DMA 制御のプログラミング」を参照)

④ FDC に READ コマンドを発行する.

マルチトラック MT, MFM モードは BIOS コマンドに従う. DDAM (Deleted Data Address Mark)を検出した場合は，そのセクタの読み取り後，コマンドの実行を正常終了する.

● FDC コマンド発行制御

a) FDC ステータスを READ し，FDC が BUSY 状態かどうかをチェックし，BUSY 状態ならば BUSY 状態が解けるまで待つ.

```
AAA : IN    AL, 0C8H
      TEST  AL, 10H
      JNZ   AAA
```

b) FDC がデータを受け取れるかどうか, FDC ステータスをチェックする. データが受け取れる状態になるまで待つ.

```
BBB : IN    AL, 0C8H
      TEST  AL, 80H
      JZ    BBB
```

c) FDC ステータスによって, FDC がデータを受信できる状態であることを確認し, コマンド(またはパラメータ)を発行する.

```
      OUT   0CAH, AL
```

⑤ FDC に対して，READ コマンドのパラメータを順次送出する.

C(シリンダ#)，H(ヘッド#)，R(セクタ#)，N(セクタ長)

⑥ EOT(トラック上の最終セクタ), GPL(GAP3 の長さ), DTL(処理すべきセクタ当りのデータ長)は次の表のとおりである.

・DTL ←255(FFH)

注：このDTLはFDCコマンドのパラメータとして一意的に(FFH)指定されるもので, BIOS コマンドのBXとは直接関係はない.

・EOT, GPL

MF ビット	セクタ内のデータ長N	セクタ当りの密度(バイト／セクタ)	EOT (トラック上の最終セクタ)	GPL (GAP レングス)
FM モード (単密度)	00H	128	10H	07H
	01H	256	09H	0EH
	02H	512	05H	1BH
MFM モード (倍密度)	01H	256	10H	0EH
	02H	512	09H	1BH
	03H	1024	05H	35H

⑦ 割り込み信号の入力を待つ.

入力処理の終了を待ち, リザルトステータス情報を読み出し(ST0, ST1, ST2), 実行終了セクタのID情報(C, H, R, N)の読み出しを行い, システム共通域の RESULT_DATA, BIOS コマンド出力条件の設定を行う.

⑧ DMA チャネルを閉じる.

(5) その他

a) 1回の動作の転送容量はMT(マルチトラック)ビット, MF(倍密度指定)ビット, N(セクタ長)に関係する.

MT	MF	N	転送容量(バイト)		最終セクタ
0	0	00H	1～128×n	n＝1～16	ヘッド0のセクタ16または ヘッド1のセクタ16
	1	01H	1～256×n		
1	0	00H	1～128×n	n＝1～32	ヘッド1のセクタ16
	1	01H	1～256×n		
0	0	01H	1～256×n	n＝1～9	ヘッド0のセクタ9または ヘッド1のセクタ9
	1	02H	1～512×n		
1	0	01H	1～256×n	n＝1～18	ヘッド1のセクタ9
	1	02H	1～512×n		
0	0	02H	1～512×n	n＝1～5	ヘッド0のセクタ5または ヘッド1のセクタ5
	1	03H	1～1024×n		
1	0	02H	1～512×n	n＝1～10	ヘッド1のセクタ5
	1	03H	1～1024×n		

注：nの値はプログラマブルで, EOT の値で定義される.

b）BIOSコマンド実行を正常に終了したときに，システム共通域のRESULT_DATAに設定されるIDR(C，H，R，N)の状態は次表のようになる．

MT	EOT	最終バイトの転送に関係したセクタ	IDR の 状 態			
			C	H	R	N
0	10H 09H 05H	ヘッド0のセクタ1～15 〃　1～8 〃　1～4	もとのまま	もとのまま	R＋1	もとのまま
	10H 09H 05H	ヘッド0のセクタ　16 〃　9 〃　5	C＋1	もとのまま	R＝01(注)	もとのまま
	10H 09H 05H	ヘッド1のセクタ1～15 〃　1～8 〃　1～4	もとのまま	もとのまま	R＋1	もとのまま
	10H 09H 05H	ヘッド1のセクタ　16 〃　9 〃　5	C＋1	もとのまま	R＝01(注)	もとのまま
1	10H 09H 05H	ヘッド0のセクタ1～15 〃　1～8 〃　1～4	もとのまま	もとのまま	R＋1	もとのまま
	10H 09H 05H	ヘッド0のセクタ　16 〃　9 〃　5	もとのまま	下1ビットを反転する	R＝01(注)	もとのまま
	10H 09H 05H	ヘッド1のセクタ1～15 〃　1～8 〃　1～4	もとのまま	もとのまま	R＋1	もとのまま
	10H 09H 05H	ヘッド1のセクタ　16 〃　9 〃　5	C＋1	下1ビットを反転する	R＝01(注)	もとのまま

注：ヘッドの選択状態(ST0のHDビットも含む)は最終バイトの転送に関係したセクタに属するトラックのままである．

6.3.2　データの書き込み(WRITE DATA)

(1) 機能

指定されたデバイス種別・ユニット番号(DA/UA＝70H～73H)を持つデバイスの，指定された実行開始セクタ(ID情報；シリンダ番号(C)，ヘッド番号(H)，セクタ番号(R)，セクタ長(N))から，指定されたメモリ領域(データバッファ領域の先頭アドレス)の，指定された長さ(DTL)のデータを書き込む．

現在選択されているシリンダ位置のトラックへ書き込む場合と，シーク動作を行い，トラックの選択を行ってから書き込む場合との選択が可能である．また，単密度(FMモード)／倍密度(MFMモード)の書き込み選択指定(MF-Multiple Frequency modulation)も可能である．

注：マルチトラック指定は使用しないこと．

(2) 入力

・内部割り込みコード← 1BH

・AH ← BIOS コマンド識別コード

b7	b6	b5	b4	b3	b2	b1	b0
MF	MF	$\overline{r}$	SEEK	0	1	0	1

- SEEK（b4）
  - 1：シーク動作を行う．シリンダ番号Cへシークする．
  - 0：シーク動作を行わない．現在の位置で操作する．
- $\overline{r}$（b5）
  - 1：リトライしない．
  - 0：8回のリトライをする．
- MF（b6）
  - 1：倍密度を使用する．
  - 0：単密度を使用する．
- MF（b7）
  - 1：マルチトラックライト(同一シリンダの両面トラックのみ)．
  - 0：シングルトラックライト．

注：MTビットは0で使用すること

・AL ←デバイス種別・ユニット番号(DA/UA)(70H～73H)

・BX ←データ長(DTL)(バイト単位)

・CH ←セクタ長(N)(00H～03H)(「6.3.1」参照)

・CL ←シリンダ番号(C)(0～79)

・DH ←ヘッド番号(H)(0～1)

・DL ←セクタ番号(R)(1～16)

・ES/BP ←データバッファ領域の先頭アドレス

(3) 出力

・CF ←終了条件

　　0：正常位置

　　1：異常終了

・AH ←ステータス情報(次表参照)

・システム共通域(F2DD_RESULT 5D0H～5DFH の16バイトエントリ)

　　← FDC からのリザルトステータス情報を格納

AHの内容	略称	ステータス呼称	内　　　容
20H	DB	DMA Boundary	「6．3．1」参照
30H	EN	End of Cylinder	「6．3．1」参照
40H	EC	Equipment Check	データの書き込み時，デバイスのFAULT状態を検出した場合の異常終了ステータス．
50H	OR	Over Run	セクタのデータ部にメモリからデータ転送をしているとき，一定時間内にデータを転送できなかった場合の異常終了ステータス．そのセクタを書き込み後，ORとなる．
60H	NR	Not Ready	「6．3．1」参照
70H	NW	Not Writable	コマンド実行開始時，WRITE PROTECTED信号がオンの場合の異常終了ステータス．
A0H	DE	Data Error	1セクタのIDを読み取るごとにCRCバイトをチェックし，いずれかのセクタでCRCエラーが生じた場合の異常終了ステータス．
C0H	ND	No Data	「6．3．1」参照
E0H	MA	Missing Address mark	「6．3．1」参照

(4) 処理

「6.3.1」と同様の処理を行う．

注：データ長(DTL)で示すバイト数のデータの書き込みがセクタの途中で終了した場合は，そのセクタの残りのバイトには00Hを書き込んで正常終了する．

6.3.3　シークを行う(SEEK)

(1) 機能

指定されたデバイス種別・ユニット番号(DA/UA)に対して，指定されたシリンダ物理番号(C)までシークさせる．

なお，読み出し(READ)／書き込み(WRITE)用のBIOSコマンドには，シーク動作を同時に行うことが可能になっている．それぞれのBIOSコマンド識別コードの b_4 ビット(10H)をオン(1)にするとシーク動作を伴い，オフ(0)にすると現在のシリンダを対象とした動作を行う．

(2) 入力

・内部割り込みコード←1BH

・AH←10H(BIOSコマンド識別コード)

・AL←シークを行うデバイス種別・ユニット番号(DA/UA)(70H～73H)

・CL←シークを行うシリンダ番号(C)(0～79)

(3) 出力

・CF ←終了条件

0：正常終了

1：異常終了

・AH ←ステータス情報

40H：Equipment Check (EC)

デバイスからFault信号を受取ったとき，ECによる異常終了となる．

・システム共通領域F2DD_RESULT (5D0H～5DFH)の16バイトエントリ

←現在のシークアドレス(シリンダ番号)をPCNとして格納．

(4) 処理

① FDCにシークコマンド(0FH)を送出する．

② FDCにシークコマンドに対するパラメータを送出する．

シークを行うユニット番号，ヘッド番号を渡す．

③ シーク動作の終了を待つ．

④ シーク動作が終了すると出力のステータス情報を読み出す．

6.3.4 シリンダ0へシークする(RECALIBRATE—リキャリブレイト)

(1) 機能

シリンダ物理番号0へ(デバイスから，トラック0信号を検出するまで)シークさせる．

シーク動作は，シリンダ物理番号0の方向へ1シリンダずつ行い，デバイスからのトラック0信号を検出するまでくり返す．

(2) 入力

・内部割り込みコード← 1BH

・AH ← 07H (BIOSコマンド識別コード)

b_7	b_6	b_5	b_4	b_3	b_2	b_1	b_0
0	0	$\bar{r}$	0	0	1	1	1

・AL ←デバイス種別・ユニット番号(DA/UA) (70H～73H)

(3) 出力

・CF ←終了条件

0：正常終了

1：異常終了

・AH ←ステータス情報

40H：Equipment Check (EC)

デバイスからのトラック0信号がオン(1)になるまで一定時間くり返すが，検出できなかった場合，ECによる異常終了となる．

(4) 処理

FDCは77回0シリンダに向ってシークするが，シリンダ数は80なのでFDCに対して2回リキャリブレイトコマンドを実行する．

6.3.5 トラックのフォーマット(FORMAT TRACK)

(1) 機能

指定されたセクタ長(N)，トラック当りのセクタ数(SC)，ギャップ長(GPL)，データ部に書き込むデータパターン(D)などに従って1トラック分フォーマット書き込みを行う．

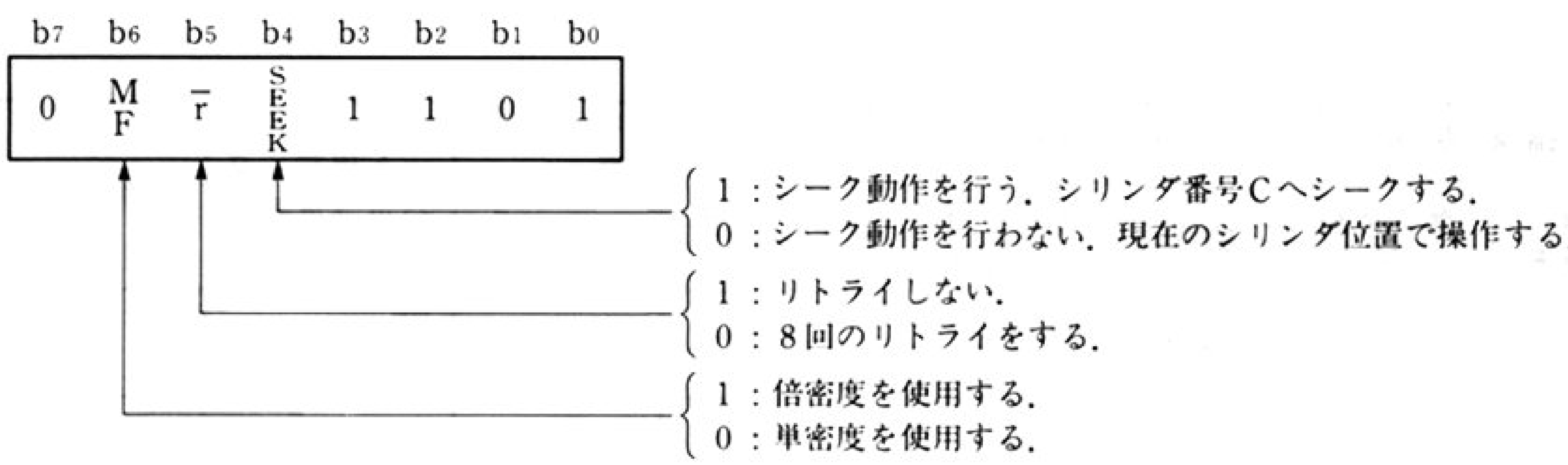
セクタのID部にデータを書き込むときには，指定されたデータバッファ領域の内容(C，H，R，Nの4バイト×セクタ数)を使用する．したがって，セクタシーケンスIDや不良シリンダIDなども書き込むことが可能である(C，H，R，Nの指定による)．

各セクタのデータ部には，1バイトのデータDをNで指定される長さ分だけくり返し書き込む．

(2) 入力

・内部割り込みコード← 1BH

・AH ← BIOS コマンド識別コード



・AL ←デバイス種別・ユニット番号(DA/UA)(70H～73H)

・BX ←データ長(DTL)(バイト単位)

・CH ←セクタ長(N)(00，01，02，03)

・CL ←シリンダ番号(C)(0～79)(AHのSEEKビットが1のとき有効)

・DH ←ヘッド番号(H)(0～1)

・DL ←データ部への書き込みデータパターン(D)

・ES/BP ←データバッファ領域の先頭アドレス

(3) 出力

・CF ←終了条件

0：正常終了

1：異常終了

・AH ←ステータス情報

AHの内容	略称	ステータス呼称	内　　容
20H	DB	DMA Boundary	「6．3．1」参照
40H	EC	Equipment Check	書き込み終了時に Fault 状態を検出した.
50H	OR	Over Run	セクタのID部に書き込み時，一定時間内にデータ転送ができなかった.
60H	NR	Not Ready	デバイスがノットレディ状態になった.
70H	NW	Not Writable	「6．3．1」参照

(4) 処理

① DA/UA で指定されるユニットの，現在選択されているシリンダのHバイトで示されるヘッドの面にあるトラックにフォーマットを書き込む.

② セクタのID部の書き込みは，指定されているデータバッファ領域の先頭アドレス(ES：BP)から，BX のデータ長までのデータバッファ上に，セクタのID部ごとのC，H，R，Nの4バイトエントリをトラックのセクタ数分だけ展開しておき，これを書き込む((5) を参照).

③ セクタのデータ部の書き込みは，指定されたDL(データパターンD)の内容を，指定されたCH(セクタ長N)の長さ分だけセクタごとに繰り返す.

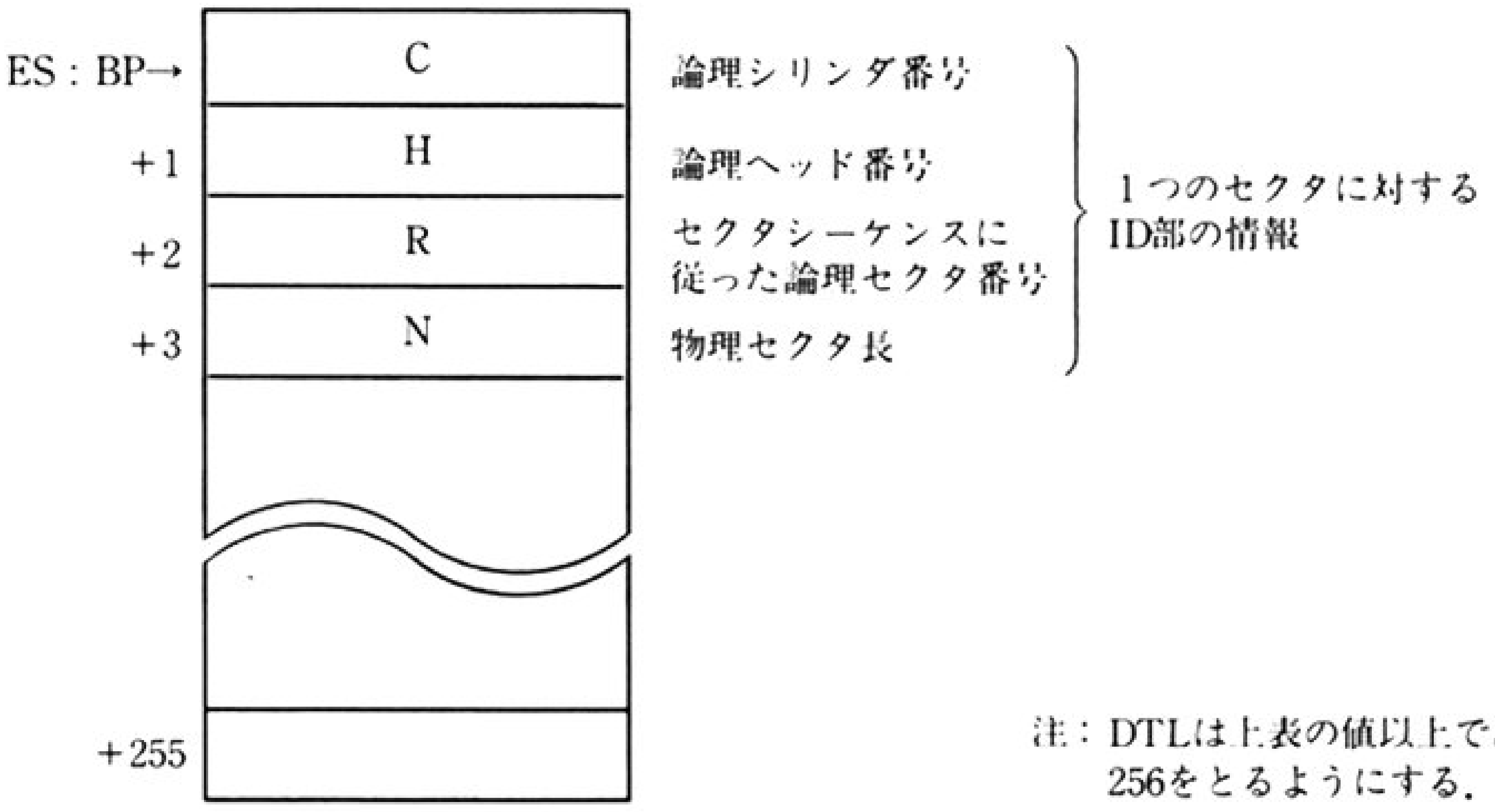
(5) セクタのID部をフォーマットするための準備

① パラメータの指定方法

指定方法		指定内容		トラック当りのセクタ数	ギャップ長	IDフォーマット用データバッファ長	備　　考
MF ビット	セクタ長 N	密度	セクタ当りのバイト数	SC	GPL	(DTL)	
0	00	単密度 FM モード	128	10H (16)	1BH	64	
	01		256	09H (9)	2AH	36	
	02		512	05H (5)	3AH	20	
1	01	倍密度 MFM モード	256	10H (16)	33H	64	N_{88}-BASIC
	02		512	09H (9)	50H	36	IBMの8セクタ/トラックとするときは32バイトにする
	03		1024	05H (5)	74H	20	

注：DTLは上表の値以上であればよい．255をとるようにする．

② データバッファの内容



注：DTLは上表の値以上であればよい．
256をとるようにする．

③ セクタシーケンスに従った論理セクタ番号

a）16セクタ／トラックの場合

セクタシーケンス ＼ 物理セクタ番号	01 02 03 04 05 06 07 08 09 0A 0B 0C 0D 0E 0F 10
00,01 (CP/M,MS-DOS)	物理セクタ番号と同じ
08 (BASIC)	01 09 02 0A 03 0B 04 0C 05 0D 06 0E 07 0F 08 10

b）8セクタ／トラックの場合

セクタシーケンス ＼ 物理セクタ番号	01 02 03 04 05 06 07 08
00,01 (MS-DOS)	物理セクタ番号と同じ

c）9セクタ／トラックの場合

セクタシーケンス ＼ 物理セクタ番号	01 02 03 04 05 06 07 08 09
00,01 (MS-DOS)	物理セクタ番号と同じ

(6) 例

① DLに格納するデータパターン（D）について

- BASICの場合　：40H
- CP/M-86の場合：E5H
- MS-DOSの場合：E5H

② データバッファの大きさ

- 26セクタ／トラックの場合：4バイト×26
- 8セクタ／トラックの場合：4バイト×8

6.3.6　初期化(INITIALIZE)

(1) 機能

640KB フロッピーディスク装置全体の初期化を行う．

次の操作を行う．

- FDC μPD765A の初期化．
- システム共通域の初期化(DISK_EQUIP, DISK_INT, F2DD_RESULT)．
- FDC に対し，SPECIFY コマンドを発行(FDC の動作モードの設定)
- 各装置にリキャリブレイトコマンドを発行(装置の接続状況と動作確認)．

(2) 入力

内部割り込みコード← 1BH

- AH ←03H (BIOS コマンド識別コード)
- AL ←デバイス種別・ユニット番号(DA/UA) (70H～73H)

(3) 出力

- CF ←終了条件
  - 0：正常終了
  - 1：異常終了
- AH ←ステータス情報(00H)

(4) 処理

① FDC μPD765A の初期化

ライトコントロールレジスタを使用．

② システム共通域の初期化

③ FDC に対して初期値の設定(SPECIFY コマンド発行)．

- HUT (Head Unload Time)の設定．
  リード／ライトコマンド実行後，アンロード状態にするまでの時間を指定する——192msec
- SRT (Step Rate Time)の設定．
  シーク動作時デバイスへ送る STEP 信号の間隔時間を指定する——4msec
- HLT (Head Load Time)の設定．
  リード／ライトコマンドの実行開始時，ヘッドがアンロード状態であればロードさせるが，ロードした後ヘッドが安定状態になるまでの待ち時間を指定する——50msec
- DMA モードに設定する．

④ 各ユニットに対してリキャリブレイトコマンドによるチェックを行う．

6.3.7 ベリファイ(VERIFY)

(1) 機能

指定されているデバイス種別・ユニット番号(DA/UA)のディスク装置の，指定されたセクタのデータを読み取る．ただし，メモリへ転送は行わない．

指定条件は，データの読み出し(READ DATA)コマンドとほとんど同じである．

(2) 入力

・内部割り込みコード← 1BH

・AH ← BIOS コマンド識別コード

b_7	b_6	b_5	b_4	b_3	b_2	b_1	b_0
MT	MF	$\bar{r}$	SEEK	0	0	0	1

他は「6.3.1 データの読み出し(READ DATA)」と同じである．参照すること．

(3) 出力

「6.3.1 データの読み出し(READ DATA)参照．

注： DDAM (Deleted Data Address Mark)を検出しても，そのセクタをスキップして，処理を続行する．

(4) 処理

読み取ったデータをメモリに転送しないことを除いて「6.3.1」と同じである．

6.2.8 センス(SENSE)

(1) 機能

指定したデバイスの状態を調べる．

(2) 入力

・内部割り込みコード← 1BH

・AH ←04H (BIOS コマンド識別コード)

・AL ←デバイス種別・ユニット番号(DA/UA)(70H～73H)

(3) 出力

・CF ←終了条件

0 ：正常終了

1 ：異常終了

・AH ←ステータス情報

AHの内容	略称	ステータス呼称	内　　容
10H	WP	Write Protect	媒体がセットされているが，ライトプロテクトの状態である．
60H	NR	Not Ready	媒体がセットされていない．
ビット0			0：片面モード (注) 1：両面モード
ビット2			0：40シリンダモード (注) 1：80シリンダモード

注：Set Operation Mode コマンドで設定した値が UNIT 毎に通知される．

(4) 処理

FDCへSENSEコマンドを送り，デバイスの状態を得，これを編集してAHにセットする．

6.3.9 IDの読み出し(READ ID)

(1) 機能

指定されたデバイス種別・ユニット番号(DA/UA)のディスク装置の，指定されたトラック上の正常なIDを読み取り，IDR (C, H, R, N)に格納する．

(2) 入力

・内部割り込みコード←1BH

・AH ← BIOS コマンド識別コード

b7	b6	b5	b4	b3	b2	b1	b0
0	MF	$\overline{r}$	SEEK	1	0	1	0

SEEK：1：シーク動作を行う．シリンダ番号Cへシークする．
　　　0：シーク動作を行わない．現在のシリンダ位置で操作する．

$\overline{r}$：1：リトライしない．
　　0：8回のリトライをする．

MF：1：倍密度を使用する．
　　0：単密度を使用する．

・AL ←デバイス種別・ユニット番号(DA/UA)(70H～73H)

・CL ←シリンダ番号(C)(0～76)(AHのSEEKビットが1のとき意味をもつ)

・CH ←ヘッド番号(H)(0～1)

(3) 出力

・CF ←終了条件

0：正常終了

1：異常終了

・AH ←ステータス情報

AHの内容	略称	ステータス呼称	内　　容
40H	EC	Equipment Check	「6．3．1」参照
60H	NR	Not Ready	「6．3．1」参照
C0H	ND	No Data	1トラック分の読み取りを行っても，正しいIDがみつからない状態で異常終了．
E0H	MA	Missing Address Mark	正しいIDがみつからず，しかもIDアドレスマークが1回も検出されなかった．

$$\left.\begin{array}{l}\cdot\ \text{CH} \leftarrow \text{セクタ長(N)}\\ \cdot\ \text{CL} \leftarrow \text{シリンダ番号(C)}\\ \cdot\ \text{DH} \leftarrow \text{ヘッド番号(H)}\\ \cdot\ \text{DL} \leftarrow \text{セクタ番号(R)}\end{array}\right\}\ \text{正常なIDのIDR}$$

(4) 処理

指定されたトラックで，最初に正常に読み取れたIDをIDRへ格納する．

6．4　1MB/640KB両用フロッピーディスク

1MB/640KB両用タイプインターフェイスは，1MBインターフェイスと640KBインターフェイスの2つの動作モードがある(本モードはPC-9801UV/VMでのみサポートされる)．

このうち,640KBインターフェイスモードは，PC-9801/E/F/M/U2/VFにおける640KBインターフェイスと同等の機能を実現するもので，デバイス種別として，70H～73Hを使用する．

また,1MBインターフェイスモードは，PC-9801/E/F/M/U2/VFにおける1MBインターフェイスの機能を含んだうえに，640KB FDをアクセスする機能も持っている．このモードの場合は，デバイス種別として，次のような値を使用する．

- 1MB FDアクセス …………90H～93H
- 640KB FDアクセス ………10H～13H

1MB/640KB両用インターフェイスは，リセット後，ディプスイッチに従ってどちらかのモードに初期化される．

ここでは，1MB/640KB両用タイプインターフェイスに特有なコマンドを述べる．両用タイプインターフェイスでは，以下のコマンドの他，アクセスモードに応じて，「6．2　1MBフロッピーディスク」および「6．3　640KBフロッピーディスク」で述べたコマンドが使用可能である．

6.4.1 新センス(COMMAND/STATUS)

(1) 機能

指定したデバイスの状態を調べる.

(2) 入力

・内部割り込みコード← 1BH

・AH ←84H (BIOS コマンド識別コード)

・AL ←デバイス種別・ユニット番号(DA/UA)(70H～73H, 90H～93H, 10H～13H)

(3) 出力

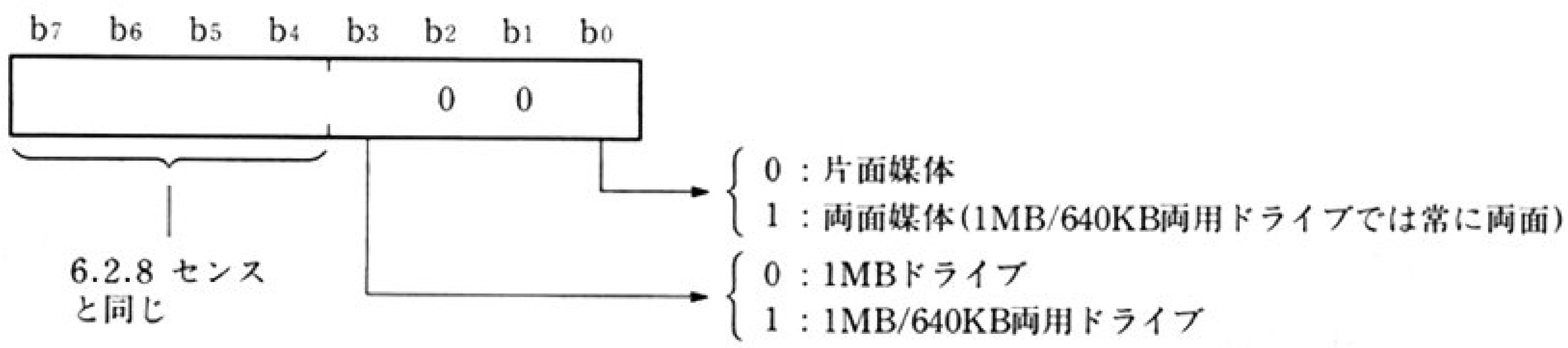
・CF ←終了条件

0 : 正常終了

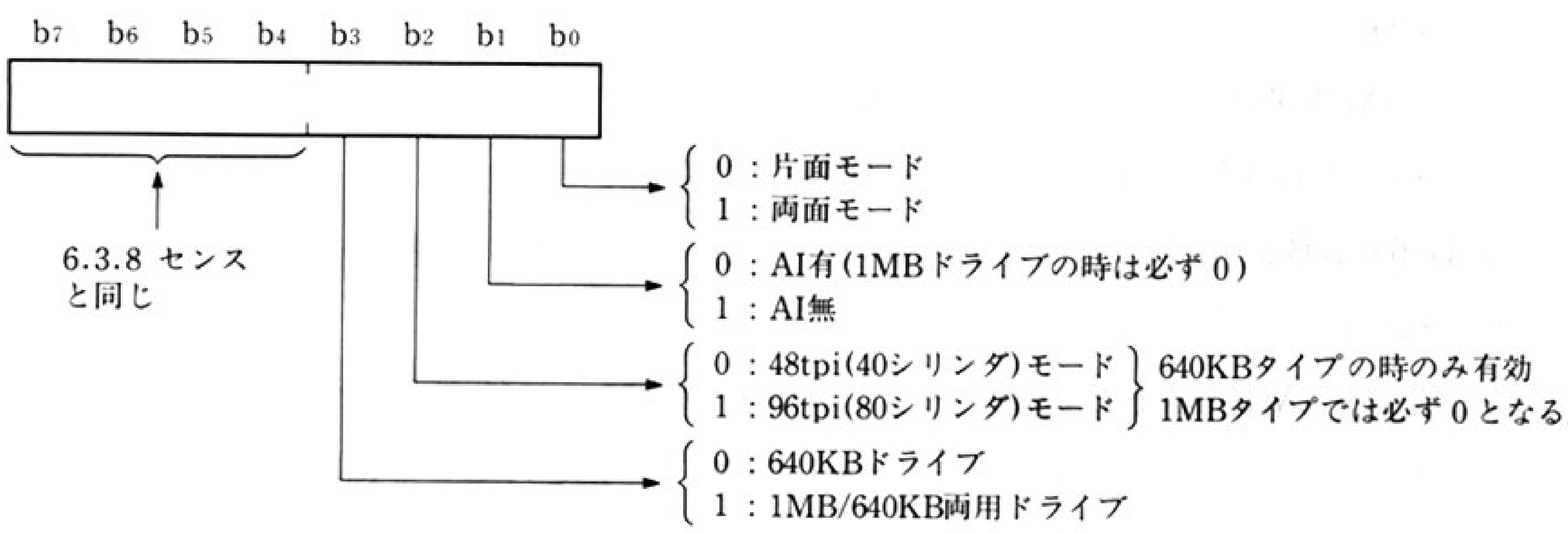
1 : 異常終了

・AH ←ステータス情報

a) 1MB インターフェイスモード時



b) 640KB インターフェイスモード時



注 : エラー発生時は, b_3～b_0のうち両用タイプビット(b_3)のみ有効.

6.4.2　SET OPERATION MODE(1MBインターフェイスモード時のみ)

(1) 機能

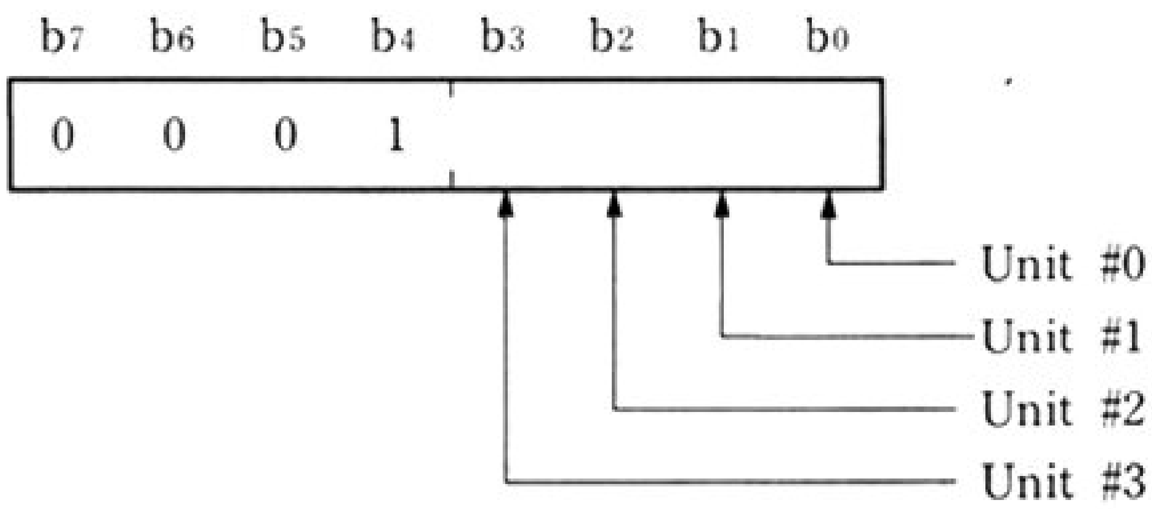
両用ドライブを1MBインターフェイスモードにて使用する際，640KB FDをアクセスする場合の動作(モード)を指定する.

(2) 入力

・内部割り込みコード← 1BH

・AH ← 0EH または 8EH

・AL ← 1×H



AH＝0Eの時，左記各Unitのbitは
　0：片面モード
　1：両面モード
AH＝8Eの時，左記各Unitのbitは
　0：48tpiモード
　1：96tpiモード

注：各ビットの初期状態は全て“1”である.
　これらの指定は，DA＝1×Hのコマンドに対して有効となる.

(3) 出力

・CF ← 0
・AH ← 0
　} 正常終了

CF ← 1
AH ←40H
　} 異常終了

注：新センスコマンドで上記の状態を確認できる.
　PC-9801E/F/MではAH＝40H, CF＝1となり，エラーとなる.

6.4.3　新 INITIALIZE(640KBインターフェイスモード時のみ)

(1) 機能

640KBインターフェイスモード時, AI(アテンションインタラプト)を検出するよう初期化する.

AIなしに戻すことはできない.

(2) 入力

・内部割り込みコード← 1BH

・AH ←83H

・AL ← 7×H または F×H

　×はユニット番号

(3) 出力

・CF ←0 ｝正常終了　　CF ←1 ｝異常終了
・AH ←0 ｝　　　　　　AH ←40H ｝

注：AIが有効かどうかは，このコマンドの出力または新Senseコマンドで確認すること．PC-9801E/F/Mでは，AL＝7×Hの時，正常終了となるので，AL＝F×Hで本コマンドを実行するのが望ましい．

6.5 固定ディスク

●固定ディスクBIOS基本事項

(1) 内部割り込みコード1BH (N_{88}-BASICの場合，INT 0B1Hでも使用可)

(2) 入力データ一覧

レジスタ名	AH	AL	BX	CX	DH	DL	ES	BP
レジスタの用途 ＼ BIOSコマンド名	コマンド識別コード (注1)	DA/UA (80H-81H)	データサイズ 256×n バイト	シリンダ番号 5MB 0～152 10MB 0～309 20MB 0～307	ヘッド番号 5，10MB (0～3) 20MB (0～7)	セクタ番号 (0～32)	データバッファ先頭アドレス セグメントベース	データバッファ先頭アドレス オフセット
READ DATA	α6H	○	○	○	○	○	○	○
WRITE DATA	α5H	○	○	○	○	○	○	○
RECALI-BRATE	α7H	○						
RETRACT	αFH	○						
FORMAT TRACK/DRIVE	βDH	○	BH インタリーブファクタ (1～16)	○	○	○		
INITIALIZE	03H	DA (8×H)						
VERIFY	α1H	○	○	○	○	○	○	○
SENSE	04H	○						
ASSIGN ALTERNATE TRACK	08H	○	○	○	○	○	○(注2)	○(注2)
FORMAT BAD TRACK	0BH	○	○	○	○	0 (ゼロ)	○(注2)	○(注2)

注1：AHの上位4ビット $\alpha(b_7b_6b_5b_4)=\times\times\overline{r}\times$　$\overline{r}$：リトライ指定ビット
　　AHの上位4ビット $\beta(b_7b_6b_5b_4)=d\times\overline{r}\times$　d：フォーマット単位指定ビット
注2：代替トラックアドレスを読み込む4バイトバッファを指定する．

(3) ステータス

CF (注1)	AH		説明	
	16進表示	ビット(注2)	略称	内容
0	00H	0 0 0 0 ××××	NT	Normal end
0	00H		RY	Ready (Sense コマンド)
0	10H	0 0 0 1 ××××	CM	Control Mark
0	10H		WP	Write Protect (Sense コマンド)
1	20H	0 0 1 0 ××××	DB	DMA Boundary
1	30H	0 0 1 1 ××××	EN	ENd of cylinder
1	40H	0 1 0 0 ××××	EC	Equipment Check
1	50H	0 1 0 1 ××××	OR	OverRun
1	60H	0 1 1 0 ××××	NR	Not Ready
1	70H	0 1 1 1 ××××	NW	Not Writable
1	80H	1 0 0 0 ××××	ER	ERror
1	90H	1 0 0 1 ××××	TO	TimeOut
1	A0H	1 0 1 0 ××××	DE	DataError (ID)
1	B0H	1 0 1 1 ××××	DD	DataError (Data)
1	C0H	1 1 0 0 ××××	ND	No Data
1	D0H	1 1 0 1 ××××	BC	Bad Cylinder
1	E0H	1 1 1 0 ××××	MA	Missing Address mark (ID)
1	F0H	1 1 1 1 ××××	MD	Missing address mark (Data)
1	08H	0 0 0 0 1 ×××	CD	Corrected Data
1	78H	0 0 1 1 1 ×××	IA	Illegal disk Address
1	88H	1 0 0 0 1 ×××		Direct access an alternate track
1	B8H	1 0 1 1 1 ×××		Data Error
1	C8H	1 1 0 0 1 ×××		Seek error
1	D8H	1 1 0 1 1 ×××		代替トラックが読めない

注1：CF＝0：正常終了，CF＝1：異常終了
注2：AHレジスタの内容で×になっているビット値は無視する(チェックする必要がない)．16進表示ではゼロとみなしている．

(4) エラーリトライ処理

エラー発生時のリトライ(コマンド識別コードのリトライビット($\overline{\mathrm{r}}$)による再試行以外の再試行)は上位プログラムで行う．

エラーステータス情報			リトライ処理
略称	内容	AHの内容	
DB EN	DMA Boundary ENd of cylinder	0 0 1 0 ×××× 0 0 1 1 ××××	コマンド使用上に誤りがある
EC OR NR NW	Equipment Check Over Run Not Ready Not Writable	0 1 0 0 ×××× 0 1 0 1 ×××× 0 1 1 0 ×××× 0 1 1 1 ××××	再試行する
DE	Data Error	1 0 1 0 ××××	Recalibrate → Seek →リード／ライト系コマンド
ND MA	No Data Missing Address mark	1 1 0 0 ×××× 1 1 1 0 ××××	

(5) 相対アドレスによるアクセス

固定ディスクにアクセスする場合，ボリューム上の相対セクタアドレスによってアクセスすることができる．使い方は次のとおり．

① デバイス種別・ユニット番号(DA/UA)←00H～01H

② 相対アドレスの指定

DH	DL	CH	CL
× × × × × × × ×	0 0 0 d_4 d_3 d_2 d_1 d_0	d_7 d_6 d_5 d_4 d_3 d_2 d_1 d_0	d_7 d_6 d_5 d_4 d_3 d_2 d_1 d_0

MSB　　相対セクタアドレスS　　LSB

③ 相対セクタアドレスと絶対セクタアドレスとの関係

相対セクタアドレス $S=33(4x_3+x_2)+x_1$

絶対セクタアドレス(x_3, x_2, x_1)

シリンダ番号 x_3：(０～152または０～309または０～307)

ヘッド番号　x_2：(０～３または０～７)

セクタ番号　x_1：(０～32)

④ IDR を指定するコマンドに適応される．

6.5.1 データの読み出し(READ DATA)

(1) 機能

指定されたデバイスの指定されたデイスクアドレス(セクタ)から，指定された長さのデータを，メモリ上の指定されたデータバッファへ読み出す．

(2) 入力

・内部割り込みコード←1BH

・AH ← BIOS コマンド識別コード

b7	b6	b5	b4	b3	b2	b1	b0
×	×	$\overline{r}$	×	0	1	1	0

b5：リトライ指定 { 0：エラー発生時８回のリトライを行う．1：リトライをしない．

・AL ←デバイス種別・ユニット番号(DA/UA)(80H～81H)

・BX ←データの長さ(256×nバイト)

・CX ←ディスクアドレス(シリンダ番号)

5MB　：0～152

10MB：0～309

20MB：0～307

・DH ←ディスクアドレス(ヘッド番号)

5,10MB　：0～3

20MB　：0～7

・DL ←ディスクアドレス(セクタ番号)(0～32)

・ES/BP ←バッファアドレス

バッファの先頭アドレスを示す

(3) 出力

・CF ←終了条件

0：正常終了

1：異常終了

・AH ←ステータス情報

(4) 処理

AL で指定されたデバイス種別・ユニット番号(DA/UA)のデバイス上の，指定されたディスクアドレス IDR (CX, DH, DL)から，指定されたデータ長(BX)のデータを読み取り，主記憶上の指定されたデータバッファ(先頭アドレス ES：BP から BX で指定された長さ)へ転送する．

ハードウェア上の動作は次のようになる．

①1セクタ分のデータ転送終了後，指定されたセクタ分のデータが転送されていなければ，次のセクタを処理する．

②指定されたセクタ数のデータが，トラック，またはシリンダにまたがっていた場合，自動的にトラック，またはシリンダを切り替えて処理を続ける．

③指定されたセクタ数だけのデータを転送したら正常終了する．

コマンド実行中にエラーを検出したときは，その内容をステータス情報として AH にセットし，異常終了する．ただし，BIOS コマンド識別コードの$\overline{r}$ビットがゼロのとき，エラーを通知するまでに8回の再試行を実行する．

6.5.2 データの書き込み(WRITE DATA)

(1) 機能

メモリ上の指定されたデータバッファから，指定されたデバイスの指定されたディスクアドレス(セクタ)へ，指定された長さのデータを書き込む．

(2) 入力

・内部割り込みコード← 1BH

・AH ← BIOS コマンド識別コード

b_7	b_6	b_5	b_4	b_3	b_2	b_1	b_0
×	×	$\bar{r}$	×	0	1	0	1

b_5：リトライ指定
- 0：エラー発生時8回のリトライを行う．
- 1：リトライをしない．

・AL ←デバイス種別・ユニット番号(DA/UA)(80H～81H)

・BX ←データの長さ(256×nバイト)

・CX ←ディスクアドレス(シリンダ番号)

5MB ：0～152

10MB：0～309

20MB：0～307

・DH ←ディスクアドレス(ヘッド番号)

5, 10MB：0～3

20MB ：0～7

・DL ←ディスクアドレス(セクタ番号)(0～32)

・ES / BP ←メモリ上のバッファアドレス

バッファの先頭アドレスを示す

(3) 出力

・CF ←終了条件

0：正常終了

1：異常終了

・AH ←ステータス情報

(4) 処理

メモリ上の指定されたデータバッファの先頭アドレス(ES:BP)から，指定された長さ(BX)(256×nバイト)のデータを，ALで指定したデバイスのディスクアドレスIDR(CX, DH, DL)へ書き込む．

ハードウェア上の動作，エラー検出等の制御は「6.5.1」と同様である．ディスクからメモリへの書き込み動作である点だけが異なる．

6.5.3 リキャリブレイト(RECALIBRATE)

(1) 機能

指定されたデバイスのアームをシリンダ0へシークさせる．

(2) 入力

・内部割り込みコード← 1BH

・AH ← BIOS コマンド識別コード

b_7	b_6	b_5	b_4	b_3	b_2	b_1	b_0
×	×	$\overline{r}$	×	0	1	1	1

・AL ←デバイス種別・ユニット番号(DA/UA)(80H～81H)

(3) 出力

・CF ←終了条件

　　0：正常終了

　　1：異常終了

・AH ←ステータス情報

(4) 処理

AHで指定されたデバイスのアームを物理シリンダ0へ移動する．

エラーリトライ制御は「6.5.1」と同様である．

6.5.4 リトラクト(RETRACT)

(1) 機能

デバイス種別・ユニット番号(DA/UA)で指定されるデバイスに対して，アームを不使用シリンダへ移動する．

(2) 入力条件

・内部割り込みコード←1BH

・AH ← BIOS コマンド識別コード

b_7	b_6	b_5	b_4	b_3	b_2	b_1	b_0
×	×	$\overline{r}$	×	1	1	1	1

b_5: リトライ指定
- 0：エラー発生時8回のリトライを行う．
- 1：リトライをしない．

・AL ←デバイス種別・ユニット番号(DA/UA)(80H～81H)

(3) 出力

・CF ←終了条件

　　0：正常終了

　　1：異常終了

・AH ←ステータス情報

(4) 処理

デバイス種別・ユニット番号(DA/UA)で指定されるデバイスのアームを，意味のないシリンダ位置に移動する(データを書き込まない「不使用シリンダ」が設けられている)．

コマンド実行中にエラーを検出したときは，そのエラーステータス情報を AH にセットし，異常終了する．ただし，コマンド識別コードの$\overline{r}$ビット(b_5)が0のときは，エラーが通知する前に8回の再試行を実行する．もし，再試行が成功すれば，エラーを通知せずに正常終了する．

(5) 使用上の注意

電源をオフにする前には必ずリトラクトコマンドを発行し，アームを不使用シリンダに位置づけなければならない．

6.5.5　IDの書き込み(FORMAT TRACK/DRIVE)

(1) 機能

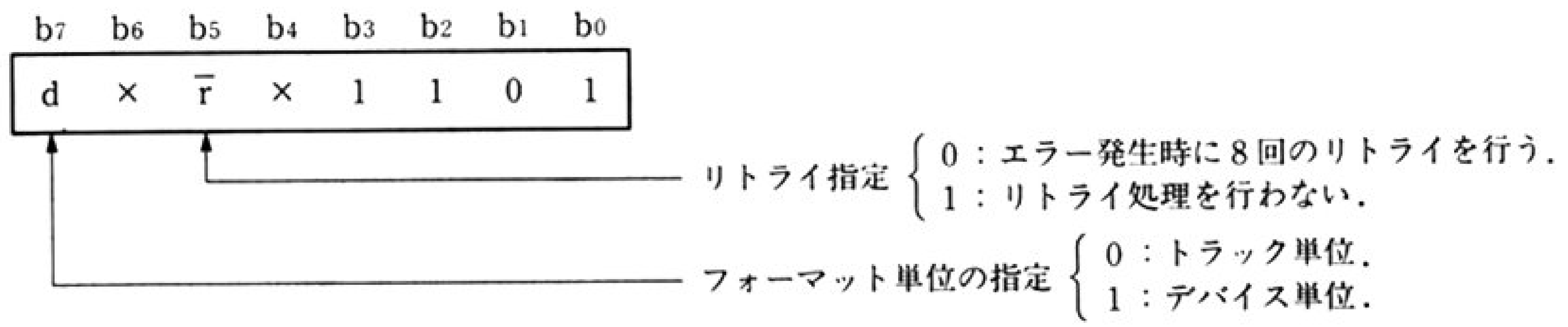
デバイス種別･ユニット番号(DA/UA)で指定されるデバイスに対して，トラック単位，またはデバイス単位にセクタフォーマットを行う．

ID部にはインタリーブファクタに従ったセクタ番号が書き込まれ，データ部にはE5Hが書き込まれる．

(2) 入力

・内部割り込みコード← 1BH

・AH ← BIOS コマンド識別コード



・AL ←デバイス種別・ユニット番号(DA/UA)(80H～81H)

・BH ←インタリーブファクタ(1～16)

・CX ←トラック単位にフォーマットする場合のシリンダ番号(注)

・DH ←トラック単位にフォーマットする場合のヘッド番号(注)

・DL ←0

注：デバイス単位にフォーマットする場合にはCX←0，DH←0とする．

(3) 出力

・CF ←終了条件

0：正常終了

1：異常終了

・AH ←ステータス情報

(4) 処理

正常処理についての動作は「(1) 機能」のとおり．

コマンド実行中にエラーを検出したときは，その内容をステータス情報としてAHに格納して異常終了する．ただし，BIOSコマンド識別コードの$\bar{r}$(入力条件AHのb_7)が0のとき，すなわちリトライ要求がある場合には，エラーを通知する前に8回の再試行が行われる．エラーの種類に応じてリキャリブレイト，再シークが行われる．なお，再試行が成功すればエラーを通知せず正常終了する．このリトライ処理はハードウェアで行うものである．

(5) インタリーブファクタについて

指定されたフォーマット単位によって，それぞれのトラックをセクタごとにフォーマットする．

ID部のセクタアドレス(シリンダ番号，ヘッド番号，セクタ番号)にはインタリーブファクタに従った論理セクタ番号が書き込まれる．物理的なセクタシーケンスとID部に書き込まれる論理セクタ番号は次のような関係になる．

インタリー	物理セクタ番号 (16進)																																
ブファクタ	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	10	11	12	13	14	15	16	17	18	19	1A	1B	1C	1D	1E	1F	20
(16進)	論理セクタ番号 (16進)																																
01	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	10	11	12	13	14	15	16	17	18	19	1A	1B	1C	1D	1E	1F	20
02	00	02	04	06	08	0A	0C	0E	10	12	14	16	18	1A	1C	1E	20	01	03	05	07	09	0B	0D	0F	11	13	15	17	19	1B	1D	1F
03	00	03	06	09	0C	0F	12	15	18	1B	1E	01	04	07	0A	0D	10	13	16	19	1C	1F	02	05	08	0B	0E	11	14	17	1A	1D	20
04	00	04	08	0C	10	14	18	1C	20	01	05	09	0D	11	15	19	1D	02	06	0A	0E	12	16	1A	1E	03	07	0B	0F	13	17	1B	1F
05	00	05	0A	0F	14	19	1E	01	06	0B	10	15	1A	1F	02	07	0C	11	16	1B	20	03	08	0D	12	17	1C	04	09	0E	13	18	1D
06	00	06	0C	12	18	1E	01	07	0D	13	19	1F	02	08	0E	14	1A	20	03	09	0F	15	1B	04	0A	10	16	1C	05	0B	11	17	1D
07	00	07	0E	15	1C	01	08	0F	16	1D	02	09	10	17	1E	03	0A	11	18	1F	04	0B	12	19	20	05	0C	13	1A	06	0D	14	1B
08	00	08	10	18	20	01	09	11	19	02	0A	12	1A	03	0B	13	1B	04	0C	14	1C	05	0D	15	1D	06	0E	16	1E	07	0F	17	1F
09	00	09	12	1B	01	0A	13	1C	02	0B	14	1D	03	0C	15	1E	04	0D	16	1E	05	0E	17	20	06	0F	18	07	10	19	08	11	1A
0A	00	0A	14	1E	01	0B	15	1F	02	0C	16	20	03	0D	17	04	0E	18	05	0F	19	06	10	1A	07	11	1B	08	12	1C	09	13	1D
0B	00	0B	16	01	0C	17	02	0D	18	03	0E	19	04	0F	1A	05	10	1B	06	11	1C	07	12	1D	08	13	1E	09	14	1F	0A	15	20
0C	00	0C	18	01	0D	19	02	0E	1A	03	0F	1B	04	10	1C	05	11	1D	06	12	1E	07	13	1F	08	14	20	09	15	0A	16	0B	17
0D	00	0D	1A	01	0E	1B	02	0F	1C	03	10	1D	04	11	1E	05	12	1F	06	13	20	07	14	08	15	09	16	0A	17	0B	18	0C	19
0E	00	0E	1C	01	0F	1D	02	10	1E	03	11	1F	04	12	20	05	13	06	14	07	15	08	16	09	17	0A	18	0B	19	0C	1A	0D	1B
0F	00	0F	1E	01	10	1F	02	11	20	03	12	04	13	05	14	06	15	07	16	08	17	09	18	0A	19	0B	1A	0C	1B	0D	1C	0E	1D
10	00	10	20	01	11	02	12	03	13	04	14	05	15	06	16	07	17	08	18	09	19	0A	1A	0B	1B	0C	1C	0D	1D	0E	1E	0F	1F

N_{88}-BASIC(86)ではインタリーブファクタ5を選択している．

(6) 使用上の注意

① 同一ボリューム上に異なるインタリーブファクタのトラックを持つことはできない．コントローラは最初のアクセスでインタリーブファクタを記憶する．

② 出荷時の不良トラックは，不良トラックフラグを立て不良トラック扱いにしている．それゆえ，フォーマットを行うときにはこのトラックの先頭セクタを読み，不良トラックでないことを確認してからフォーマットしなければならない．

6.5.6　初期化(INITIALIZE)

(1) 機能

接続されている固定ディスク装置・インターフェイス，およびBIOS情報の初期設定を行う．

(2) 入力

・内部割り込みコード← 1BH

・AH ← BIOS コマンド識別コード(03H)

・AL ←デバイス識別(DA)(8×H)

ただし，×はチェックの対象にしない．どんな値でもよい．

(3) 出力

・CF ←0

・AH ←00H

(4) 処理

このコマンドにより，次の操作が行われる．

・ディスクコントローラ初期化．

・ユニットの接続状態をチェックし，READY 状態の装置に対応するシステム共通情報の Equipment Flag (DISK_EQUIP 55CH～55DH)を1(オン)にする．

・5インチ固定ディスクボード上のディップスイッチの状態を読み取り，その情報をコントローラに通知する(接続デバイスのディスク容量)．

・リトラクト(RETRACT)処理を行い，アームを不使用シリンダへ退避する．

6.5.7　ベリファイ(VERIFY)

(1) 機能

デバイス種別・ユニット番号(DA/UA)で指定されたデバイスの，指定されたディスクアドレスからデータを読み取り，読み取り動作ができることを確認する．

(2) 入力

・内部割り込みコード←1BH

・AL ← BIOS コマンド識別コード

b7	b6	b5	b4	b3	b2	b1	b0
×	×	$\overline{r}$	×	0	0	0	1

他は「6.5.1　データの読み取り(READ DATA)」と同じ.

(3) 出力

「6.5.1　データの読み取り(READ DATA)」と同じ.

(4) 処理

ディスク上の書き込んだデータが読み取れることを確認する.

6.5.8　センス(SENSE)

(1) 機能

指定されたデバイスの状態を通知する.

(2) 入力

・内部割り込みコード←1BH

・AH ← BIOS コマンド識別コード04H

・AL ←デバイス種別・ユニット番号(DA/UA)(80H～81H)

(3) 出力

・CF ←終了条件

　　0：正常終了

　　1：異常終了

・AH ←ステータス情報

b7	b6	b5	b4	b3	b2	b1	b0
d7	d6	d5	d4				

b3	b2	b1	b0	
0	0	0	0	── 5MB　接続されているデバイスの容量を通知する
0	0	0	1	── 10MB
0	0	1	1	── 20MB

$d_7d_6d_5d_4$については「ステータス一覧」を参照.

6.5.9　代替トラックの指定(ASSIGN ALTERNATE TRACK)

(1) 機能

デバイス種別・ユニット番号(DA/UA)で指定されたデバイスの代替トラックアドレスを指定する．次の FORMAT BAD TRACK コマンドによって不良トラックの代替トラック処理が行われる．

(2) 入力

- ・内部割り込みコード← 1BH
- ・AH ← BIOS コマンド識別コード(08H)
- ・AL ←デバイス種別・ユニット番号(DA/UA)(80H～81H)
- ・BX ←データ長(04H)
- ・CX ←代替トラックのシリンダ番号
- ・DH ←代替トラックのヘッド番号
- ・DL ← 0 (ゼロ)
- ・ES/BP ←代替トラックアドレスを格納する 4 バイトバッファのアドレス

(3) 出力

- ・CF ← 0
- ・AH ←00H

(4) 処理

デバイス種別・ユニット番号(DA/UA)で指定されるデバイスの，代替トラックアドレスをディスクコントローラに通知する．

指定されたアドレスを指定された 4 バイトバッファに格納し，正常終了する．

6.5.10　不良トラックのフォーマット(FORMAT BAD TRACK)

(1) 機能

デバイス種別・ユニット番号(DA/UA)で指定されたデバイスに対して，指定された不良トラックの代替トラックを割り付ける．

代替トラックは，直前に代替トラック指定(ASSIGN ALTERNATE TRACK)コマンドによって指定されたトラックである．

不良トラックに代替トラックを割り付ける方法は次のようにして行う．まず，不良トラックの全セクタの ID 部に代替トラック有りのフラグを立てる．データ部には，直前の代替トラック指定コマンドで指定されたトラックアドレスを書き込む．

一方，代替トラックには，代替フラグを全セクタの ID 部に立て，データ部には E5H を書き込む．

(2) 入力

・内部割り込みコード← 1BH

・AH ← BIOS コマンド識別コード(0BH)

・AL ←デバイス種別・ユニット番号(DA/UA)(80H～81H)

・BX ←データ長(4バイトバッファ長-0004H)

・CX ←不良トラックのシリンダ番号

・DH ←不良トラックのヘッド番号

・DL ← 0

・ES / BP ←代替トラックアドレスが格納されている4バイトバッファのアドレス

注：(ES : BP)は直前の ASSIGN ALTERNATE TRACK コマンドで指定した領域と同じでなくてはならない．

(3) 出力

・CF ←終了条件

　0 ：正常終了

　1 ：異常終了

・AH ←ステータス情報

(4) 処理

「(1) 機能」の後半の処理を行う．

(5) 注意

「不良トラックのフォーマット」を行った後の代替トラック，不良トラックの READ/WRITE/VERIFY コマンドの処理については次のようになる．

・不良トラックへの READ/WRITE/VERIFY コマンド

　自動的に代替トラックをアクセスする．

・代替トラックへの READ/WRITE/VERIFY コマンド

　エラーとなる．

6.6 320KB フロッピーディスク

320KB フロッピーディスクは，PC-9801/E/F/M でのみ使用可能であり，PC-9801U/UV/VF/VM ではサポートされていない．

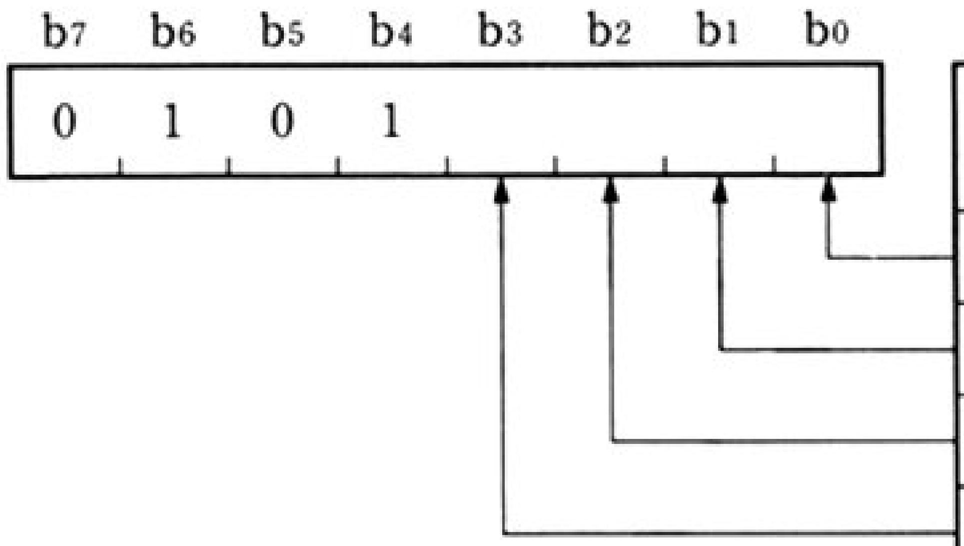
6.6.1 機能一覧

コマンド名	機　能
READ DATA	DA/UA で指定されるデバイスに対して，IDR で指定されるセクタのデータを読み取り，メモリへ転送する．
WRITE DATA	DA/UA で指定されるデバイスに対して，IDR で指定されるセクタにメモリ上のデータを書き込む．
FORMAT DRIVE	DA/UA で指定されるデバイスに装着されている媒体をフォーマットする．
INITIALIZE	DA で指定されるコントローラの初期設定を行う．UA の指定は必要がない．この Initialize を行わないと，他のコマンドは起動できない．
SENSE	DA/UA で指定されるデバイスの状態をステータスとし通知する．
VERIFY	DA/UA で指定されるデバイスに対して，IDR で指定されるセクタのデータを読み取る．メモリへの転送は行わない．
SET OPERATION MODE	両面装置に対して Operation Mode(片面アクセス／両面アクセス)を指示する．

6.6.2 入力データ一覧

レジスタ名	AH	AL	BX	CL	DH	DL	ES	BP
レジスタの用途 ＼ BIOSコマンド名	コマンド識別コード	DA/UA (50H-53H) または (DA/モード) (注1)	データサイズ（1～4096バイト）	シリンダ番号（片面：0～34または両面：0～39） C	ヘッド番号（0～1） H	セクタ番号（1～16） R	データバッファ先頭アドレスセグメントベース	データバッファ先頭アドレスオフセット
READ DATA	06H	○	○	○	○	○	○	○
WRITE DATA	05H	○	○	○	○	○	○	○
FORMAT DRIVE (注2)	0DH	○						
INITIALIZE (注3)	03H	DA/モード (注1)						
SENSE	04H	○						
VERIFY	01H	○	○	○	○	○	○	○
SET OPERATION MODE	0EH	DA/モード (注1)						

○は当該コマンドを使用する上で，レジスタ指定が必要なことを示す．
注1：「DA／モード」の指定方法は次図のとおり．
　　ただし，両面装置においてのみ有効．
注2：FORMAT DRIVE コマンドを使用すると，ID のセクタシーケンスは 01H，データ部はすべて FFH を書き込む．
注3：システム初期化時(コールド／ウォームスタート)は，無条件に両面モードでイニシャライズされる．



ビット位置	ディスクユニット番号	ビットの値	
		片面モード	両面モード
b_0	ディスクユニット#1	0	1
b_1	ディスクユニット#2	0	1
b_2	ディスクユニット#3	0	1
b_3	ディスクユニット#4	0	1

6.6.3 ステータス一覧

CFの内容	0			1			
AHの内容	b_0	b_1	1×	8×	9×	2×	4×
略称 その他 / BIOS コマンド名	0：片面アクセスモード 1：両面アクセスモード	0：片面装置 1：両面装置	WP (Write Protect)	ER (Error)	TO (Time out)	DB (Dma boundary)	EC (Equipment Check)
READ DATA				○	○	○	○
WRITE DATA				○	○	○	○
FORMAT DRIVE				○			○
INITIALIZE							
SENSE	○	○	○				○
VERIFY				○	○	○	○
SET OPERATION MODE							○

(1) BIOSコマンドが正常終了すると，フラグレジスタのCFビットが0になる．このとき，SENSEコマンドだけはAHレジスタに意味のある内容がセットされる．

BIOSコマンドが異常終了すると，フラグレジスタのCFビットが1になる．このとき，AHレジスタに意味のある内容がセットされる．ただし，INITIALIZEコマンドでは全くステータスを表示しない．

(2) 上記の表において，AHの内容は，たとえば，4×ならば下位4ビットは意味がなく，上位4ビットが$\left\{ \begin{matrix} 0 & 1 & 0 & 0 \\ (b_7 & b_6 & b_5 & b_4) \end{matrix} \right\}$となることを示している．

第7章
マウスBIOS

マウスBIOS(ソフトウェアドライバ)は，アプリケーションプログラムの要求によって，以下の16種類の機能(ファンクション)を実行することができる．

● マウスBIOS機能一覧

機能コード	機　能
0	初期化処理
1	カーソル表示
2	カーソル消去
3	カーソル位置の取得
4	カーソル位置の設定
5	左ボタンの押下情報の取得
6	左ボタンの解放情報の取得
7	右ボタンの押下情報の取得
8	右ボタンの解放情報の取得
9	カーソルの形の設定
11	マウスの移動距離の取得
12	ユーザー定義サブルーチンのコール条件の設定
15	ミッキー/ドット比の設定
16	水平方向のカーソル移動範囲の設定
17	垂直方向のカーソル移動範囲の設定
18	カーソルの表示画面の設定

機能コード10，13，14は存在しない

マウスを制御するためには，以下のソフトウェアドライバが必要である．

mouse.cod(N_{88}-日本語BASIC(86)の場合)

MOUSE.SYS(MS-DOSの場合)

N_{88}-日本語BASIC(86)ではマウスを使用する前に，以下の作業が必要となる．

①ソフトウェアドライバのロード

約4Kバイトの領域を確保したうえ，BLOADコマンドなどによりメモリに読み込む．

②環境の試験と初期化

AX レジスタに，グラフィック画面の解像度（3：640×400，0：640×200）を代入したうえ，ソフトウェアドライバの相対100H番地に格納されているエントリをコールする．

これにより，ハードウェア環境がチェックされ，マウスが存在しない場合は AX レジスタにゼロが返される．また，マウスが使用可能であれば，INT 33H の割り込みベクタにマウス BIOS のエントリアドレスがセットされる．

③エントリアドレスのセット

BASIC から使用する場合には，CALL 文のために上記 INT 33H のベクタより，ファンクションのエントリアドレスを抽出する．

MS-DOS において，マウスを使用する場合は，CONFIG.SYS ファイルの記述により MOUSE.SYS をデバイスドライバとして組み込み，INT 33H によりファンクションを実行する．

N_{88}-日本語 BASIC(86)(MS-DOS 版)では，インタプリタ内にマウス BIOS に相当する機能があるため，MOUSE.SYS は不要．

7.1　初期化

(1) 入力

・AX ← 0（機能コード）

(2) 出力

AX ←環境状態

　0：マウスを使用できない環境

－1：マウスを使用できる環境

(3) 説明

カーソルの表示，カーソルの形，カーソルの中心点，ミッキー／ドット比，マウスの割り込み周期等の環境を初期化する．

ソフトウェアドライバは機能コード0の実行により，次の様にマウス環境を初期設定する．

・カーソル表示：表示しない

・カーソル位置：スクリーンの中心の位置

　高分解能カラーモード：(319，199)

　カラーモード　　　　：(319，99)

・カーソルの形：左上向きの矢印

・カーソルの表示画面：プレーン2

・カーソルの中心点：(0，0)

・カーソル移動範囲：スクリーン全体

水平方向：0～639

垂直方向：高分解能カラーモード：0～399

カラーモード：0～199

・ミッキー／ドット比：水平方向，垂直方向ともに8

・マウスの割り込み周期：8 ms

7.2　カーソルの表示

(1) 入力

・AX ← 1 (機能コード)

(2) 出力

なし

(3) 説明

カーソルをスクリーン上に表示させる．1度この機能を実行すると，カーソルの消去を実行するまで，カーソルがマウスの動きに従ってスクリーン上を動く．

7.3　カーソルの消去

(1) 入力

・AX ← 2 (機能コード)

(2) 出力

なし

(3) 説明

スクリーン上に表示されているカーソルを消す．カーソルは，1度消されるとカーソル表示を実行するまで，スクリーンには表示されない．しかし，カーソルは表示されていない間も，マウスを動かすことによってカーソルはスクリーン上で常に移動している．

7.4　カーソル位置の取得

(1) 入力

・AX ← 3 (機能コード)

(2) 出力

・AX ←左ボタンの状態

　　0 ：離されている

　−1 ：押されている

・BX ←右ボタンの状態

　　0 ：離されている

　−1 ：押されている

・CX ←カーソルの位置の水平座標 (0 ～639)

・DX ←カーソルの位置の垂直座標

　　0 ～199：カラーモード

　　0 ～399：高分解能カラーモード

(3) 説明

現在のカーソルの位置を得る．カーソルの位置は，水平座標，垂直座標で得られ，それはカーソルの移動範囲内の値である．また，この時のマウスの右ボタン，および左ボタンの状態(押されているか，押されていない)も得ることができる．

7.5　カーソル位置の設定

(1) 入力

・AX ← 4 (機能コード)

・CX ←カーソルの新しい位置の水平座標 (0 ～639)

・DX ←カーソルの新しい位置の垂直座標

　　0 ～199：カラーモード

　　0 ～399：高分解能カラーモード

(2) 出力

なし

(3) 説明

カーソルの位置を指定の位置に設定する．アプリケーションプログラムが，希望の水平座標，垂直座標を指定して，このファンクションを実行すると，カーソルはその位置に移動する．希望の位置がカーソル移動範囲外の場合には，移動範囲内の端にカーソルが移動する．

7.6　左ボタンの押下情報の取得

(1) 入力

・AX ← 5 (機能コード)

(2) 出力

・AX ←左ボタンの状態

0 ：離されている

－1 ：押されている

・BX ←左ボタンが押された回数

・CX ←最後に左ボタンが押された時の，カーソル位置の水平座標

・DX ←最後に左ボタンが押された時の，カーソル位置の垂直座標

(3) 説明

マウスの左ボタンの押下(押されること)に関する各種の情報を取得する．取得できる情報は，次のものである．

・左ボタンの現在の状態．

・このファンクションが最後に実行されてから，今回実行されるまでに左ボタンが押された回数．

・最後に左ボタンが押された時のカーソルの位置(水平座標，垂直座標)．

7.7　左ボタンの解放情報の取得

(1) 入力

・AX ← 6 (機能コード)

(2) 出力

・AX ←左ボタンの状態

0 ：離されている

－1 ：押されている

・BX ←左ボタンが離された回数

・CX ←最後に左ボタンが離された時の，カーソル位置の水平座標

・DX ←最後に左ボタンが離された時の，カーソル位置の垂直座標

(3) 説明

マウスの左ボタンの解放(離されること)に関する各種の情報を取得する．次の情報が取得できる．

・左ボタンの現在の位置.
・このファンクションが最後に実行されてから，今回実行されるまでに左ボタンが離された回数.
・最後に左ボタンが離された時のカーソルの位置(水平座標，垂直座標)

7.8　右ボタンの押下情報の取得

(1) 入力

・AX ← 7 (機能コード)

(2) 出力

・AX ←右ボタンの状態
　　0 ：離されている
　－1 ：押されている
・BX ←右ボタンが押された回数
・CX ←最後に右ボタンが押された時の，カーソル位置の水平座標
・DX ←最後に右ボタンが押された時の，カーソル位置の垂直座標

(3) 説明

マウスの右ボタンの押下に関する各種の情報を取得する．次の情報が取得できる．
・右ボタンの現在の状態.
・このファンクションが最後に実行されてから，今回実行されるまでに右ボタンが押された回数.
・最後に右ボタンが押された時のカーソルの位置(水平座標，垂直座標).

7.9　右ボタンの解放情報の取得

(1) 入力

・AX ← 8 (機能コード)

(2) 出力

・AX ←右ボタンの状態
　　0 ：離されている
　－1 ：押されている
・BX ←右ボタンの離された回数
・CX ←最後に右ボタンが離された時の，カーソル位置の水平座標
・DX ←最後に右ボタンが離された時の，カーソル位置の垂直座標

(3) 説明

マウスの右ボタンの解放に関する各種の情報を取得する．次の情報が取得できる．

・右ボタンの現在の状態．

・このファンクションが最後にコールされてから，今回コールされるまでに右ボタンが離された回数．

・最後に右ボタンが離された時のカーソルの位置(水平座標，垂直座標)．

7.10　カーソルの形の設定

(1) 入力

・AX ← 9 (機能コード)

・BX ←カーソルの中心点の水平座標(0 ~15)

・CX ←カーソルの中心点の垂直座標

　　0 ~15：カラーモード

　　0 ~31：高分解能カラーモード

・ES/DX ←カーソルの形を決定するデータのアドレス

　　データの形式は，カラーモードでは16×16ビット

　　高分解能カラーモードでは16×32ビット

(2) 出力

なし

(3) 説明

カーソルの形や中心点を設定する．カーソルの形は，四角形のカーソルのうちの，どのドットを表示するかによって決まる．つまり，表示されたドットの集合がカーソルとして見える．たとえば，四角形のカーソルのドットをすべて表示するように指定すると，カーソルの形は四角形になる．

・カーソルの形を決定するデータの形式は次のとおり

```
11000000, 00000000 ↑
                   │
11100000, 00000000 │ カラーモードでは16行,
    :        :     │ 高分解能カラーモードでは32行.
    :        :     │
00000000, 00000000 ↓
```

カーソルの中心点は，カーソルの左上角のドットを(0，0)とした座標系の位置で与える．

7.11　マウスの移動距離の取得

(1) 入力

・AX ←11(機能コード)

(2) 出力

・CX ←マウスの水平方向の移動距離(－32768～32767)
・DX ←マウスの垂直方向の移動距離(－32768～32767)

(3) 説明

マウスの移動距離を取得する．このファンクションが最後に実行された時のマウスの位置から，今回実行した時点でのマウスの位置までの，水平方向および垂直方向の相対的な距離を通知される．水平方向では右の向きが正であり，垂直方向では，手前の向きが正となる．距離の単位はミッキーで，その範囲は－32768から32767となる．

7.12　ユーザー定義サブルーチンのコール条件の設定

(1) 入力

・AX ←12(機能コード)
・CX ←コール条件

ビット0：カーソル位置の変化
ビット1：左ボタンが押される
ビット2：左ボタンが離される
ビット3：右ボタンが押される
ビット4：右ボタンが離される
ビット5～15：未使用

(最下位ビットをビット0として，各ビットが1の時はコールし，0の時はコールしない)

・ES/DX ←ユーザー定義サブルーチンのアドレス

(2) 出力

なし

(3) 説明

ユーザーが定義したサブルーチンを，ソフトウェアドライバがコールする条件と，そのサブルーチンのアドレスを設定する．ソフトウェアドライバは，次の5つの現象が発生した時に，サブルーチンをコールすることができる．

・カーソルの位置が変わった場合
・左ボタンが押された場合
・左ボタンが離された場合
・右ボタンが押された場合
・右ボタンが離された場合

これらの現象のうち，どれが発生した時にサブルーチンをコールするかをこのファンクションによって設定する．コール条件は5つの現象のうち重複して指定でき，そのうちの1つでも発生すれば，サブルーチンがコールされる．

ソフトウェアドライバは次の手順でサブルーチンをコールする．

①マウスから割り込みが発生すると，制御がソフトウェアドライバに移る．
②ソフトウェアドライバは，コール条件が満たされているかどうかを調べる．
③満足されていない場合には，そのまま次の動作に移るが，満足されている場合にはCALL FAR-PROC命令によってサブルーチンに制御を移す．

したがってサブルーチンからソフトウェアドライブに制御を戻すためには，RET FAR-PROC命令を使用しなければならない．

また，サブルーチンをコールする時には，各レジスタには次の情報が格納されている．

・AX←コールの原因となった現象
　1：カーソルの位置が変わった
　2：左ボタンが押された
　4：左ボタンが離された
　8：右ボタンが押された
　16：右ボタンが離された
・BL←左ボタンの状態
　0：離されている
　−1：押されている
・BH←右ボタンの状態
　0：離されている
　−1：押されている
・CX←カーソルの位置の水平座標
・DX←カーソルの位置の垂直座標

7.13　ミッキー／ドット比の設定

(1) 入力

・AX ←15(機能コード)

・CX ←水平方向のミッキー／ドット比

・DX ←垂直方向のミッキー／ドット比

(2) 出力

なし

(3) 説明

マウスの移動距離と，それに対応するカーソルの移動距離との比を設定する．水平方向及び垂直方向に，カーソルが8ドット移動するのに要するマウスの水平方向及び垂直方向の移動距離(ミッキー／ドット比)を単位として設定する(ミッキー値)．これにより，マウスを少し動かしただけでカーソルが大きく移動したり，逆にマウスをかなり動かしてもカーソルは少ししか移動しないというように，マウスの感度を変えることができる．

7.14　水平方向のカーソル移動範囲の設定

(1) 入力

・AX ←16(機能コード)

・CX ←カーソルの水平方向の移動範囲の最小値(0～639)

・DX ←カーソルの水平方向の移動範囲の最大値(0～639)

(2) 出力

なし

(3) 説明

カーソルの水平方向の移動範囲を設定する．移動範囲は，その最小値および最大値を設定することにより決定される．カーソルの中心点がこの範囲内を移動することができる．CX レジスタの値が DX レジスタの値より大きい場合には，DX レジスタの値が最小値，CX レジスタの値が最大値となる．

7.15　垂直方向のカーソル移動範囲の設定

(1) 入力

・AX ←17(機能コード)

・CX ←カーソルの垂直方向の移動範囲の最小値

　　0 ～199：カラーモード

　　0 ～399：高分解能カラーモード

・DX ←カーソルの垂直方向の移動範囲の最大値

　　0 ～199：カラーモード

　　0 ～399：高分解能カラーモード

(2) 出力

なし

(3) 説明

カーソルの垂直方向の移動範囲を設定する．移動範囲は，その最小値及び最大値を設定することにより決定される．カーソルの中心点がこの範囲内を移動することができる．CX レジスタの値が DX レジスタの値より大きい場合には，DX レジスタの値が最小値，CX レジスタの値が最大値となる．

水平方向のカーソル移動範囲内の設定，垂直方向のカーソル移動範囲の設定によってカーソルの移動範囲が変更され，カーソルの位置が移動範囲外になった場合には，ソフトウェアドライバがカーソルを移動範囲内の端に移動させる．

7.16　カーソル表示画面の設定

(1) 入力

・AX ←18(機能コード)

・BX ←カーソルの表示画面

　　0 ：プレーン 0 へ表示

　　1 ：プレーン 1 へ表示

　　2 ：プレーン 2 へ表示

　　3 ：プレーン 3 へ表示

(2) 出力

なし

(3) 説明

カーソルの表示画面を設定する．カーソルの色は表示画面のパレットで設定された色となる．プレーン3が実装されていない場合に，カーソルの表示画面がプレーン3に設定された時は，前回の表示画面へカーソルを表示する．

各画面の初期値は，次のとおり．

　　プレーン0：青
　　プレーン1：赤
　　プレーン2：緑
　　プレーン3：灰

第8章

プリンタBIOS

●プリンタ BIOS 機能一覧(INT 1AH)

AH レジスタ	機　　能
10H	初期化
11H	データの出力
12H	センス　ステータス
30H	複数バイトデータの出力

8.1　初期化(INITIALIZE)

(1) 機能

μPD8255A の初期化，ステータス情報エリアの初期化を行う．

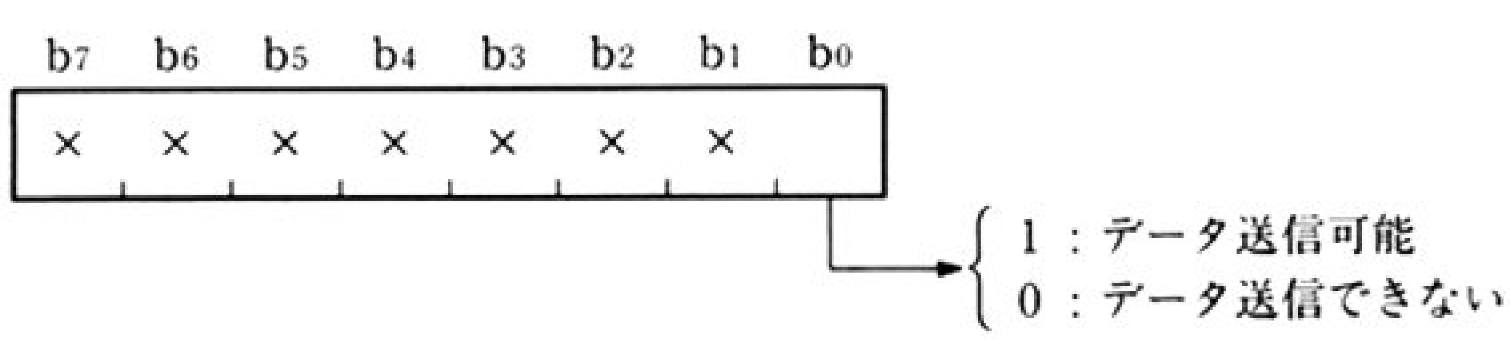
(2) 入力

・内部割り込みコード← 1AH

・AH ← BIOS コマンド識別コード(10H)

(3) 出力

・AH ←ステータス情報



先のステータスは BIOS 内部のものであり，ユーザーには関係がない．

8.2　データの出力(OUTPUT 1BYTE DATA)

(1) 機能

セントロニクス仕様プリンタへ1バイトのデータを出力する．

(2) 入力

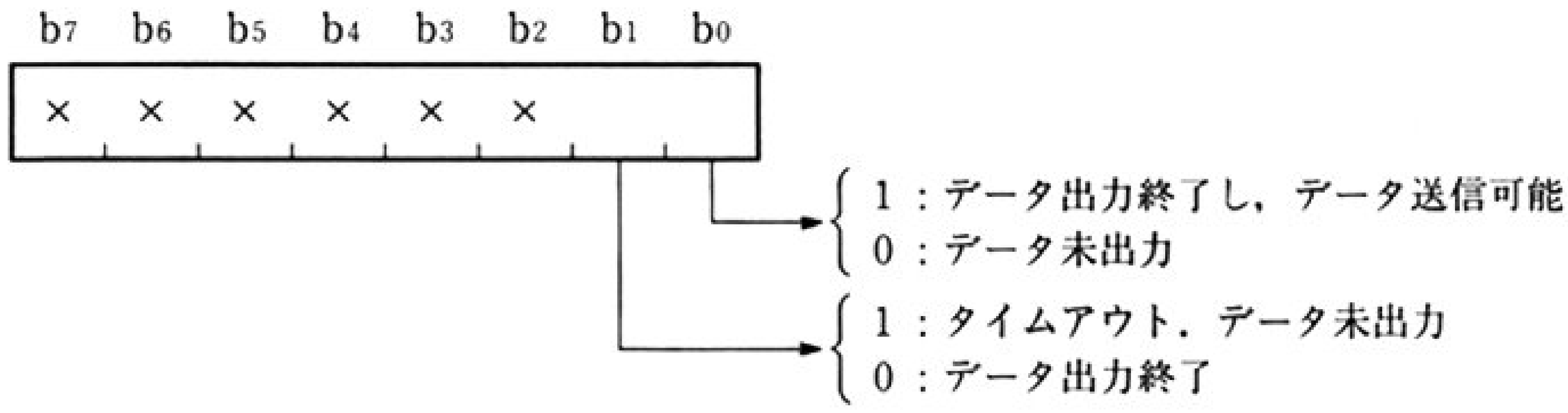
・内部割り込みコード← 1AH

・AH ← BIOS コマンド識別コード(11H)

・AL ←出力する1バイトのデータ(JIS 8ビット形式)

(3) 出力

・AH ←ステータス情報



(4) 注意

① プリンタへデータ出力を行う時，プリンタのディセレクト状態，ハードウェアエラー等が発生するとデータ出力はされず，タイムアウトのステータス情報のみ通知される．

② 用紙残少または用紙切れが発生するとデータは出力されず，タイムアウトのステータス情報のみ通知される．

③ プリンタの電源がオフの場合は，タイムアウトとはならず，データ出力終了のステータス情報を通知する．

8.3 ステータスの取得(SENSE STATUS)

(1) 機能

現在のプリンタのステータス情報の通知を要求し，その通知を受ける．

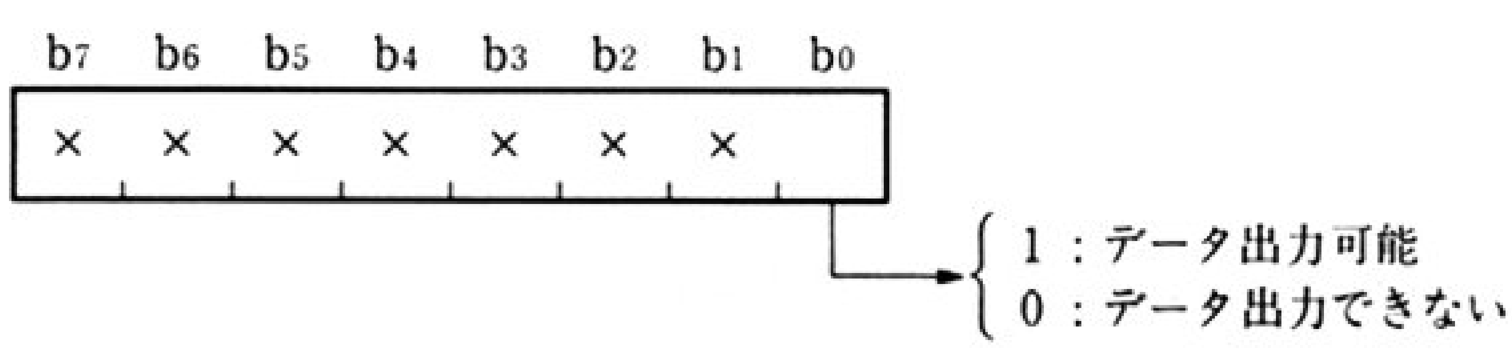
(2) 入力

・内部割り込みコード← 1AH

・AH ← BIOS コマンド識別コード(12H)

(3) 出力

・AH ←ステータス情報



8.4　複数バイトデータの出力(OUTPUT DATA)

(1) 機能

指定したデータバッファ上の，指定したデータ長のデータを出力する．

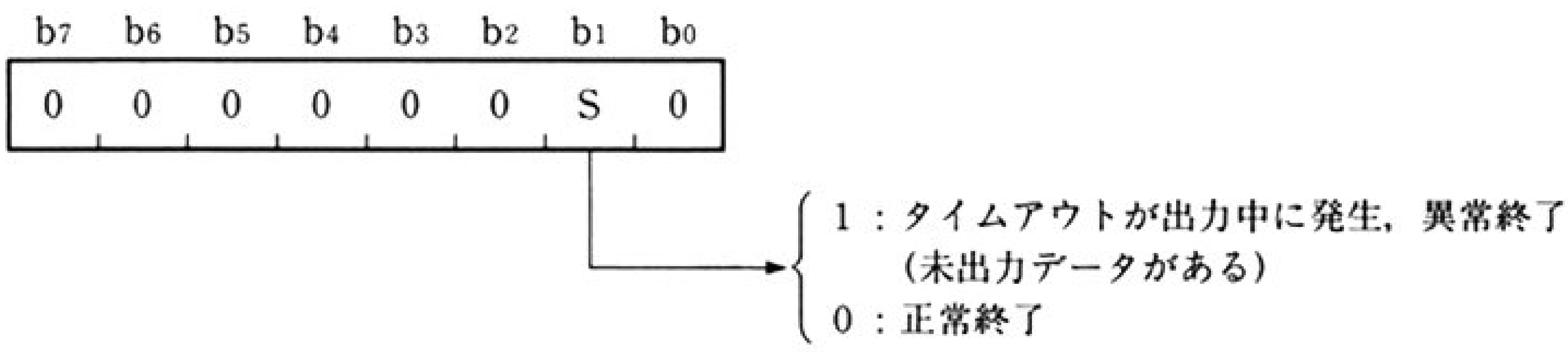
(2) 入力

- 内部割り込みコード← 1AH
- AH ← BIOS コマンド識別コード(30H)
- ES/BX ←データバッファの先頭アドレス
- CX ←出力データ長

注：データバッファはセグメント境界をまたがってはならない．

(3) 出力

- AH ←ステータス情報(データ出力終了状態を示す)



- BX ←タイムアウト時の出力データアドレス：

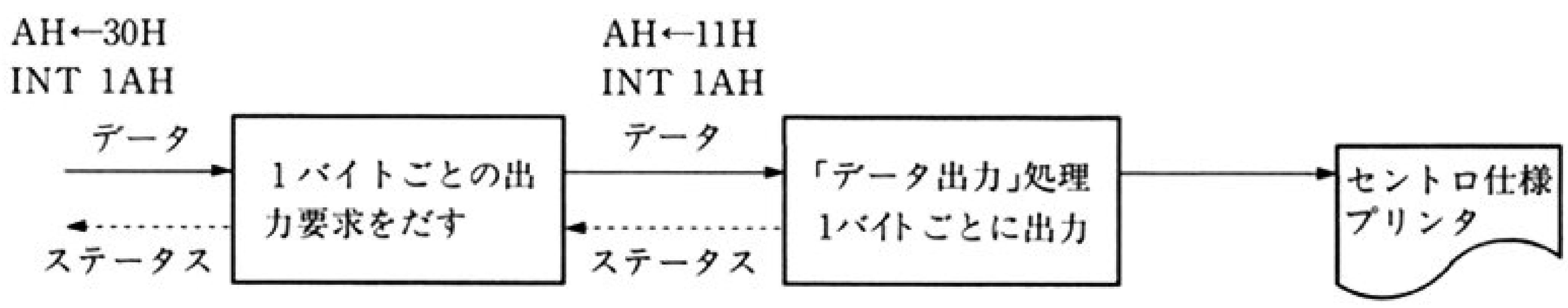
  タイムアウトになったデータバイトの，データバッファ上のアドレスを示す(オフセットアドレスで示す)．
- CX ←未出力データ長；

  処理終了時の未出力データの長さを示す．

  正常終了時は00Hとなる．

(4) 処理

処理の概要は次図の通り．「8.2　データ出力」のBIOSコマンドを繰り返し使用し，所定のバイト数の出力を行う．



(5) 注意

①再試行によって，正常終了する場合がある．

最初の異常終了時の出力条件で得たデータ(BX, CX)を入力データとして設定しなおし，このBIOSコマンドを使用すると正常終了する場合がある．

②処理終了時のステータス情報が02H(AHの内容)の場合，次のような状態である．

・ディセレクト状態

・トップカバーオープン

・用紙残少，または用紙切れ

・ハードウェアエラー

③プリンタの電源断の場合はステータス情報が00Hとなる．

第9章
RS-232C BIOS

9.1 標準 RS-232C

(1) RS-232C BIOS 機能一覧

AH レジスタ	コマンド名	機能
00H	INITIALIZE ①	・RS-232C(μPD8251)のモードセットを行う. ・RS-232C からの受信割り込みを可能状態にする. ・受信バッファを定義する.
01H	INITIALIZE ②	INITIALIZE ①に加えて, 受信バァファのフロー制御を定義する.
02H	GET DTL	受信バッファ上の有効データ長を得る.
03H	SEND DATA	1バイトのデータを RS-232C へ出力する.
04H	RECEIVE DATA	受信バッファ上のデータ1バイトと, そのステータス情報1バイトとを得る(合せて2バイト).
05H	COMMAND OUT	RS-232C(μPD8251)へコマンドバイトを出力する.
06H	STATUS	RS-232C(μPD8251 とシステムポート)のステータス情報を得る.

(2) RS-232C BIOS コマンド使用上の注意

・RS-232C BIOS ではμPD8251A を同期式として制御する機能を装備していない.

・システムポートCへの書き込みによって割り込み可能状態にする事象は RXRDY の場合だけで, TXE, TXRDY を割り込み可能にすることはしていない.

・システムポートBの入力によって回線状態(CS, CD, CI)を知ることができるが, RS-232C BIOS では参照していない.

注：PC-9801 では, CI はサポートされていない.

・スタック情報の大きさは最低22バイトを確保する必要がある.

・BIOS コマンド識別コードの値が08Hより大きい値を設定した場合は, 何もしないで正常終了する.

・RS-232C BIOS では, BREAK キャラクタの送信, 受信については制御していない. 必要な場合には, コマンド情報「9.1.1 (2)」およびステータス情報「9.1.7 (3)」によって BREAK キャラクタの送信または受信(検出)を行わなければならない.

・フロー制御「9.1.2」で使用する CTRL-S/CTRL-Q コードもデータであるので, TXEN 状態でないと出力されない. フロー制御を行う場合には, ユーザーが TXEN 状態にしておかないと, BIOS 内でフロー制御の処理ができず, 受信バッファがオーバーフローしてしまう場合が起こる.

9.1.1 初期化(INITIALIZE ①)

(1) 機能

RS-232C を初期化する．初期化する内容は次のとおりである．

・μPD8251A のモード設定.

・タイマ μPD8253C のカウンタ 2 の設定.

・受信バッファの設定.

・割り込み可能状態の設定.

・N_{88}-BASIC 割り込み制御フラグの初期化.

(2) 入力

・内部割り込みコード←19H

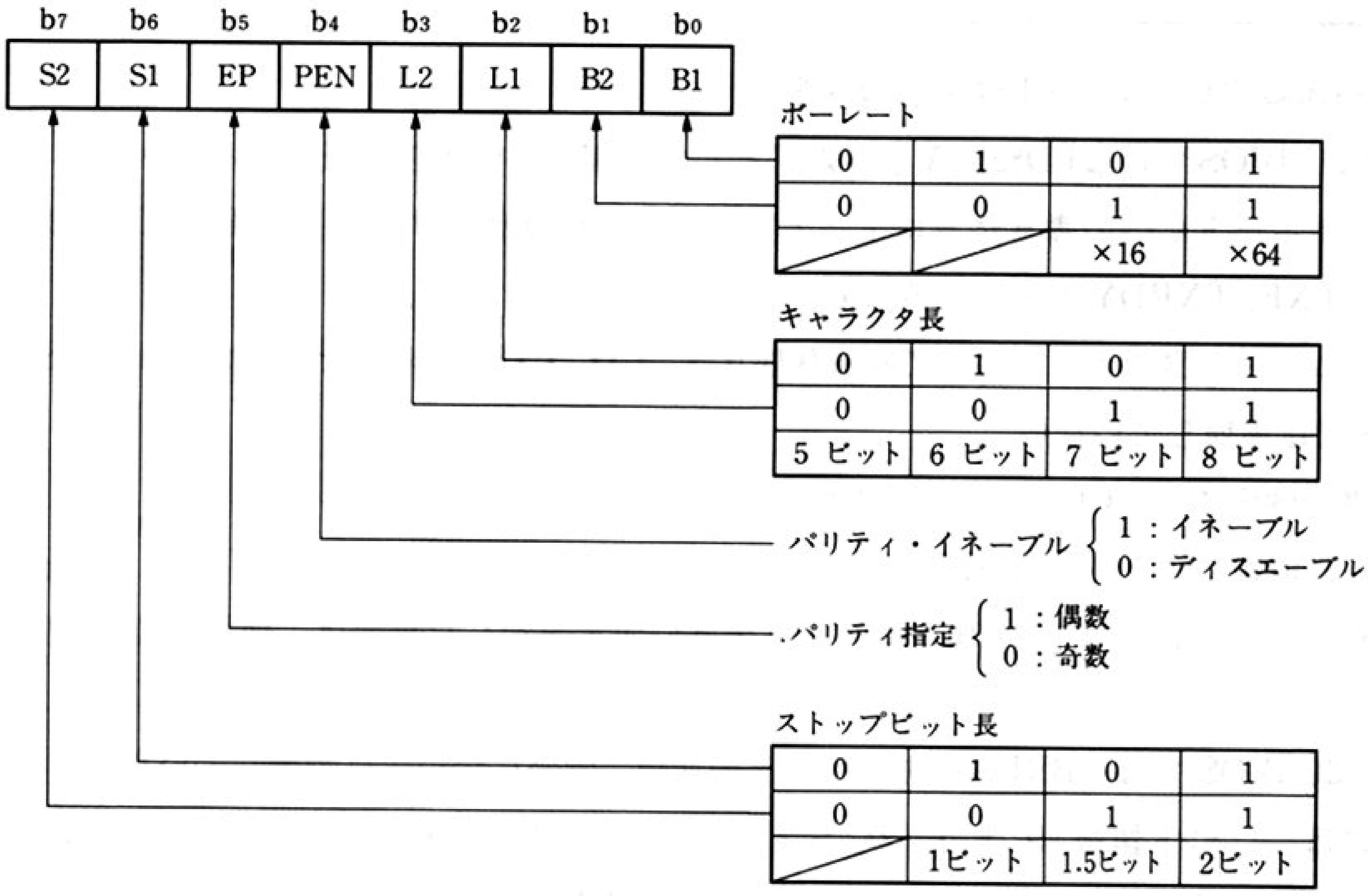
・AH ← BIOS コマンド識別コード(00H)

・AL ←トランスファレート

トランスファレート(AL)	00H	01H	02H	03H	04H	05H	06H	07H
伝送速度(ボーレート)(bps)	75	150	300	600	1200	2400	4800	9600

注：AL に 08H 以上の値を設定した場合は 1200bps とみなされる．

・CH ← μPD8251A モード設定情報(非同期モード)



・CL ← μPD8251A コマンド指定

b7	b6	b5	b4	b3	b2	b1	b0
／	IR	RTS	ER	SBRK	RXE	DTR	TXEN

- b0 TXEN：送信イネーブル
  - 1：イネーブル
  - 0：ディスエーブル
- b1 DTR：データ ターミナル レディ
  - 1：ONにする
  - 0：OFFにする
- b2 RXE：受信イネーブル
  - 1：イネーブル
  - 0：ディスエーブル
- b3 SBRK：センドブレイクキャラクタ
  - 1：07Hを送信する
  - 0：07Hを送信しない
- b4 ER：エラーリセット
  - 1：すべてのエラーフラグ(PE, OE, FE)をリセットする
  - 0：リセットしない
- b5 RTS：送信要求
  - 1：ONにする
  - 0：OFFにする
- b6 IR：内部リセット
  - 1：リセットする―μPD8251をモードインストラクションフォーマットにもどす
  - 0：リセットしない

・ES/DI ←受信バッファの先頭アドレス

　(ES：セグメントベースアドレス，DI：オフセットアドレス)

　「(5) 受信バッファ形式」参照

・DX ←受信バッファサイズ(バイト単位)

　「(5)受信バッファ形式」参照

・BH ←送信時タイムアウト時間(TXRDY ステータスの待ち時間)を指定.

　指定する値は，500msec 単位の16進数表現．デフォルト値02H(1秒)．注

・BL ←受信時タイムアウト時間(RXRDY 割り込みの待ち時間)を指定.

　指定する値は，500msec 単位の16進数表現．デフォルト値 1EH(15秒)．注

注：指定可能範囲　01H(500msec)～FFH(127.5秒)

　　　　　　　　　00Hのとき，デフォルト値を採用

(3) 出力

・AH ←リターンコード

　00H：正常終了

・入力のレジスタ以外は保証される.

(4) 処理

・タイマμPD8253のモード設定(0B6H)

b7	b6	b5	b4	b3	b2	b1	b0
SC1	SC0	RL1	RL0	M2	M1	M0	BCD
1	0	1	1	0	1	1	0
カウンタ2を使用		2バイトカウンタLSB, MSBの順にリード／ロードする		方形波レートジェネレータ(モード3)			16ビットバイナリカウント

・μPD8253カウンタセット

(ALとCHの$b_1 b_0$よりカウンタ値を算出)

・μPD8251のモード設定(CH)

・μPD8251へコマンド(CL)を送出

・受信バッファの設定，ポインタ／カウンタの初期化(ES : DI, DX)

・μPD8251へ送出したコマンド(CL)のIRビット，RXEビットの内容によって，INIT済フラグのON/OFF, RXRDY割り込みのイネーブル／ディスエーブルの設定を行う．

・システム共通域RS_S_FLAG(055BH)のb_7が1のとき，受信SI/SO制御を行う．

7ビットコード形式データを8ビットコード形式データに変換し，変換後のデータを受信バッファに格納する．SI (0FH)/SO (0EH)コードは取りのぞかれる．

・受信DEL (7FH/FFH)コード制御は，システム共通域RS_D_FLAG (05C1H) のb_0が1のとき，メモリスイッチSW3のb_7の指示に従う．

SW3のb_7： 0のときDELコードとして扱う．

SW3のb_7： 1のときNULLコードとして扱う．

(5) 受信バッファ

① 受信バッファ形式(次頁参照)

② バッファ制御方法

a) 領域の定義

・ES:DIで示されるメモリアドレスを先頭アドレスとする．

・最初の2バイトはBIOSと他のプログラムとのインターフェイス領域として使用する．

・(ES:DI)＋2H～＋13Hの18バイトが「受信バッファコントロールブロック領域」である．

・(ES:DI)＋14H番地から「受信バッファ領域」となる．

受信バッファの大きさとは，この領域の長さになる．

・DXはX＊2バイトを格納する(「d)」の図参照)

領域	オフセット	b7	b6	b5	b4	b3	b2	b1	b0	内容
	ES : DI→	INT	0	0	0	0	0	0	0	Interface Field : INT { 1：データ受信の割り込みが発生した / 0：していない }
	+1	0	0	0	0	0	0	0	0	未使用
バッファコントロールブロック	+2	INIT	BFULL	BOVF	XON	XOFF	0	0	0	FLAG : RS-232C BIOS用 内部フラグフィールド(注)
バッファコントロールブロック	+3	／	IR	RTS	ER	SBRK	RXE	DTR	TXEN	CMD : コマンド情報セーブ領域
バッファコントロールブロック	+4									STIME : 送信時のTXRDY待ち時間(500ms単位)セーブ領域
バッファコントロールブロック	+5									RTIME : 受信時の割込み待ち時間(500ms単位)セーブ領域
バッファコントロールブロック	+6									XOFF : Bufferの格納可能データ長の1/4の値
バッファコントロールブロック	+7									
バッファコントロールブロック	+8									XON : Bufferの格納可能データ長の3/4の値
バッファコントロールブロック	+9									
バッファコントロールブロック	+0A									HEADP : Bufferの先頭アドレス
バッファコントロールブロック	+0B									
バッファコントロールブロック	+0C									TAILP : Bufferの最後尾＋1番地のアドレス
バッファコントロールブロック	+0D									
バッファコントロールブロック	+0E									CNT : Buffer内の有効データ長(ワード単位)
バッファコントロールブロック	+0F									
バッファコントロールブロック	+10									PUTP : Bufferの空エリアの先頭ポインタ
バッファコントロールブロック	+11									
バッファコントロールブロック	+12									GETP : Buffer内の有効データの先頭ポインタ
バッファコントロールブロック	+13									
受信バッファ領域	+14	データ								
受信バッファ領域	+15	ステータス								
受信バッファ領域	+16	データ								
受信バッファ領域	+17	ステータス								
受信バッファ領域	+18									

注：FLAG : RS-232C BIOS用内部フラグフィールドの内容

- INIT　: RS-232Cインターフェイス(μ PD8251)の初期化済
- BFULL : 受信バッファがFULL
- BOVF　: 受信バッファオーバーフローが発生
- XON　: XON処理(CTRL-S出力)を行う(3/4)
- XOFF　: XOFF処理(CTRL-Q出力)を行う(1/4)

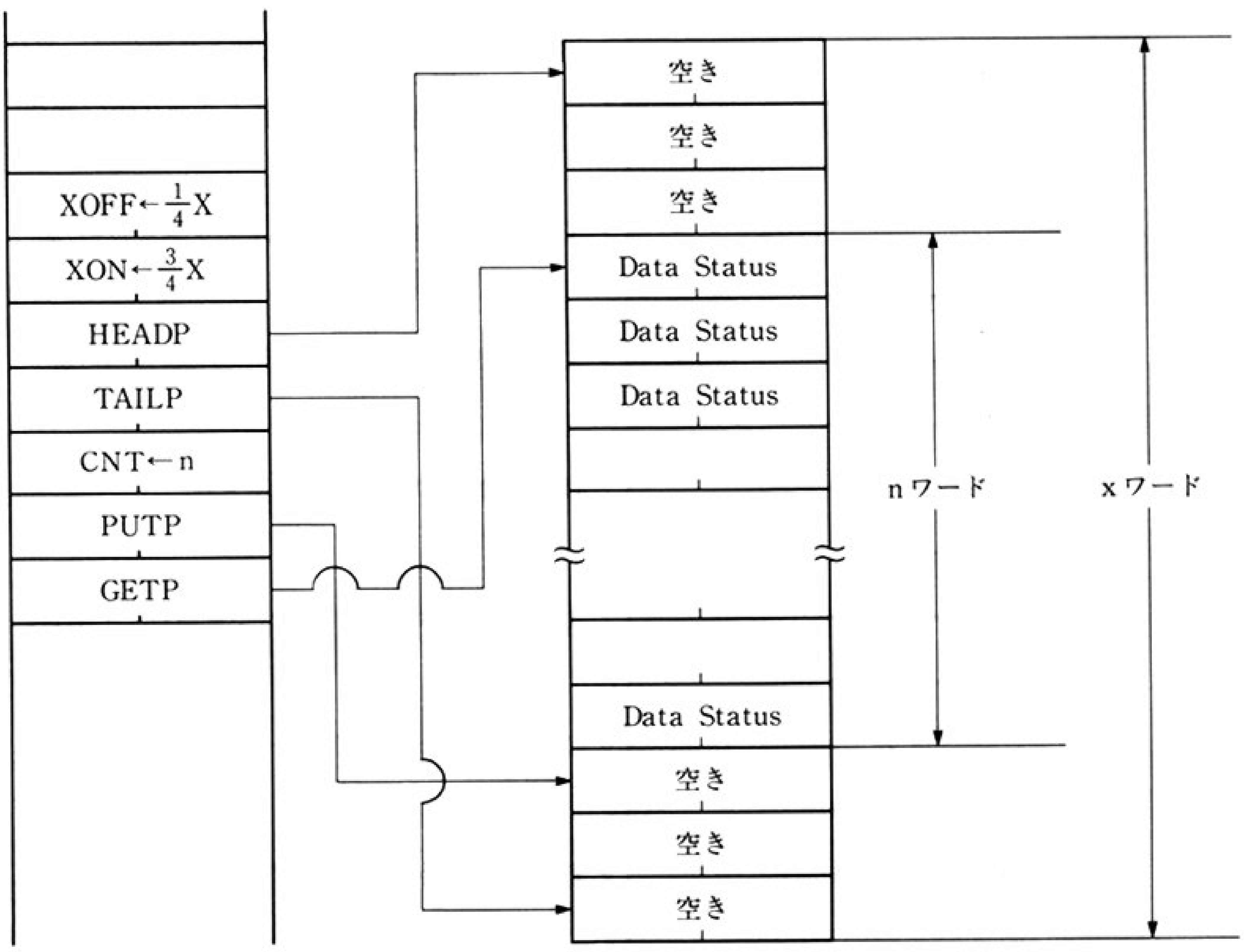
b）管理方法

FIFO形式で管理する．

c）データエントリ

データ1バイトとそのステータス情報1バイトの2バイトエントリである．

d）「バッファコントロールブロック」と「受信バッファ領域」との関係



9.1.2　フロー制御を伴う初期化(INITIALIZE ②)

(1) 機能

「9.1.1　RS-232C初期化」の機能に加えて，Xパラメータ(受信バッファのフロー制御)の処理を行うことを指定する．

Xパラメータの処理では，次の処理が行われる．

・データ受信割り込み時(RXRDY—割り込み番号0CH)に，受信バッファの有効データ長がバッファの大きさの¾以上になったとき，送信側にCTRL-Sコード(13H)を出力し，送信を停止することを要求する．

・受信データの読み込み(RECEIVEコマンド)処理時に，受信バッファの有効データ長がバッファの大きさの¼以下になったとき，送信側にCTRL-Qコード(11H)を出力し，送信停止状態を解き，送信を再開することを要求する．

(2) 入力

・内部割り込みコード←19H

・AH ← BIOS コマンド識別コード(01H)

他は「9.1.1 (2)」と同じ.

(3) 出力条件

「9.1.1 (3)」と同じ.

(4) 処理

バッファコントロールブロックの初期設定条件として，FLAG(＋2)の XON ビットを1にセットする.

他は「9.1.1 (4)」と同じ.

9.1.3 受信データ長の取得(GET DTL)

(1) 機能

受信バッファ内の有効データ長を得る.

(2) 入力

・内部割り込みコード←19H

・AH ← BIOS コマンド識別コード(02H)

(3) 出力

・AH ←リターンコード

　　00H：正常終了.

　　01H：RS-232C の初期化がされていない.

　　02H：受信バッファがオーバーフローした.

・CX ←受信データ長(データのワード数)

　　データ・ステータスの2バイトで1ワードを構成している.

・AX, CX 以外のレジスタはすべて保証される.

(4) 処理

・バッファコントロールブロック内の CNT 領域の情報を CX レジスタにセットする.

9.1.4　データの送信(SEND DATA)

(1) 機能

μPD8251 にデータを1バイト出力する．

(2) 入力

・内部割り込みコード←19H

・AH ← BIOS コマンド識別コード(03H)

・AL ←送信データ

(3) 出力

・AH ←リターンコード

00H：正常終了．

01H：RS-232C インターフェイスの初期設定が行われていない．

02H：受信割り込み処理において，受信バッファがオーバーフローした．

03H：送信，受信処理において，μPD8251 からの送信可，受信可のステータスを引き取れなかった．

・AX 以外のレジスタはすべて保証される．

(4) 処理

・タイムアウトカウンタの設定を行う．

・TXRDY ステータスをチェックする．

・TXRDY になると，AL の内容を μPD8251 へ出力する．

・TXRDY ステータスが検出できずにタイムアウトになると，その旨をリターンコードとして AH に設定し動作終了する．

(5) 注意

RS-232C BIOS では，データを送信するときに参照するステータスは μPD8251 の TXRDY のみである．

RS-232C 規格で定義される信号(CS, DTR, CD, DSR, RTS, CI)についてはユーザーが独自に操作，参照しなければならない．

9.1.5　データの受信(RECEIVE DATA)

(1) 機能

受信バッファ内の,受信データとステータスの1組(2バイト)を受け取る(受信バッファが空きでない場合)．

受信バッファが空きのとき，タイムアウトのカウンタを設定し，RXRDY の割り込み発生を待つ．

(2) 入力

・内部割り込みコード←19H

・AH ← BIOS コマンド識別コード(04H)

(3) 出力

・AH ←リターンコード「9.1.4 (3)」と同じ

・CH ←受信データ

・CL ←受信データの受信時ステータス

b7	b6	b5	b4	b3	b2	b1	b0
DSR	SYN DET	FE	OE	PE	TXE	$\overline{CS}$	$\overline{CD}$

b7～b2: μPD 8251 ステータスバイト
b1～b0: システムポート ステータス

・AX, CX 以外のレジスタは保証される.

(4) 処理

・受信バッファが空きでない場合, 受信データ(1バイト)と受信時のステータス(1バイト)をバッファより引き取り, CX にセットする.

・バッファコントロールブロックのGET ポインタ, CNT(カウンタ)を更新し, カウンタの内容がバッファサイズの¼以下になると, すでに相手側に CTRL-S 出力済みならば CTRL-Q コードを相手側に出力し, 通信を再開する(INITIALIZE ②コマンド発行済みの場合).

・受信バッファが空きのとき, タイムアウトカウンタを設定し, RXRDY 割り込みを待つ. タイムアウト以前にデータを受信できれば, これを CH に設定する. タイムアウトになっても割り込みが発生しない場合, リターンコードにその旨をセットする.

9.1.6 μPD8251 へのコマンド出力(COMMAND OUT)

(1) 機能

μPD8251 へコマンド情報を出力する.

(2) 入力

・内部割り込みコード←19H

・AH ← BIOS コマンド識別コード(05H)

・AL ← μPD8251 へ出力するコマンド情報(「9.1.1 (2)」参照)

(3)　出力

・AH ←リターンコード

00H：正常終了

01H：RS-232C インターフェイスの初期設定が行われていない．

02H：受信バッファがオーバーフローした．

・AX 以外のレジスタはすべて保証される．

(4)　処理

・AL のコマンド情報を μPD8251 に出力する．

・コマンド情報で IR(内部リセット)の指示があれば，バッファコントロールブロック(＋2) FLAG の INIT ビットをリセットし，以後 INITIALIZE コマンド待ちになる．これによってバッファへのポインタ類を初期化し，バッファに残っている受信データはすてられる．

・コマンド情報の RXE ビットの値により，RXRDY 割り込みをイネーブル/ディスエーブルにセットする．

9.1.7　ステータスの取得(STATUS)

(1)　機能

μPD8251 とシステムポートのステータスを得る．

(2)　入力

・内部割り込みコード←19H

・AH ← BIOS コマンド識別コード(06H)

(3)　出力

・AH ←リターンコード(「9.1.6　(3)」)と同じ．

・CH ← μPD8251 ステータス情報．

ビット	略　称	1	0
b_7	DSR	Data Set Ready ON	Data Set Ready OFF
b_6	SYNDET	ブレーク状態検出あり	ブレーク状態検出なし
b_5	FE	フレーミングエラー発生	フレーミングエラーなし
b_4	OE	オーバーランエラー発生	オーバーランエラーなし
b_3	PE	パリティエラー発生	パリティエラーなし
b_2	TXE	送信バッファエンプティ	送信バッファフル
b_1	RXRDY	受信レディ	受信ビジー
b_0	TXRDY	送信レディ	送信ビジー

・CL←システムポートステータス

ビット	略　称	1	0
b_7	$\overline{CI}$	着呼なし	着呼あり
b_6	$\overline{CS}$	送信不可	送信可
b_5	$\overline{CD}$	受信キャリア検出なし	受信キャリア検出
b_4	—		
b_3	—		
b_2	—		
b_1	—		
b_0	—		

注：PC-9801では，CIはサポートされていない．

・AX, CX以外のレジスタは保証される．

9.2　拡張RS-232C

(1) 概要

本BIOSは拡張RS-232Cボードのハードウェアを制御し，RS-232Cインターフェイスに接続される各種周辺機器またはコンピュータとのデータ授受を容易にするためのものである．拡張RS-232C用BIOSは次の機能を提供する．

① 拡張RS-232C用ハードウェアの初期設定並びに，拡張RS-232C BIOSとユーザー間のインターフェイスの初期設定を行う．

② RS-232C制御機能

8251に対するモードセット，コマンドセットを制御する．

③ データ送受信機能

RS-232C接続機器間でのデータ送受信を行う．

(2) ユーザーとのインタフェース

拡張RS-232C BIOSと，ユーザー間の情報の受渡しは，各レジスタ，パラメータおよび拡張BIOS初期設定時にユーザーから指定される制御情報通知域を通して行う．

(3) 使用する作業域

・システム共通域

拡張RS-232C BIOSでは，システム共通域にCH2, CH3の受信バッファアドレス格納のため，8バイトを使用している．

アドレス	説　　明
5F0H 5F2H	オフセット セグメント } CH2受信バッファエリアのアドレス
5F4H 5F6H	オフセット セグメント } CH3受信バッファエリアのアドレス

・拡張 RS-232C ワークエリア(インタプリタ域内)

フィールド名	バイト数	フィールドの説明
JPTC6	11	INT 0C6H の処理外ジャンプテーブル
COM2F	1	COM2　オープンフラグ(00H 未使用, 01H 使用中)
COM3F	1	COM3　オープンフラグ(00H 未使用, 01H 使用中)
COMI2	4	COM2　トラップ情報
COMI3	4	COM3　トラップ情報
COMIDM	4	ダミートラップ情報
COMSTAK	10	KEY トラップ時のスタック操作エリア
COM2FL COM2BF	20 512	COM2 用受信バッファ
COM3FL COM3BF	20 512	COM3 用受信バッファ

(4) 使用上の前提条件

拡張 RS-232C BIOS 使用時, 本ルーチンを介さず直接拡張 RS-232C ハードウェアを制御した場合, 動作は保証されない.

(5) 使用方法

① INT ベクタの初期設定

拡張 RS-232C BIOS の各機能の呼び出しは, 内部 INT コールによるが, ユーザーはこのための INT ベクタを当 BIOS 利用前に設定しなければならない.

INT ベクタ設定のための情報は, 実メモリアドレス D0800H に次の形式で格納されている.

D0800H＋0	02H (エントリ数)			
＋4	D4H	00H	COM2 BIOS エントリオフセット	
＋8	D5H	00H	COM3 BIOS エントリオフセット	
＋C	COM2 の割り込みエントリオフセット		COM3 の割り込み エントリオフセット	

ユーザーは, セグメントアドレスを D080H, オフセットアドレスを COM2, COM3 の各エントリオフセットとして, 適当な INT 番号に値を設定しなければならない(N_{88}-BASIC (86)では D4H,D5H が拡張 RS-232C BIOS 用 INT 番号となっている).

なお, 拡張 RS-232C 各チャネルからのデータ受信等で使用される割り込みに関しては, ユーザーが関知する必要はない. 拡張 RS-232C BIOS が INITIALIZE 機能実行時に, 拡張ハードウェア上のディップスイッチを参照して必要な INT ベクタを設定する.

② 初期設定

拡張 RS-232C BIOS の使用にあたっては，各種リソースの初期設定が必要であり，ユーザーは必ず INITIALIZE 機能（AH＝00H）を呼び出さなければならない．

③ 呼び出し方法

拡張 RS-232C BIOS を呼び出す時には，必要なパラメータを各レジスタに設定し，① で設定した INT 番号をもとに，内部 INT でコールする．このとき，SS, SP には，拡張 RS-232C BIOS で使用可能なスタックアドレスを設定しておかなければならない．

④ リターン条件

拡張 RS-232C BIOS からのリターン時，保証されるレジスタは以降の各 BIOS の出力条件を参照のこと．

拡張 RS-232C BIOS での処理結果は AH レジスタにセットされる．

⑤ 注意事項

拡張 RS-232C BIOS 処理中は，外部割り込み可となっている．

(6) 拡張 RS-232C BIOS 機能一覧

AH レジスタ	コマンド	機　　能
00H	INITIALIZE ①	・RS-232C（μPD8251）のモードセットを行う． ・RS-232C からの受信割り込みを可能状態にする． ・受信バッファを定義する．
01H	INITIALIZE ②	INITIALIZE ①に加えて，受信バッファのフロー制御を定義する．
02H	GET DTL	受信バッファ上の有効データ長を通知する．
03H	SEND DATA	1バイトのデータを RS-232C へ出力する．
04H	RECEIVE DATA	受信バッファ上のデータ1バイトと，そのステータス情報1バイトとを得る（合せて2バイト）．
05H	COMMAND OUT	RS-232C（μPD8251）へコマンドバイトを出力する．
06H	STATUS	RS-232C（μPD8251）のステータス情報を得る．

(7) RS-232C BIOS コマンド使用上の注意

・RS-232C BIOS では μPD8251A を同期式として制御する機能を装備していない．

・スタック情報の大きさは最低22バイトを確保する必要がある．

・BIOS コマンド識別コードの値が07Hより大きい値を設定した場合は何もしないで正常終了する．

・RS-232C BIOS では，BREAK キャラクタの送信，受信については制御していない．必要な場合には，コマンド情報「9.2.1 (2)」およびステータス情報「9.2.7 (3)」によって BREAK キャラクタの送信または受信（検出）を行わなければならない．

・フロー制御「9.2.2」で使用するCTRL-S/CTRL-Qコードもデータであるので，TXEN状態でないと出力されない．フロー制御を行う場合には，ユーザーがTXEN状態にしておかないと，BIOS内でフロー制御の処理ができず，受信バッファがオーバーフローしてしまう場合が起こる．

9.2.1 初期化(INITIALIZE ①)

(1) 機能

RS-232Cを初期化する．初期化する内容は次のとおりである．

・μPD8251Aのモード設定

・タイマμPD8253Cのカウンタ2の設定．

・受信バッファの設定．

・割り込み可能状態の設定．

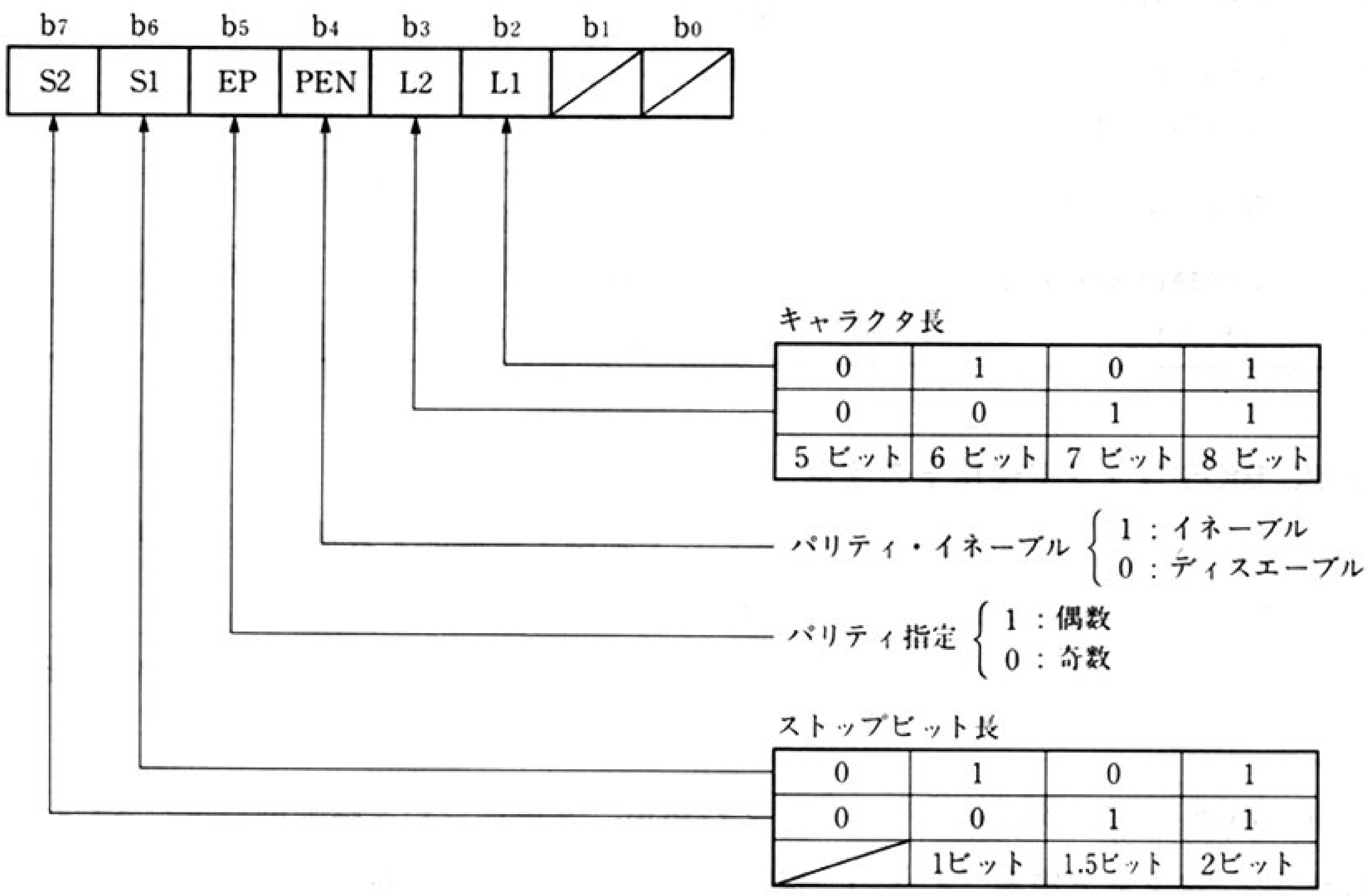
・N_{88}-BASIC割り込み制御フラグの初期化．

(2) 入力

・内部割り込みコード← 0D4H (CH2), 0D5H (CH3)

・AH ← BIOSコマンド識別コード(00H)

・CH ← μPD8251Aモード設定情報(非同期モード)



・CL ← μPD8251A コマンド指定

b7	b6	b5	b4	b3	b2	b1	b0
／	IR	RTS	ER	SBRK	RXE	DTR	TXEN

- TXEN：送信イネーブル｛1：イネーブル　0：ディスエーブル
- DTR：データ ターミナル レディ｛1：ONにする　0：OFFにする
- RXE：受信イネーブル｛1：イネーブル　0：ディスエーブル
- SBRK：センドブレイクキャラクタ｛1：07Hを送信する　0：07Hを送信しない
- ER：エラーリセット｛1：すべてのエラーフラグ(PE, OE, FE)をリセットする　0：リセットしない
- RTS：送信要求｛1：ONにする　0：OFFにする
- IR：内部リセット｛1：リセットする—μPD8251をモードインストラクションフォーマットにもどす　0：リセットしない

・ES/DI ←受信バッファの先頭アドレス

(ES：セグメントベースアドレス，DI：オフセットアドレス)

「(5) 受信バッファ形式」参照

・DX ←受信バッファサイズ(バイト単位)

「(5)受信バッファ形式」参照

・BH ←送信時タイムアウト時間(TXRDY ステータスの待時間)を指定．

指定する値は，500msec 単位の16進数表現．デフォルト値02H(1秒)．注

・BL ←受信時タイムアウト時間(RXRDY 割り込みの待ち時間)を指定．

指定する値は，500msec 単位の16進数表現．デフォルト値 1EH(30秒)．注

注：指定可能範囲　01H(500msec)～FFH(127.5秒)

00Hのとき，デフォルト値を採用

(3) 出力

・AH ←リターンコード

00H：正常終了

・入力のレジスタ以外は保証される．

(4) 処理

・μPD8251 のモード設定(CH)

・μPD8251 へコマンド(CL)を送出

・受信バッファの設定，ポインタ／カウンタの初期化(ES : DI, DX)

・μPD8251へ送出したコマンド(CL)のIRビット，RXEビットの内容によって，INIT済フラグのON/OFF, RXRDY割り込みのイネーブル／ディスエーブルの設定を行う．

・システム共通域RS_S_FLAG (055BH)の下表のビットが1のとき，受信SI/SO制御を行う．

7ビットコード形式データを8ビットコード形式データに変換し，変換後のデータを受信バッファに格納する．SI (0FH)/SO (0EH)コードは取りのぞかれる．

チャンネル	SI/SOによるコード変更指定	シフト状態	備　　考
CH1	BIT 7	BIT 4	BIT7が1のとき，制御する
CH2	BIT 6	BIT 3	BIT6　〃
CH3	BIT 5	BIT 2	BIT5　〃

・受信DEL (7FH/FFH)コード制御は，システム共通域RS_D_FLAG (05C1H)の各CH対応 b_0～b_2が1のとき，メモリスイッチSW3のb_7の指示に従う．

SW3のb_7：0のときDELコードとして扱う．

SW3のb_7：1のときNULLコードとして扱う．

チャンネル	対応BIT
CH1	BIT0
CH2	BIT1
CH3	BIT2

(5) 受信バッファ

① 受信バッファ形式(次頁参照)

② バッファ制御方法

a) 領域の定義

・ES : DIで示されるメモリアドレスを先頭アドレスとする．

・最初の2バイトはBIOSと他のプログラムとのインターフェイス領域として使用する．

・(ES : DI)＋2H～＋13Hの18バイトが「受信バッファコントロールブロック領域」である．

・(ES : EI)＋14H番地から「受信バッファ領域」となる．

受信バッファの大きさとは，この領域の長さになる．

・DXはX＊2バイトを格納する(「d」の図参照)

領域	オフセット	b7	b6	b5	b4	b3	b2	b1	b0	内容
	ES : DI→	INT	0	0	0	0	0	0	0	Interface Field : INT {1：データ受信の割り込みが発生した / 0：していない}
	+1	BFLG	0	0	0	0	0	0	0	BFLG : {1：BASICで使用 / 0：BASICで使用していない} (注)
バッファコントロールブロック	+2	INIT	BFULL	BOVF	XON	XOFF	0	0	0	FLAG : RS-232C BIOS用 内部フラグフィールド
	+3	／	IR	RTS	ER	SBRK	RXE	DTR	TXEN	CMD : コマンド情報セーブ領域
	+4									STIME : 送信時のTXRDY待ち時間(500ms単位) セーブ領域
	+5									RTIME : 受信時の割込み待ち時間(500ms単位) セーブ領域
	+6									XOFF : Bufferの格納可能データ長の1/4の値
	+7									
	+8									XON : Bufferの格納可能データ長の3/4の値
	+9									
	+0A									HEADP : Bufferの先頭アドレス
	+0B									
	+0C									TAILP : Bufferの最後尾＋1番地のアドレス
	+0D									
	+0E									CNT : Buffer内の有効データ長(ワード単位)
	+0F									
	+10									PUTP : Bufferの空エリアの先頭ポインタ
	+11									
	+12									GETP : Buffer内の有効データの先頭ポインタ
	+13									
受信バッファ領　域	+14	データ								
	+15	ステータス								
	+16	データ								
	+17	ステータス								
	+18									

注：BFLG　：BASIC FLAG
(COM1用バッファには適用されない)
FLAG　：RS-232C BIOS用内部フラグフィールドの内容

- INIT　：RS-232Cインターフェイス(μPD8251)の初期化済
- BFULL：受信バッファがFULL
- BOVF　：受信バッファオーバーフローが発生
- XON　：XON処理(CTRL-S出力)を行う(3/4)
- XOFF　：XOFF処理(CTRL-Q出力)を行う(1/4)

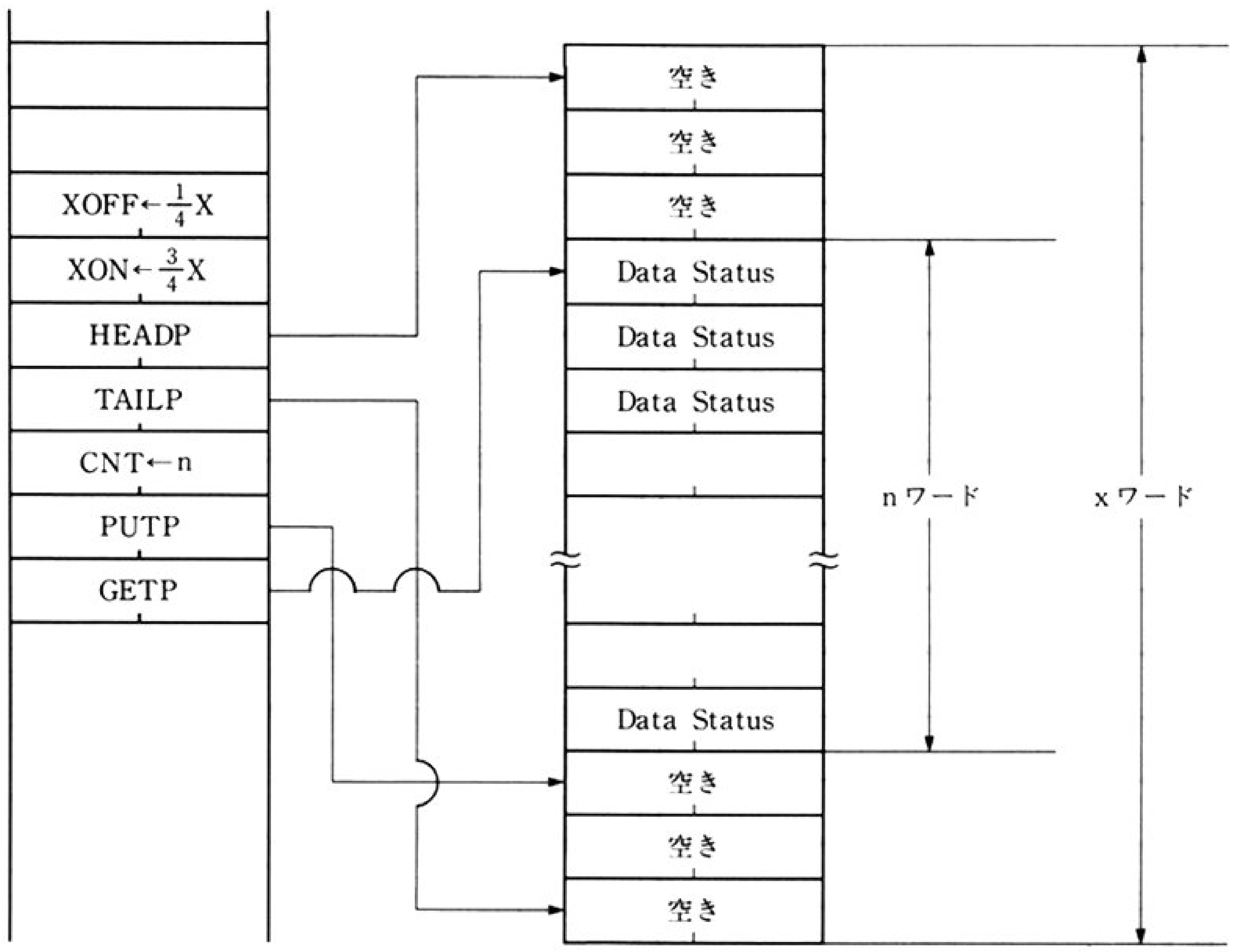
b）管理方法

FIFO 形式で管理する．

c）データエントリ

データ1バイトとそのステータス情報1バイトの2バイトエントリである．

d）「バッファコントロールブロック」と「受信バッファ領域」との関係



9.2.2　フロー制御を伴う初期化（INITIALIZE ②）

(1) 機能

「9.2.1　RS-232C 初期化」の機能に加えて，Xパラメータ（受信バッファのフロー制御）の処理を行うことを指定する．

Xパラメータの処理では，次の処理が行われる．

・データ受信割り込み時（RXRDY）に受信バッファの有効データ長がバッファの大きさの¾以上になったとき，送信側に CTRL-S コード（13H）を出力し，送信を停止することを要求する．

・受信データの読み込み（RECEIVE コマンド）処理時に，受信バッファの有効データ長がバッファの大きさの¼以下になったとき，送信側に CTRL-Q コード（11H）を出力し，送信停止状態を解き，送信を再開することを要求する．

(2) 入力

・内部割り込みコード← 0D4H (CH2), 0D5H (CH3)

・AH ← BIOS コマンド識別コード(01H)

他は「9.2.1 (2)」と同じ．

(3) 出力

「9.2.1 (3)」と同じ．

(4) 処理

バッファコントロールブロックの初期設定条件として，FLAG(+2)の XON ビットを1にセットする．

他は「9.2.1 (4)」と同じ．

9.2.3 受信データ長の取得(GET DTL)

(1) 機能

受信バッファ内の有効データ長さを得る．

(2) 入力

・内部割り込みコード← 0D4H (CH2), 0D5H (CH3)

・AH ← BIOS コマンド識別コード(02H)

(3) 出力

・AH ←リターンコード

00H：正常終了．

01H：RS-232C の初期化がされていない．

02H：受信バッファがオーバーフローした．

・CX ←受信データ長(データのワード数)

データ・ステータスの2バイトで1ワードを構成している．

・AX, CX 以外のレジスタはすべて保証される．

(4) 処理

・バッファコントロールブロック内の CNT 領域の情報を CX レジスタにセットする．

9.2.4　データの送信(SEND DATA)

(1) 機能

μPD8251にデータを1バイト出力する.

(2) 入力

- 内部割り込みコード← 0D4H (CH2), 0D5H (CH3)
- AH ← BIOSコマンド識別コード(03H)
- AL ←送信データ

(3) 出力

- AH ←リターンコード

00H：正常終了.

01H：RS-232Cインターフェイスの初期設定が行われていない.

02H：受信割り込み処理において，受信バッファがオーバーフローした.

03H：送信，受信処理において，μPD8251からの送信可，受信可のステータスを引き取れなかった.

- AX以外のレジスタはすべて保証される.

(4) 処理

- タイムアウトカウンタの設定を行う.
- TXRDYステータスをチェックする.
- TXRDYになると，ALの内容をμPD8251へ出力する.
- TXRDYステータスが検出できずにタイムアウトになると，その旨をリターンコードとしてAHに設定し動作終了する.

(5) 注意

RS-232C BIOSでは，データを送信するときに参照するステータスはμPD8251のTXRDYのみである.

RS-232C規格で定義される信号(CS, DTR, CD, DSR, RTS, CI)についてはユーザーが独自に操作，参照しなければならない.

9.2.5　データの受信(RECEIVE DATA)

(1) 機能

受信バッファ内の，受信データとステータスの1組(2バイト)を受け取る(受信バッファが空きでない場合).

受信バッファが空きのとき，タイムアウトのカウンタを設定し，RXRDYの割り込み発生を待つ.

(2) 入力

・内部割り込みコード← 0D4H (CH2), 0D5H (CH3)

・AH ← BIOS コマンド識別コード(04H)

(3) 出力

・AH ←リターンコード「9.2.4 (3)」と同じ

・CH ←受信データ

・CL ←受信データの受信時ステータス

b_7	b_6	b_5	b_4	b_3	b_2	b_1	b_0
DSR	SYN DET	FE	OE	PE	TXE	$\overline{\mathrm{CS}}$	$\overline{\mathrm{CD}}$

μPD 8251
ステータスバイト

・AX, CX 以外のレジスタは保証される.

(4) 処理

・受信バッファが空きでない場合，受信データ(1バイト)と受信時のステータス(1バイト)をバッファより引き取り，CX にセットする.

・バッファコントロールブロックのGET ポインタ，CNT(カウンタ)を更新し，カウンタの内容がバッファサイズの¼以下になると，すでに相手側にCTRL-S 出力済みならばCTRL-Q コードを相手側に出力し，通信を再開する(INITIALIZE ② コマンド発行済みの場合).

・受信バッファが空きのとき，タイムアウトカウンタを設定し，RXRDY 割り込みを待つ.タイムアウト以前にデータを受信できれば，これをCH に設定する. タイムアウトになっても割り込みが発生しない場合，リターンコードにその旨をセットする.

9.2.6 μPD8251へのコマンド出力(COMMAND OUT)

(1) 機能

μPD8251へコマンド情報を出力する.

(2) 入力

・内部割り込みコード← 0D4H (CH2), 0D5H (CH3)

・AH ← BIOS コマンド識別コード(05H)

(3) 出力

・AH ←リターンコード

00H：正常終了.

01H：RS-232C の初期化がされていない.

02H：受信バッファがオーバーフローした.

・AX 以外のレジスタはすべて保証される.

(4) 処理

・CL のコマンド情報を μPD8251 に出力する.

・コマンド情報で IR(内部リセット)の指示があれば，バッファコントロールブロック(＋2) FLAG の INIT ビットをセットし，以後 INITIALIZE コマンド待ちになる. これによってバッファへのポインタ類を初期化し，バッファに残っている受信データはすてられる.

・コマンド情報の RXE ビットの値により，RXRDY 割り込みを ENABLE/DISABLE にセットする.

9.2.7 ステータスの取得(STATUS)

(1) 機能

μPD8251 とシステムポートのステータスを得る.

(2) 入力

・内部割り込みコード← 0D4H (CH2), 0D5H (CH3)

・AH ← BIOS コマンド識別コード(06H)

(3) 出力

・AH ←リターンコード(「9.2.4 (3)」)と同じ.

・CH ← μPD8251 ステータス情報

ビット	略　称	1	0
b_7	DSR	Data Set Ready ON	Data Set Ready OFF
b_6	SYNDET	ブレーク状態検出あり	ブレーク状態検出なし
b_5	FE	フレーミングエラー発生	フレーミングエラーなし
b_4	OE	オーバーランエラー発生	オーバーランエラーなし
b_3	PE	パリティエラー発生	パリティエラーなし
b_2	TXE	送信バッファエンプティ	送信バッファフル
b_1	RXRDY	受信レディ	受信ビジー
b_0	TXRDY	送信レディ	送信ビジー

・CL ← μPD8251 シグナル情報

ビット	略　称	1	0
b_7	$\overline{CI}$	着呼なし	着呼あり
b_6	$\overline{CS}$	送信不可	送信可
b_5	$\overline{CD}$	受信キャリア検出なし	受信キャリア検出
b_4	—		
b_3	—		
b_2	—		
b_1	—		
b_0	—		

・AX, CX 以外のレジスタは保証される．

第10章
GP-IB BIOS

● GP-IB BIOS 機能一覧

AH レジスタ	機　　能
00H	初期化
01H	IFC の設定
02H	REN の設定
03H	REN のリセット
04H	データの送信
05H	データの受信
06H	シリアルポールの実行
07H	SRQ の設定
08H	パラレルポールの実行
09H	PPR モードの設定
0AH	タイムアウトの設定
0BH	STB のチェック

(1) 概要

GP-IB BIOS は PC-9801-29 GP-IB インターフェイスボード上のハードウェアを制御し，GP-IB に接続される各種周辺機器またはコンピュータとのデータの授受を行うためのものである．

GP-IB BIOS は，次の機能を提供する．

① 初期設定

GP-IB 用ハードウェアの初期設定および，GP-IB BIOS とユーザー間のインターフェイスの初期設定を行う．

② GP-IB 制御機能

インターフェイスクリア，リモートイネーブル，シリアル／パラレルポール等 GP-IB 接続機器の制御を行う．

③ データ送受信機能

GP-IB 接続機器間でのデータの送受信を行う．

④ GP-IB 監視機能

データ送受信における，時間監視を行う．

(2) ユーザーインターフェイス

GP-IB BIOSと，ユーザー間の情報の受け渡しは，各種レジスタ，パラメータリストおよびGP-IB初期設定時に指定される制御情報通知域を通して行う．

(3) 使用する作業域

GP-IB BIOSでは，システム共通域4バイトおよび制御情報通知域の一部を作業域として使用する．また，GP-IB BIOSは割り込み処理ルーチンを含んでおり，割り込み処理中のレジスタ退避等のため，スタックを使用する．GP-IB BIOSで使用するスタックの大きさは，64バイトである．

(4) GP-IB BIOSの機能

GP-IB BIOSは，複数のGP-IBを制御することは出来ない．また，本ルーチンでサポートするGP-IB規定の機能サブセットは次のものである．

種　別	意　味
SH1	SH全機能
AH1	AH全機能
T6	基本的トーカ，シリアルポール，MLAによるトーカ解除
TE0	TE機能なし
L4	基本的リスナ，MTAによるリスナ解除
LE0	LE機能なし
SR1	SR全機能
RL1	RL全機能
PP1	リモートメッセージによる構成
DC1	DC全機能
DT1	DT全機能
C1 C2 C3 C4 C26	システムコントローラ IFC送信，コントローラ インチャージ REN送信 SRQに対する応答 インターフェイスメッセージ送信，パラレルポール

(5) 使用方法

GP-IB BIOSの機能を利用するにあたっての，使用方法および制約事項等を次に述べる．

① INTベクタの設定

GP-IB　BIOSの各機能の呼び出しは，内部INTコールによるが，ユーザーはこのためのINTベクタをGP-IB BIOS利用前に設定しなければならない．INTベクタ設定のための情報は，実メモリアドレス＝D5400Hより次に示す形式で格納されている．

ユーザーは，セグメントアドレスをD540H，オフセットアドレスをGP-IB BIOSのエントリオフセットとして，適当なINT番号に値を設定しなければならない(N_{88}-BASICインタプリタでは0D1HがGP-IB BIOS用INT番号となっている)．
なお，GP-IBからのデータ受信等で使用される割り込みに関しては，ユーザーが関知する必要はない．GP-IB BIOSが，INITIALIZE機能実行時に，ハードウェア上のディップスイッチを参照して，必要なINTベクタを設定する．

D5400H+0	01H (エントリ数)			
4	D1H	00H	GP-IB BIOS エントリオフセット	
8				

② 初期設定

GP-IB　BIOS使用にあたっては，各種リソースの初期設定が必要であり，ユーザーは必ずINITIALIZE機能(AH-00H)を呼び出さなければならない．また，ユーザーがGP-IBコントローラの機能も必要とする場合には，INITIALIZE後，SET IFC機能を呼び出さなければならない(GP-IBコントローラがアクティブな状態となる)．

③ 呼び出し方法

GP-IB BIOSを呼び出す時には，パラメータを各レジスタに設定し，①で設定したINT番号をもとに，内部INTでコールする．このとき，SS，SPには，GP-IB BIOSで使用可能なスタックアドレスを設定しておかなければならない．

④ リターン条件

GP-IB BIOSからのリターン時，保証されるレジスタは，DS，SS，SPの3個のレジスタのみである．

GP-IB BIOSでの処理結果は，AHレジスタに設定される．

AHレジスタの内容	意　　味
00H	処理正常終了． RECEIVE DATA時のデリミタ受信(EOIなし)による終了． EXECUTE SERIAL POLL時のRQSビット1のSTB受信による終了(EOI受信なし)．
01H	RECEIVE DATA時のデリミタ+EOI受信時による終了． EXECUTE SERIAL POLL時のRQSビット1かつEOI受信ありのSTB受信による終了．
02H	RECEIVE DATA時のEOI受信(デリミタなし)による終了．
80H	条件付正常終了． RECEIVE DATA時の受信データ格納域不足(デリミタ未受信)． EXECUTE SERIAL POLL時のRQSビット1のSTB受信なし．
FFH	不正呼び出し．
FEH	時間監視による強制終了(タイムアウト)．
FCH	エラー検出(GP-IB規定違反検出)．
F8H	IFC受信による強制終了(スレーブ時)．

⑤ 注意事項

・GP-IB BIOS 処理中は，外部割り込み可となっている．

・「10.1～10.11」で述べるパラメータの指定値以外の値をパラメータとして指定した場合，結果は保証されない．

⑥ 中断処理ルーチン

GP-IB BIOS では，処理中での中断を可能とするため，一定処理ごとに INT 番号 0C5H で内部 INT コールを行っている．このため，ユーザーは INT 番号 0C5H に何らかの対応するルーチン(IRET のみでも可)のアドレスを設定しておかなければならない．このとき INT 番号 0C5H に登録されるルーチンは，次の制限を守ること．

・セグメントレジスタも含め，全レジスタを保証しなくてはならない．

・ルーチンより，再び GP-IB BIOS を呼び出してはならない．

ただし，GP-IB BIOS の処理続行が不要な場合には，制御を戻す必要はない．

⑦ データ形式

GP-IB BIOS が送受信するデータは，マルチライン上の8ビットのデータである(8ビット↔7ビット等の変換は GP-IB BIOS では行わない)．

⑧ EOS コード

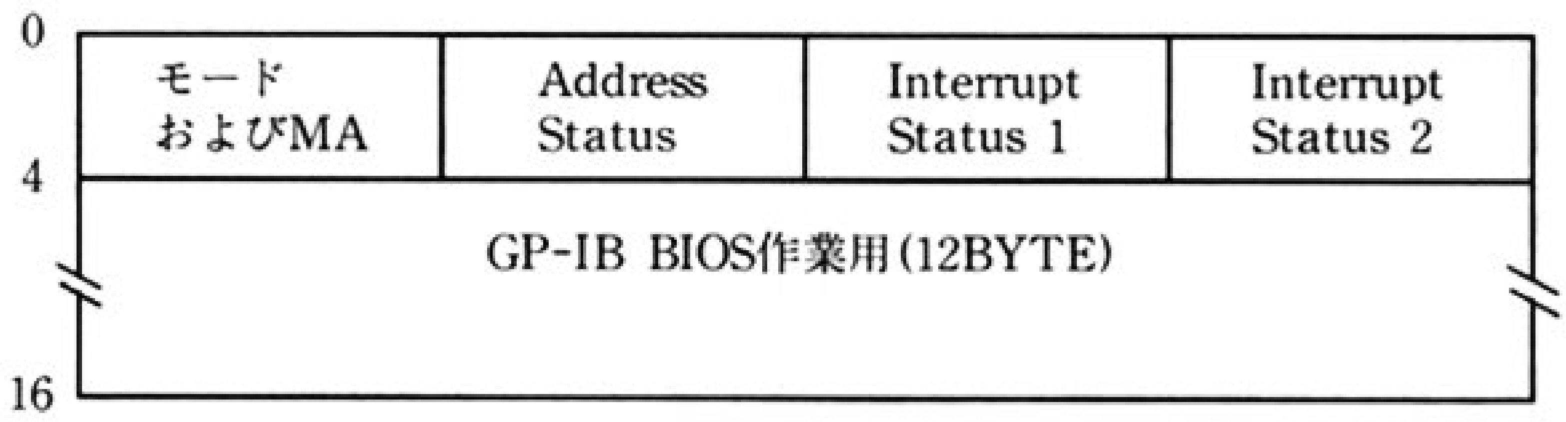
GP-IB BIOS の処理上，μPD7210(GP-IB コントローラ)に設定する EOS(End of String)コードは，7ビットとして指定する(PC-8001/8801 シリーズ用 GP-IB インターフェイスボード，PC-8097/PC-8897 との互換性のため)．

⑨ 制御情報通知域の再利用

GP-IB BIOS をひとたび INITIALIZE した後，GP-IB の使用を中止する等の理由で，制御情報通知域としていたメモリ領域を他の用途に使用するときは，GP-IB(μPD7210 からの)割り込みが発生しないことを保証して[注]から行う必要がある(割り込みが発生すると制御情報通知域であったメモリが書換えられる)．

注：μPD8259 で割り込みをマスクする等

(6) 制御情報通知域



制御情報通知域	ビット位置	意　　　味
モードおよびMA	b_7	0：拡張INT0使用 1：拡張INT 4／5／6使用
	b_6	0：IFC未受信 1：IFC受信
	b_5(モード)	0：マスタモード 1：スレーブモード
	b_4～b_0	マイアドレス
Address Status	b_7(CIC)	0：コントローラ インアクティブ 1：コントローラ アクティブ
	b_6(ATN)	未使用(常に0)
	b_5(SPMS)	0：シリアルポール実行中ではない 1：シリアルポール実行中である
	b_4(LPAS)	未使用(常に0)
	b_3(TPAS)	未使用(常に0)
	b_2(LA)	0：リスナとしてアドレスされていない 1：リスナとしてアドレスされている
	b_1(TA)	0：トーカとしてアドレスされていない 1：トーカとしてアドレスされている
	b_0(MJMN)	未使用(常に0)
Interrupt Status 1	b_7(CPT)	未使用(常に0)
	b_6(APT)	未使用(常に0)
	b_5(DET)	0：デバイストリガ受信なし 1：デバイストリガ受信あり
	b_4(END)	GP-IB BIOSワーク
	b_3(DEC)	0：デバイスクリア受信なし 1：デバイスクリア受信あり
	b_2(ERR)	0：送信正常終了 1：送信異常終了(アクティブなリスナが存在しない.)
	b_1(DO)	0：データ送信要求なし 1：データ送信要求あり
	b_0(DI)	0：データ送信なし 1：データ送信あり
Interrupt Status 2	b_7(INT)	未使用(常に0)
	b_6(SRQI)	0：SRQ受信なし 1：SRQ受信あり
	b_5(LOK)	0：ロックアウト状態でない 1：ロックアウト状態である
	b_4(REM)	0：リモート状態でない 1：リモート状態である
	b_3(CO)	GP-IB BIOSワーク
	b_2(LOCK)	0：LOKビット変化なし 1：LOKビット変化あり
	b_1(REMC)	0：REMビット変化なし 1：REMビット変化あり
	b_0(ADSC)	0：Address StatusのCIC，LA，TAビットの変化なし 1：Address StatusのCIC，LA，TAビットのいずれか変化あり

10.1　初期化(INITIALIZE)

(1) 機能

GP-IB 用ハードウェアの初期設定を行う．また，GP-IB BIOS とユーザー間の情報受渡しの窓口ともなる制御情報通知域を初期設定する．

(2) 入力

・AH ← 00H(機能コード)

・ES ←制御情報通知域のセグメントアドレス(0000H～FFFFH)

(3) 注意事項

① GP-IB BIOS 利用に際しては，必ず本機能を呼び出さなければならない．

② 制御情報通知域に設定される情報の種類と形式は前述のとおり．

③ 制御情報通知域の情報は，ERR，DET，DEC ビット(Interrupt Status 1 内)を除いて，未使用も含めすべて GP-IB BIOS が更新する．ユーザーが更新してはならない．

④ Interrupt Status 1 内 ERR，DET，DEC ビットは，GP-IB BIOS ではオン(1)を設定するだけであり，これらのフラグのオフ(0)はユーザーが行わなければならない(ただし，初期設定時はオフ(0)となっている)．

⑤ モードおよび MA 内 IFC 受信表示ビット(b_6ビット)は，GP-IB BIOS ではオン(1)を設定するだけであり，このフラグのオフ(0)はユーザーが行わなければならない．

⑥ 制御情報通知域は制御情報通知域ベースのオフセット 0 になければならない．

⑦ アドレスステータス内 SPMS ビットはコントローラから STB 送出要求が行われた場合に設定され，GP-IB BIOS ではオン(1)を設定するだけであり，このフラグのオフ(0)はユーザーが行わなければならない．

10.2　IFC の設定(SET IFC)

(1) 機能

IFC ラインを指定の期間アクティブにする．INITIALIZE 後，本機能を呼び出すことにより，GP-IB コントローラの機能がアクティブとなる．

(2) 入力

・AH ← 01H(機能コード)

・BH ← 01H～0FFH

指定値×100μSec の間 IFC ラインをアクティブにする．

(3) 注意事項

① 本機能は，GP-IBハードウェア上のディップスイッチがマスタモードとなっている場合に限り使用可能である．スレーブモードとなっている場合にはエラーリターンする．

② INITIALIZE 後の IFC ラインはインアクティブとなっている．

10.3 REN の設定(SET REN)

(1) 機能

REN ラインをアクティブにする．

(2) 入力

・AH ← 02H(機能コード)

(3) 注意事項

① 本機能は，GP-IB コントローラ アクティブの状態でのみ使用可能である．インアクティブ状態の場合はエラーリターンする．

② INITIALIZE 後の REN ラインはインアクティブとなっている．

10.4 REN のリセット(RESET REN)

(1) 機能

REN ラインをインアクティブにし，約 100μSec 待つ．

(2) 入力

・AH ← 03H(機能コード)

(3) 注意事項

① 本機能は，GP-IB コントローラ アクティブの状態でのみ使用可能である．インアクティブ状態の場合はエラーリターンする．

② INITIALIZE 後の REN ラインはインアクティブとなっている．

10.5　データの送信(SEND DATA)

(1) 機能

GP-IB 上に，コマンドおよびデータを送信する．データ送信の際，指定によっては，データ送信後デリミタ(CR，LF，CR+LF，または EOI)も送信する．

(2) 入力

・AH ← 04H(機能コード)

・ES ←コマンドおよびデータ格納域セグメントベース

・SI ←コマンド格納域オフセット

・BX ←コマンド格納域長

・DI ←データ格納域オフセット

・CX ←データ格納域長

・AL ←デリミタ指定

パラメータ	指定値	意味
コマンドおよびデータ格納域 セグメントベース	0000H ～FFFFH	送信すべきコマンドおよびデータが格納されている領域のセグメントアドレス
コマンド格納域 オフセット	0000H ～FFFFH	送信すべきコマンドが格納されている領域のオフセットアドレス
コマンド格納域長	0000H ～FFFFH	送信すべきコマンドが格納されている領域の長さ(バイト単位)
データ格納域 オフセット	0000H ～FFFFH	送信すべきデータが格納されている領域のオフセットアドレス
データ格納域長	0000H ～FFFFH	送信すべきデータが格納されている領域の長さ(バイト単位)
デリミタ指定	00H	デリミタ送信不要
	01H	デリミタ送信要 デリミタは CR+LF
	02H	デリミタ送信要 デリミタは CR
	03H	デリミタ送信要 デリミタは LF
	80H	デリミタ送信要 デリミタは EOI
	81H	デリミタ送信要 デリミタは CR+LF かつ EOI
	82H	デリミタ送信要 デリミタは CR かつ EOI
	83H	デリミタ送信要 デリミタは LF かつ EOI

(3) 注意事項

① コマンドの送信はGP-IBコントローラ アクティブの状態でのみ可能である．インアクティブ状態の場合はエラーリターンする．

② 送信データが無い(データ格納域長＝0)場合，デリミタ指定を80Hとする事は出来ない．指定した場合，デリミタ指定は無視される．

③ 送信するコマンドおよびデータの内容のチェックは行わない．

④ コマンド送信指定がある場合，GP-IBバスは直ちにコマンドモードとなる．なお，データ送受信の完了にかかわらずコマンドモードとなる．

10.6 データの受信(RECEIVE DATA)

(1) 機能

GP-IB上にコマンドを送信後，トーカからのデータを受信する．

(2) 入力

・AH ← 05H(機能コード)
・ES ←コマンドおよびデータ格納域セグメントベース
・SI ←コマンド格納域オフセット
・BX ←コマンド格納域長
・DI ←データ格納域オフセット
・CX ←データ格納域長
・AL ←デリミタ指定

パラメータ	指定値	意味
コマンドおよびデータ格納域 セグメントベース	0000H ～FFFFH	送信すべきコマンドおよび受信したデータの格納域セグメントアドレス
コマンド格納域 オフセット	0000H ～FFFFH	送信すべきコマンドが格納されている領域のオフセットアドレス
コマンド格納域長	0000H ～FFFFH	送信すべきコマンドが格納されている領域の長さ(バイト単位)
データ格納域 オフセット	0000H ～FFFFH	受信したデータが格納される領域のオフセットアドレス
データ格納域長	0001H ～FFFFH	受信したデータが格納される領域の長さ(バイト単位)
デリミタ指定	81H	受信データ最終はCR+LFまたは，EOI
	82H	受信データ最終はCRまたはEOI
	83H	受信データ最終はLFまたはEOI
	80H	受信データ最終はEOI

(3) 注意事項

① 本機能の完了は，デリミタ受信時またはデータ格納域へのデータ設定が不可となった時である．どちらの条件で完了したかは，リターンコードにより識別可能である．
② データ設定域へのデータ設定不可による完了の場合，さらに RECEIVE DATA(コマンド送信なし)を呼び出すことにより，後続のデータを受信することが出来る．
③ デリミタは，データ格納域には設定されない．
④ データ格納域に設定された受信データの長さは，DX レジスタにより通知する．デリミタのみ受信時は DX=0 となる．
⑤ コマンドの送信は GP-IB コントローラ アクティブの状態でのみ可能である．インアクティブ状態の場合はエラーリターンする．
⑥ データ格納域長を 0 とすることは出来ない．
⑦ 送信するコマンドの内容のチェックは行わない．
⑧ コマンド送信指定がある場合，GP-IB バスは直ちにコマンドモードとなる．なお，データ送受信の完了にかかわらず，コマンドモードとなる．

10.7　シリアルポールの実行(EXECUTE SERIAL POLL)

(1) 機能

指定のトーカに対するシリアルポールを行う．

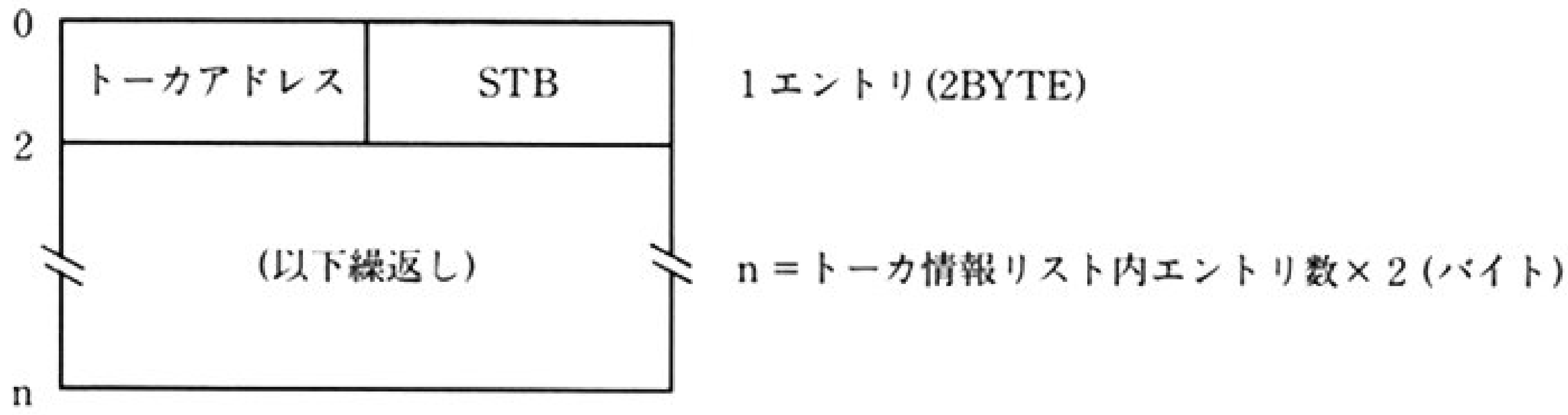
(2) 入力

・AH ← 06H(機能コード)
・ES ←トーカ情報リスト セグメントベース
・DI ←トーカ情報リスト オフセット
・CX ←トーカ情報リスト内エントリ数

パラメータ	指定値	意味
トーカ情報リスト セグメントベース	0000H ~FFFFH	トーカ情報リストのセグメントアドレス
トーカ情報リスト オフセット	0000H ~FFFFH	トーカ情報リストのオフセットアドレス
トーカ情報リスト内 エントリ数	0001H ~FFFFH	トーカ情報リスト内のエントリ数 (トーカ数)

(3) 注意事項

① トーカ情報リストの形式を次に示す.



② トーカ情報リスト内トーカアドレスは，呼び出し元で設定する必要があり，下位5ビットをトーカアドレスとして使用する.

③ トーカ情報リスト内STBはGP-IB BIOSで設定する．STBの設定は，STB内RQSビットが1のトーカアドレスに対応するエントリまでであり，以降のエントリのSTBはGP-IB BIOSでは設定しない.

④ 本機能の完了は，RQSビットが1のSTB受信時または，全エントリのSTBを設定した時である．RQSビットが1のSTBを受信したかどうかは，リターンコードにより識別可能である.

⑤ RQSビットが1のSTBを受信した場合，DXレジスタにそのエントリ番号(1～トーカ情報内エントリ数の値)が設定される.

⑥ 時間監視による異常終了(STB受信タイムオーバー)の場合には，DXレジスタにSTB送信を行わなかったトーカアドレスのエントリ番号が設定される.

⑦ 本機能の呼び出しは，GP-IBコントローラ アクティブの状態でのみ可能である．そうでない場合はエラーリターンする.

⑧ 制御情報通知域内SRQIビット(Interrupt Status 2)はRQSビットがオンで，かつSTB受信時のみオフとなる.

⑨ トーカアドレスのチェックは行わない.

⑩ 本機能呼び出しにより，GP-IBバスは直ちにコマンドモードとなる．なお，データ送受信の完了にかかわらずコマンドモードとなる.

10.8 SRQの設定(SET SRQ)

(1) 機能

GP-IB上にSRQを送信し，GP-IBコントローラからのシリアルポールによって，STBを送信する．

(2) 入力

・AH ← 07H(機能コード)

・BH ← STBコード

・BL ← EOI指定

パラメータ	指定値	意味
STBコード	00H～FFH	シリアルポール時に送信するSTBの値
EOI指定	00H	STB送信時EOIを送信しない
	01H	STB送信時EOIを送信する

(3) 注意事項

① STBコード中のRQSビット(b_6ビット)が0の場合，GP-IB上へのSRQの送信は行わない．この場合は，STBの値およびEOI指定を保持するのみである(コントローラからのシリアルポールによって，保持しているSTBが送信される)．

② 初期設定後に保持しているSTBは00H，EOI指定は00Hである．

③ 本機能の呼び出しはGP-IBコントローラインアクティブの状態でのみ可能である．アクティブの場合はエラーリターンする．

④ 本機能はシリアルポールに対するSTBを保持することで終了する．コントローラからシリアルポールが行われたかどうかは，後述のCHECK STB機能により判別しなければならない．ただし，SRQ送信を行わなかった場合には，CHECK STB機能によりコントローラからシリアルポールが行われたかどうか判別することはできない．

⑤ SRQ送信中，コントローラからのシリアルポール完了以前にRQSビットが0のSTBを指定して本機能を呼び出した場合，SRQの送信は停止する．

10.9 パラレルポールの実行(EXECUTE PARALLEL POLL)

(1) 機能

パラレルポールのライン割り付けおよびパラレルポールの起動，PPRの受信を行う．

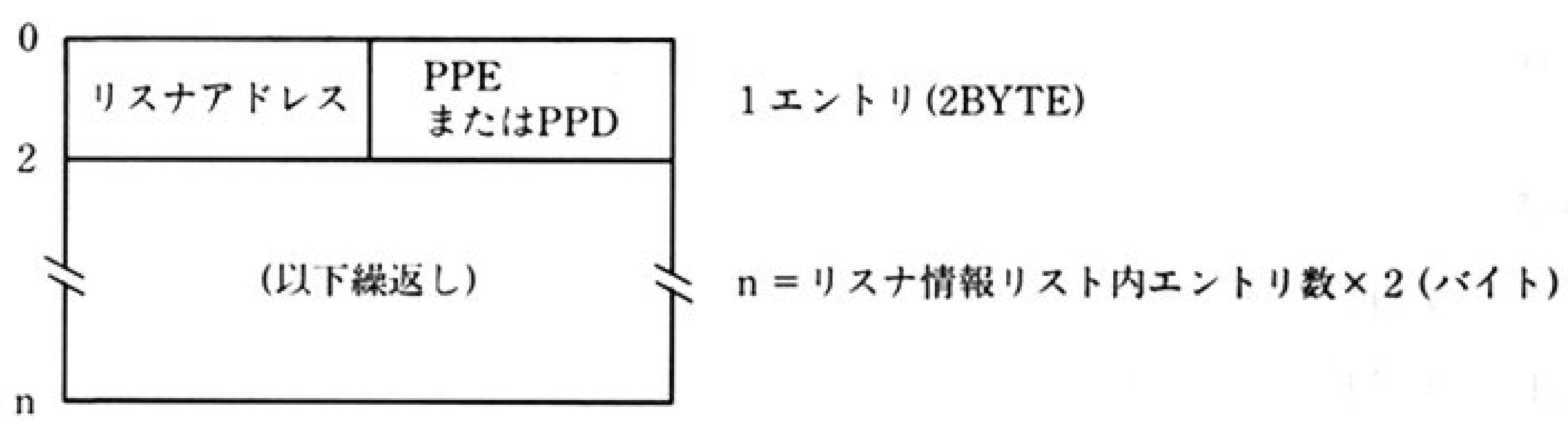
(2) 入力

・AH ← 08H(機能コード)
・ES ←リスナ情報リスト セグメントベース
・DI ←リスナ情報リスト オフセット
・CX ←リスナ情報リスト内エントリ数
・BH ←パラレルポール起動指定
・BL ← PPU 指定

パラメータ	指定値	意味
リスナ情報リスト セグメントベース	0000H ～FFFFH	リスナ情報リストのセグメントアドレス
リスナ情報リスト オフセット	0000H ～FFFFH	リスナ情報リストのオフセットアドレス
リスナ情報リスト内 エントリ数	0000H ～FFFFH	リスナ情報リスト内のエントリ数 (リスナ数)
パラレルポール起動指定	00H	パラレルポール起動不要
	01H	パラレルポール起動要
PPU 指定	00H	パラレルポールのライン割り付け前に PPU を送信しない
	01H	パラレルポールのライン割り付け前に PPU を送信する

(3) 注意事項

① パラレルポール起動要を指定した場合，受信した PPR は DH レジスタに設定される．
② リスナ情報リストの形式を次に示す．



③ リスナ情報リストは呼び出し元で設定する必要があり，リスナアドレスは下位5ビットを使用する．
④ 本機能の呼び出しは，GP-IB コントローラ アクティブの状態でのみ可能である．インアクティブの場合はエラーリターンする．
⑤ リスナ情報リスト内エントリ数 0，パラレルポール起動要，PPU 送信要の組合せは不可である．ただし，GP-IB BIOS においてチェックは行わない．
⑥ リスナ情報リストの内容のチェックは行わない．
⑦ 本機能呼び出しにより，GP-IB バスは直ちにコマンドモードとなる．なお，データの送受信完了にはかかわらない．

10.10 PPRモードの設定(SET PPR MODE)

(1) 機能

GP-IBコントローラからのパラレルポールに対する応答(PPR)のモードを設定する．

(2) 入力

・AH ← 09H(機能コード)

・BH ← PPRモード

パラメータ	指定値	意味
PPRモード	00H	PPRは0
	01H	PPRは1
	02H	PPRは，SRQ送信時は1，SRQ未送信時は0

(3) 注意事項

① 初期設定後のPPRモードは00Hである．

② 本機能の呼び出しはGP-IBコントローラ インアクティブの状態でのみ可能である．アクティブの場合はエラーリターンする．

10.11 タイムアウトの設定(SET TIME OUT)

(1) 機能

GP-IBがハングアップしたかどうかを監視するタイムアウトチェックの時間を指定する．

(2) 入力

・AH ← 0AH(機能コード)

・BH ← TIME OUT値

パラメータ	指定値	意味
TIME OUT値	00H	タイムアウトチェックを行わない
	01H～FFH	タイムアウトチェック時間(単位：秒)

(3) 注意事項

① 初期設定後のTIME OUT値は00H(タイムアウトチェックなし)である．

10.12 STBのチェック(CHECK STB)

(1) 機能

現在保持しているSTBの値，およびEOI指定を通知する．

(2) 入力

・AH ← 0BH(機能コード)

(3) 注意事項

① 現在保持しているSTBの値をDHレジスタに，EOI指定をDLレジスタに設定する．設定形式は，SET SRQ機能での指定値と同一形式である．

② SET SRQ機能によりSRQの送信を行った後，コントローラからシリアルポールが行われると，本機能で通知するSTB値のRQSビットが0となる．その他のビットおよびEOI指定は，シリアルポールの有無にかかわらずそのまま保持される．

③ 本機能の呼び出しは，GP-IBコントローラ インアクティブの状態でのみ可能である．アクティブの場合はエラーリターンする．

第11章
サウンドBIOS

●サウンド BIOS 機能一覧

AH レジスタ	機　　能
00H	初期化
01H	PLAY
02H	CLEAR
10H	READ REG
11H	WRITE REG
12H	SET TOUCH
13H	NOTE
14H	SET LENGTH
15H	SET TEMPO
16H	SET PARA BLOCK
17H	READ PARA
18H	WRITE PARA
19H	ALL STOP
1AH	CONT PLAY
1EH	HOLD STATE
1BH	MODU ON
1CH	MODU OFF
1DH	SET INT COND
1FH	SET VOLUME

(1) 概要

本 BIOS は，サウンドボード PC-9801-26（または PC-9801U-03）を利用するための機能を提供するものである．

本 BIOS で提供する機能は，次のとおりである．

① 初期化

② 演奏

③ 演奏の終了

④ OPN パラメータの設定／読み出し

⑤ 割り込みプロセスの設定
⑥ その他演奏補助機能

音楽の演奏はハードウェアからの割り込みにより実行されるので，他のプログラムと並行して実行できる．サウンド BIOS は，MUSIC BIOS(ミュージックジェネレータボード：PC-9801-14 用 BIOS）と排他的に存在する．

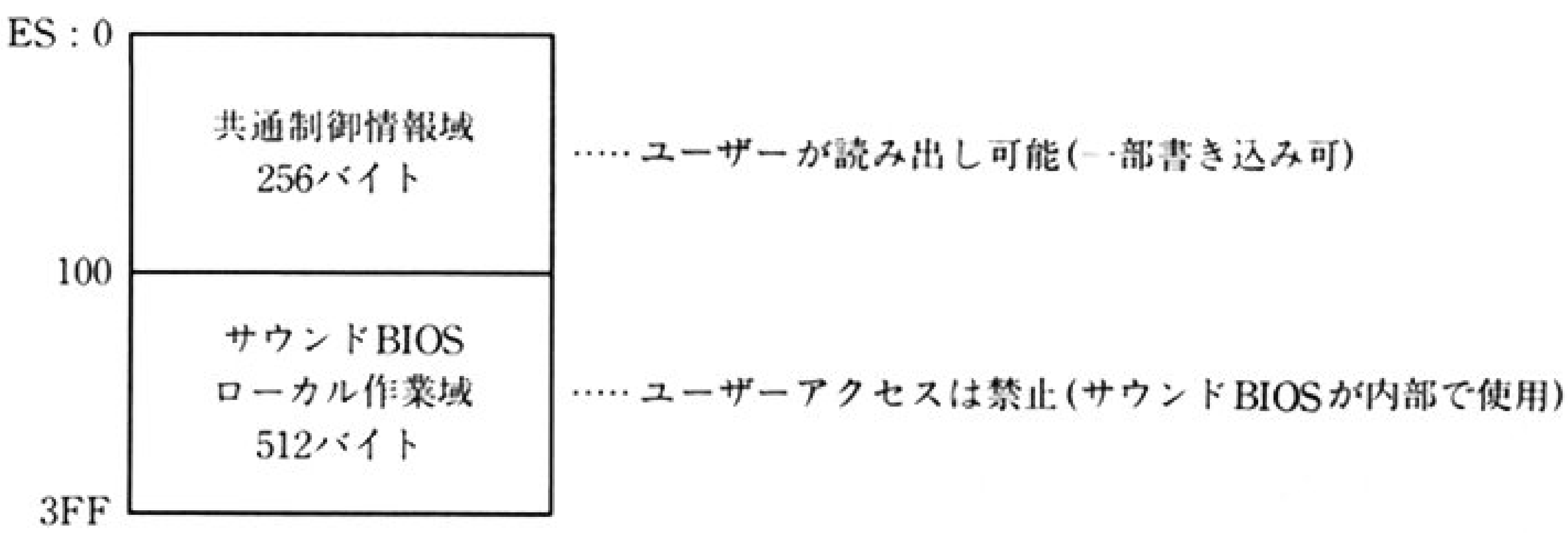
(2) ユーザーインターフェイス

サウンド BIOS と上位プログラムとのインターフェイスは，各種レジスタ，共通制御情報通知域，パラメータリストによって行われる．

(3) 使用する作業域

本 BIOS では，次の作業域を必要とする．

・システム共通域(0000:05E0H）の 4 バイト
・制御情報通知域 256 バイト
・ローカル作業域 512 バイト
・スタック領域 96 バイト



次に共通制御情報域の詳細を示す．

相対アドレス	フィールド名	サイズ	説　　明
00H	BUF_SEG_n	2	PLAY バッファのセグメントベース　(Initialize 時に設定要)
02H	BUF_OFS_n	2	PLAY バッファのオフセットアドレス(　〃　)
04H	BUF_LNG_n	2	PLAY バッファサイズ　(　〃　)
06H	BUF_PTR_n	2	PLAY バッファ内ポインタ
08H	BUF_VDL_n	2	PLAY バッファ有効バイト数(バッファ残量)
0AH	BUF_INTC_n	2	PLAY バッファエンプティ割り込み条件 bit15＝{ 0：未設定　1：割り込み Enable }　bit14～0：割り込み発生有効バイト数 (bit15＝0のときは無意味)
0CH	BUF_INT_OFS_n	2	PLAY バッファエンプティ割り込みプロセス オフセット
0EH	BUF_INT_SEG_n	2	PLAY バッファエンプティ割り込みプロセス セグメントベース
10H	KY_n	1	カレント Key-No. 現在発音中の Key-No.　0～60H：発音中 それ以外：発音していない

相対アドレス	フィールド名	サイズ	説　　　　明
11H	LN_n	1	デフォルト音長　SET LENGTHにより設定された音長
12H	TCH_n	1	カレントタッチ　SET TOUCHにより設定されたG／S値
13H	PLY_n	1	演奏中フラグ　概当チャンネルで演奏中である事を示す 0：非演奏中 FF：演奏中
14H~1FH	SB_WK_1_n	12	サウンドワークエリア1　サウンドBIOSが使用(ユーザー利用不可)
20H~BFH	n=2~6	160	相対アドレス0~1FまでをCH 2~6に関して確保
C0H	TP	1	テンポ数　SET TEMPOにより設定したテンポ数
C1H	SAV_KYS	1	Keyステータスセーブエリア ALL STOPによりセーブされたKeyステータス
C2H ~ FFH ~ 2FFH	SB_WK_2 SB_WK_3	48 512	サウンドワークエリア2，3 サウンドBIOSが使用(ユーザー利用不可)

(4) BIOS 各機能共通仕様

サウンドBIOSにおける機能は次の2種の形態で提供される．

・リアルタイム機能：実行要求後，すぐに実行される形態．

・ディレイド機能：PLAYコマンドのデータとして与えられ，演奏につれて実行される形態．

ディレイド機能はリアルタイム機能の一部を含んでおり，実行形態の違いや情報の受け渡し方法を除けば同一機能を持つ．

また，次の様な条件におけるサウンドBIOSの動作については保証しない．

・本章で説明する以外の機能コードやパラメータを与えた場合．

・サウンドBIOSを介さず直接ハードウェアを使用した場合．

・サウンドBIOSの動作を制御するOPNのレジスタを不正な値に書き換えた場合．
（たとえば，インターバルタイマレジスタにWRITE REGで値を書いた場合等）

(5) 使用方法

サウンドBIOSの機能を利用するにあたっての，使用方法および制約事項等を次に述べる．

① INTベクタの設定

サウンドBIOSの各機能の呼び出しは，内部INTコールによるが，ユーザーはこのためのINTベクタをサウンドBIOS利用前に設定しなければならない．INTベクタ設定のための情報は，実メモリアドレスCEE00Hより次に示す形式で格納されている．

CEE00H＋0	01H (エントリ数)			
4	D2H	00H	サウンドBIOS エントリオフセット	
8				

ユーザーは，セグメントアドレスをCEE0H，オフセットアドレスをサウンドBIOSのエントリオフセットとして，適当なINT番号に値を設定しなければならない(N_{88}-BASICインタプリタでは0D2HがサウンドBIOS用INT番号となっている)．

なお，サウンド演奏のために使用される割り込みに関しては，ユーザーが関知する必要はない．サウンドBIOSが，INITIALIZE機能実行時に，ハードウェア上のディップスイッチを参照して，必要なINTベクタを設定する．

② 初期設定

サウンドBIOS使用にあたっては，各種リソースの初期設定が必要であり，ユーザーは必ずINITIALIZE機能(AH-00H)を呼び出さなければならない．

③ 呼び出し方法

サウンドBIOSを呼び出す時には，パラメータを各レジスタに設定し，①で設定したINT番号をもとに，内部INTでコールする．このとき，SS，SPには，サウンドBIOSで使用可能なスタックアドレスを設定しておかなければならない．

④ リターン条件

特に規定のないものについてはすべて保証する．

⑤ 注意事項

サウンドBIOS処理中においては，外部割り込み可となっている．

(6) 割り込み処理概要

サウンドBIOSは，OPN内タイマレジスタA，Bを使用し，割り込みによって処理を行う．一つは演奏の進行を制御するためのテンポクロックとして使用され，もう一方は，LFO効果等のハードウェアを制御するためのクロックとして使用される．

テンポクロック割り込みもハード制御割り込みも同一INTベクタを使用するが，どちらの割り込みによるものかはタイマレジスタのフラグにより判別する．

① テンポクロック割り込み

テンポクロック割り込みは，Step time 1ごとに発生し，その間隔は設定されているテンポ数により変わる(最少5msec)．

この割り込みで扱われるのは，Step time単位の処理である．

次に手順を示す．

a) 各チャネルの発音時間をKeepする．

1回の割り込みごとにStep timeをカウントしていき，各チャネルのKey-ON/OFFを制御する．

b) PLAYバッファより，ディレイド機能を取り出して処理する．

指定時間を過ぎた(Step Timeカウントが終了した)ら，PLAYバッファからディレイド機能を取り出して処理する．

ただし，Step Timeをパラメータとして持たないコマンドは，同一チャネルで次々と実行されていく．

このため，Step Timeのないコマンドを同一チャネルにあまり長く連続しておくと，テンポが狂うことがある．

c）PLAYバッファの更新およびPLAYバッファエンプティ割り込みの処理．

ディレイド機能の実行ごとにPLAYバッファを更新していき，バッファエンプティ割り込みが設定されていれば，その処理を行う．

以上を1～6CHについて行う．

② ハード制御割り込み

ハード制御割り込みは主としてLFO効果等のハード側処理のために発生する．

割り込み間隔は4msecで固定されている．

ハード制御割り込みでの処理は次の通りである．

・LFO効果の制御…LFO動作そのものおよびそのON/OFF

・ALL STOP/CONT PLAYの制御

・その他，音楽演奏自体よりも下位レベルの処理

11.1　初期化(INITIALIZE)

(1) 機能

サウンドボードおよびサウンドBIOSの初期設定，共通制御域の設定を行う．

(2) 入力

・AH ← 00H(機能コード)

・ES ←サウンドBIOS作業域セグメントベース(0000H～FFFFH)

(3) 注意事項

① サウンドBIOS利用時には必ず最初に本コマンドを実行しなければならない．

② サウンドBIOSが使用する共通制御情報域のサイズは256バイトで，その後にサウンドBIOSのローカルワークエリアとして512バイトを必要とする．

③ ユーザーは，本コマンド呼び出し前にPLAYバッファを確保しておき，そのロケーション，長さをBUF_OFF n，BUF_SEG n，BUF_LNG nフィールドに格納しておかなければならない(PLAYバッファ長は2の倍数のこと)．

④ ユーザーは，サウンド機能の使用終了まで，共通制御情報域およびサウンドBIOSローカル作業域の内容を保証しなければならない．

⑤ INITIALIZE コマンド実行時の各値の初期状態を次に示す.

音　長：48 step

テンポ：120(48step/min)

Gate time/Step time ：8

CH1～3 パラメータ　：不定

CH4～6 パラメータ　：不定

各音源のパラメータは不定のため，INITIALIZE 後に設定を行う必要がある.

11.2 PLAY

(1) 機能

与えられたディレイド機能・データ列を実行する.

(2) 入力

・AH ← 01H(機能コード)

・ES/BX ←パラメータリストロケーション

(3) 注意事項

① 本コマンドは，ES:BX でユーザーにより与えられたパラメータリストに従い，各チャネルの演奏を開始する.

パラメータリストは，各チャネルのデータブロックのロケーション，長さを情報として持つ28バイトのデータである.

② 本コマンドは，各チャネルのデータブロックより PLAY バッファにデータを転送した時点で終了し，以降の演奏はインターバルタイマからの割り込みによる演奏ルーチンが行う.

パラメータリストは次の形式をもつ.

ES：BX+0	データブロックセグメントベース	(未使用)
+4	データブロック1　オフセット	データブロック1　データ長
+8	データブロック2　オフセット	データブロック2　データ長
+C	データブロック3　オフセット	データブロック3　データ長
+10	データブロック4　オフセット	データブロック4　データ長
+14	データブロック5　オフセット	データブロック5　データ長
+18	データブロック6　オフセット	データブロック6　データ長
+1C		

③ 各データブロックは，ディレイド機能からなるメモリブロックである.

データブロック中にディレイド機能以外のデータがあった場合の動作は保証しない.

④ データブロックは，INITIALIZE時に設定したバッファの空きエリアよりも短くなければならない．バッファの空きエリアよりも大きなデータブロックを与えた場合の動作は保証しない.

⑤ ユーザーが各チャネルの演奏の終了を判定するには，バッファエンプティ割り込みを利用するか，共通制御情報域を参照して有効バイト数をみる必要がある．

11.3　CLEAR

(1) 機能

現在の演奏を中止し，PLAY バッファをクリアする．

(2) 入力

・AH ← 02H(機能コード)

・AL ← 処理指定

00H：演奏の中止，バッファクリア．

01H：演奏の中止，バッファクリアと共通制御情報域を初期化する．

(3) 注意事項

① サウンド BIOS の利用を終了する場合には，必ず本コマンドを呼び出さなければならない．

② 本コマンド実行後，共通制御情報域およびサウンド BIOS ローカルワークエリアを保証する必要はないが，INITIALIZEコマンドの実行なしに，サウンドBIOSを使用する場合は保証しなくてはならない．

11.4　READ REG

(1) 機能

指定された OPN レジスタの内容を読み出す．

(2) 入力

・AH ← 10H(機能コード)

・AL ←レジスタ番号(00～FFH)

(3) 出力

・BH ← 00H

・BL ←レジスタ内容(00～FFH)

(4) 注意事項

① OPN レジスタのうち，特に FM 音源関係のレジスタは読み出し不可能なため，本コマンドと WRITE REG コマンドを使用しなければならない．

② 本コマンドで保証するのは WRITE REG コマンドにより書き込んだ値についてのみであり，ハードウェアに対し直接書き込んだ場合には保証しない．

11.5　WRITE REG

(1) 機　能

指定されたOPNレジスタに値を書き込む.

(2) 入力

・AH ← 11H(機能コード)

・AL ←レジスタ番号(00～FFH)

・BL ←設定値(00～FFH)

(3) ディレイド機能フォーマット

・第1バイト← 81H

・第2バイト←レジスタ番号(00～FFH)

・第3バイト←設定値(00～FFH)

(4) 注意事項

① サウンドBIOSを利用する時は, 必ず本コマンドによってレジスタの内容を変更すること. READ REGコマンドは, 本コマンドとの併用において保証される.

② 本コマンドは, OPNの全レジスタについて書き込みを許可しているが, インターバルタイマ等サウンドBIOSの基本動作を規定するレジスタを変更する場合, それ以降の動作については保証しない.

③ 本コマンドは, できるだけ各音源のパラメータの一時的変更の目的に使用すること.

11.6　SET TOUCH

(1) 機　能

Gate time/Step time 値を設定する.

(2) 入力

・AH ← 12H(機能コード)

・AL ←指定チャネル(00～05H：CH1～6に対応)

・BL ← G/S値(00～07H：1／8～8／8に対応)

(3) ディレイド機能フォーマット

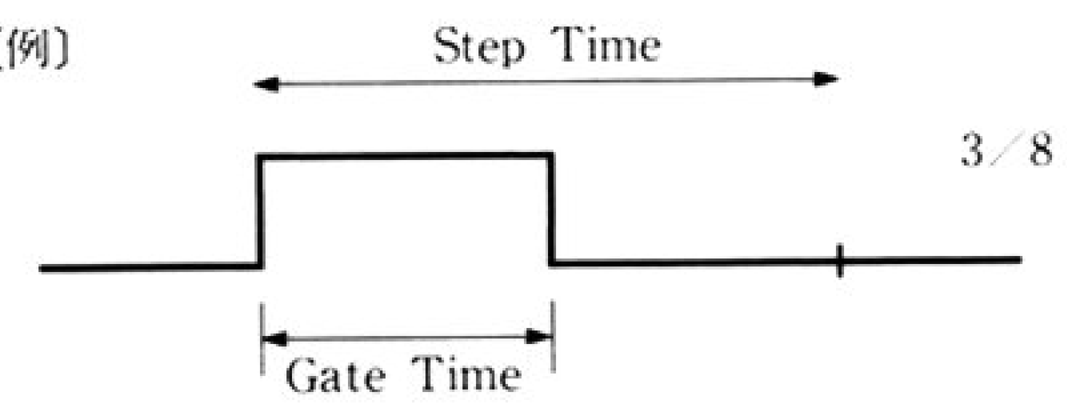
・第1バイト← 82H

・第2バイト← G/S 設定値(00～07H)

(4) 注意事項

① NOTE コマンド実行時の Gate time ／ Step time (G/S 値) を設定する．以後の NOTE コマンド実行時は，本コマンドの設定値で ON ／ OFF される．

〔例〕



左の例は，G／S値として02を設定した場合である．

② 本コマンドは，音長の時間 (Step Time) に対し，実際に音を出している時間 (Gate Time) を規定する．しかし，Step Time が12以下の音長に対しては BIOS 内部で適当に分割するため，必ずしも G/S 値で指定した比率とはならない (近い比率にはなる)．

また，エンベロープ形状の設定状態によっては，小さい G/S 値に設定した際，発音しても聞きとれない場合がある．

注：Step Time について

サウンド BIOS では音長を Step Time で指定する．

テンポ設定は，この Step Time 48 に対する 1 分間の演奏回数で設定される．

通常の演奏は 1 小節あたり 96　Step　Time で十分である．余裕をみて 1 小節 192　Step Time とすればほとんどの演奏には不自由はない。

1 小節を 192 Step time とすれば，48 Step time は 4 分音符に相当する．

よって，テンポ設定コマンド (SET　TEMPO) は楽符表記の♩＝n における n の値を設定するものとみてよい．次に 1 小節あたりの Step Time と各音長の Step time を示す．

II / 音長 I	全音符＝192			全音符＝96		
	通常	付点	3 連	通常	付点	3 連
2 分音符	96	144	64	48	72	32
4 分 〃	48	72	32	24	36	16
8 分 〃	24	36	16	12	18	8
16分 〃	12	18	8	6	9	4
32分 〃	6	9	4	3	*	2
64分 〃	3	*	2	*	*	1

* 整数値では設定不可

11.7　NOTE

(1) 機　能

音程，音長を設定する．

(2) 入力

AH ← 13H(機能コード)

AL ← 指定チャネル　(00 ～ 05H：CH1～6に対応)

BH ← Key NO.

　　00～60H：Key NO. 0～96に対応

　　80H　　：休符

BL ← 音長

　　00H　　：省略(既定値)

　　01～FFH：音長(Step Time)

(3) ディレイド機能フォーマット

第1バイト←Key NO.

　　00～60H：Key NO.

　　80H　　：休符

第2バイト←音長

　　00H　　：省略(既定値)

　　01～FFH：音長(Step Time)

(4) 注意事項

① 音程，音長の指定に従って発音する．G／S値は，SET TOUCHで設定された値をとる．

② NOTEコマンドで使用されるKey NO. (0～96)と発音音程の対応は次表のとおりである．

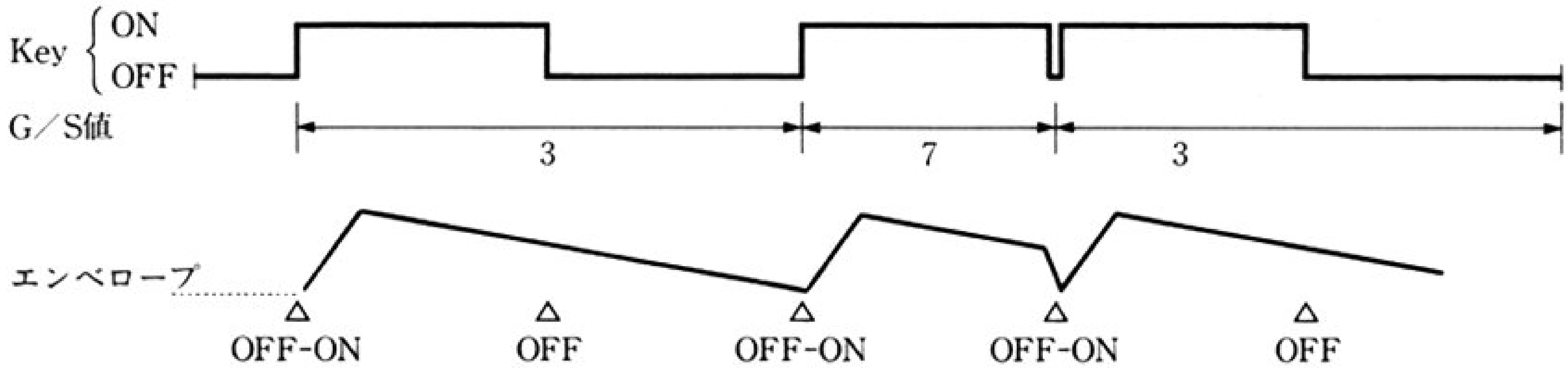
③ リアルタイム機能において，指定チャネル発音中に実行した場合，前の音が切れて新しい音が発音される．

④ NOTEコマンドは，特別な用法以外ディレイド機能として使用した方が望ましい．

Key NO. と音程の対応　(16進)

	O 1	O 2	O 3	O 4	O 5	O 6	O 7	O 8	O 9
C	0	C	18	24	30	3C	48	54	60
$C^\sharp$ ($D^\flat$)	1	D	19	25	31	3D	49	55	
D	2	E	1A	26	32	3E	4A	56	
$D^\sharp$ ($E^\flat$)	3	F	1B	27	33	3F	4B	57	
E	4	10	1C	28	34	40	4C	58	
F	5	11	1D	29	35	41	4D	59	
$F^\sharp$ ($G^\flat$)	6	12	1E	2A	36	42	4E	5A	
G	7	13	1F	2B	37	43	4F	5B	
$G^\sharp$ ($A^\flat$)	8	14	20	2C	38	44	50	5C	
A	9	15	21	2D	39	45	51	5D	
$A^\sharp$ ($B^\flat$)	A	16	22	2E	3A	46	52	5E	
B	B	17	23	2F	3B	47	53	5F	

〔例〕発音タイミングの例



a）発音チャネルのKeyをOFFする．

b）発音周波数(F-number)をセットしてKeyをONする(休符の場合skip)

c）G/S値により規定される時間経過後，KeyをOFFする．

d）音長で規定される時間までさらに待つ．

11.8　SET LENGTH

(1) 機　能

既定値音長を設定する．

(2) 入力

・AH ← 14H(機能コード)

・AL ←指定チャネル(00 ～ 05H：CH1～CH6に対応)

・BL ←音長(01 ～ FFH：Step Timeで指定)

(3) ディレイド機能フォーマット

・第1バイト← 83H

・第2バイト←音長(01～FFH：Step Timeで指定)

(4) 注意事項

NOTE，HOLDSTATEにおける既定値音長設定用である．

11.9　SET TEMPO

(1) 機　能

テンポ(音数)を設定する．

(2) 入力

・AH ← 15H(機能コード)

・BL ←テンポ数(01～FFH：48 Step/min単位で指定)

(3) ディレイド機能フォーマット

・第1バイト←84H

・第2バイト←テンポ数(01～FFH：48 Step/min 単位で指定)

(4) 注意事項

① 全チャネル共通にテンポを設定する．テンポ数の単位は1分間に48 Step time の NOTE コマンドを実行できる回数である(全音符を192 Step time とすれば，48 Step time は4分音符に相当する．よって，〝♩＝n〟のnと考えてよい)．

② あまり速いテンポ数を設定すると，演奏が乱れることがあるので注意すること．

11.10　SET PARA BLOCK

(1) 機　能

各チャネルのパラメータをまとめて設定する．

(2) 入力

・AH ← 16H(機能コード)

・AL ← 指定チャネル　(00～05H：CH1～6 に対応)

・ES/BX ←設定パラメータブロック開始ロケーション

・DL ← パラメータブロックの形式

　00：WORD

　01：byte

(3) ディレイド機能フォーマット

・第1バイト←85H

・第2バイト←パラメータブロックの形式

　00：WORD

　01：byte

・第3，4バイト←設定パラメータブロック開始オフセット
・第5，6バイト←　〃　セグメント
}—Low byte-High byte の順

(4) 注意事項

① 本コマンドは FM 音源チャネルに対し音色パラメータをブロック設定する．

サウンド BIOS は，本コマンドを与えられると指定チャネルの発音を停止し，上位によって示されるアドレスより存在する，100 または 51 バイトのパラメータブロックを指定チャネルに対して設定する．

②音色パラメータ設定直後は，LFO効果はONになっている．

③指定チャネルがFM音源でなかった場合は無視される．

相対アドレス（16進）Word	Byte	パラメータNo.（10進）	サイズ	フィールド名	説　明	FM／SSG
0	0	0	B	FB_ALG	オペレータ1の変調度／アルゴリズム MSB　LSB × × F_2 F_1 F_0 A_2 A_1 A_0 F_2～F_0：変調度0～7 A_2～A_0：アルゴリズム 0～7	F
2 ～ 8	1 ～ 4	1 ～ 4	B	AT_R_1 ～ 4	各オペレータのアタックレート 0～1FH 短　長	F
A	5	5	B	OPR_MSK	各オペレータの使用／不使用 MSB　LSB × × × × S_4 S_3 S_2 S_1 オペレータ ON／OFF 0：OFF 1：ON Sn n＝1～4 オペレータNo.	F
C ～ 12	6 ～ 9	6 ～ 9	B	DC_R_1 ～ 4	各オペレータのディケイレート 0～1FH 短　長	F
14	A	10	B	WAV_FORM_LFO	LFO変調波形 0：ノコギリ波 1：矩形波（デューティ50%） 2：三角波 3：S/H（ランダム）	F/S
16 ～ 1C	B ～ E	11 ～ 14	B	SS_R_1 ～ 4	各オペレータのサスティンレート 0～1FH 短　長	F
1E	F	15	B	SYNC_DLY_LFO	LFO SYNCディレイタイム 0：非同期 1～0FFH：16ms単位で遅延同期	F/S
20 ～ 26	10 ～ 13	16 ～ 19	B	RL_R_1 ～ 4	各オペレータのリリースレート 0～0FH 小　大	F
28	14	20	W	SPEED_LFO	LFO効果の速度 0～3FFFH $\text{LFO周波数(Hz)} = \frac{\text{SPEED_LFO}}{16383} * 250$	F/S
2A ～ 30	16 ～ 19	21 ～ 24	B	SS_L_1 ～ 4	各オペレータのサスティンレベル 0～0FH 大　小	F

相対アドレス (16進)		パラメータ No.	サイズ	フィールド名	説　明	FM/SSG
Word	Byte	(10進)				
32	1A	25	B	P_MOD_LFO	LFO効果のピッチ変調深さ 80H〜0〜7FH −128〜0〜127 (逆相)大〜小〜(正相)大	F/S
34 〜 3A	1B 〜 1E	26 〜 29	B	OP_L_1	各オペレータの出力レベル 0〜7FH 小　大	F
3C	1F	30	B	A_MOD_LFO	LFO効果振幅変調深さ 80H〜0〜7FH −128〜0〜127 (逆相)大〜小〜(正相)大	F
3E 〜 44	20 〜 23	31 〜 34	B	KEYSCL_1 〜 4	KEYスケーリング深さ 0〜3 浅　深	F
46	24	35	B	P_MOS_LFO	LFO効果ピッチ変調深さ(粗調整) 0〜0FH 小　大	F/S
48 〜 4E	25 〜 28	36 〜 39	B	MULT_1 〜 4	各オペレータのマルチプル 0〜0FH ½〜15倍	F
50	29	40	B	(Rfu)	予約	
52 〜 58	2A 〜 2D	41 〜 44	B	DETUN_1 〜 4	各オペレータのデチューンレート 0FCH〜0〜03H −4〜0〜3	F
5A	2E	45	B	(Rfu)	予約	
5C 〜 62	2F 〜 32	46 〜 49	B	A_MOS_LFO_1 〜 4	LFO効果振幅変調深さ(粗調整) 0〜0FH 小　大	F
64	33	50	B	INT_KY_SAV	内部作業用Keyステータスセーブエリア OPNレジスタ#28に送られたもののコピーが各チャンネル毎にSAVEされている. (内部ワークに保持)	

11.11 READ PARA

(1) 機　能

各チャネルの各パラメータの値を読む．

(2) 入力

・AH ← 17H(機能コード)

・AL ←指定チャネル(00～05H：CH1～6に対応)

・BL ←パラメータ番号(00～31H：パラメータNo.0～49に対応)

(3) 出力

・BX ←設定されている値(0000～FFFFH)

(4) 注意事項

指定チャネルの音色パラメータの内容を読む．パラメータがバイトの場合，BXの上位バイトはクリアされる．SSG音源について，FM音源のパラメータを指定した場合に返される値は不定である．

11.12 WRITE PARA

(1) 機能

各チャネルのパラメータを設定する．

(2) 入力

・AH ← 18H(機能コード)

・AL ←指定チャネル(00～05H：CH1～6に対応)

・BL ←パラメータ番号(00～31H：パラメータNo.0～49に対応)

・DX ←設定値(0000～FFFFH)

(3) ディレイド機能フォーマット

・第1バイト← 86H

・第2バイト←パラメータ番号(00～31H：パラメータNo.0～49)

・第3，4バイト←設定値(0000～FFFFH：Low, Highの順)

(4) 注意事項

①パラメータがバイトの場合，DLまたは第3バイトの値がセットされる．

② SSG音源について，FM音源のパラメータを設定した場合の動作は保証しない．

11.13　ALL STOP

(1) 機能

演奏を一時中断する.

(2) 入力

・AH ← 19H(機能コード)

(3) 注意事項

① すべてのチャネルのON/OFF状態はセーブされ，CONT PLAYコマンド実行に備える.
本コマンドは，インターバルタイマよりの割り込みを禁止するもので，再び割り込みをスタートさせるにはPLAYコマンドかCONT PLAYコマンドを実行する.

② 本コマンドによる停止は，ハードウェア制御割り込み単位で行われる.

③ CONT PLAYで再開する場合，共通制御情報域およびサウンドBIOSローカルエリアは保証しなければならない.

11.14　CONT PLAY

(1) 機能

ALL STOPにより中断した演奏を再開する.

(2) 入力

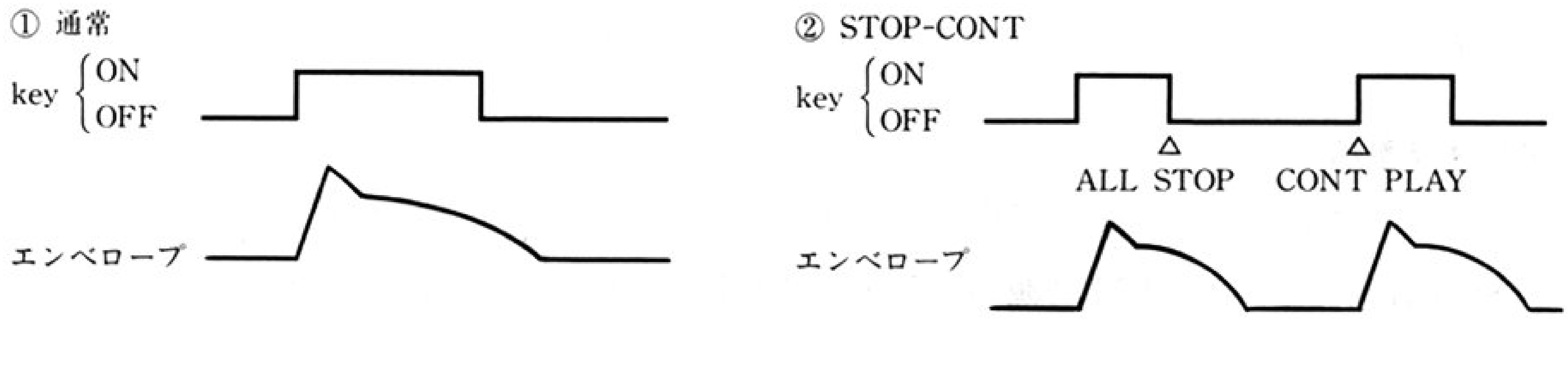
・AH ← 1AH(機能コード)

(3) 注意事項

① ALL STOPによりセーブされた各チャネルのON/OFF状態は復旧され，割り込みが再開される.

② ALL STOPが行われないのにCONT PLAYを行った場合は，BIOSの動作には何も影響を与えない.

③ 一時停止→再開のタイミング



④エンベロープはサウンドBIOSでは直接制御できないため，Key-ONのタイミングでSTARTする．ALL STOPの後，再び再開する必要がなければ，いかなるマクロを実行してもよい．

11.15 HOLD STATE

(1) 機能

Key ON/OFFの状態を維持する．

(2) 入力

・AH ← 1EH(機能コード)

・AL ← 指定チャネル(00～05H：CH1～6に対応)

・BL ← 維持する長さ

　00H　　　：省略…既定値

　01～FFH　：ステップTime

(3) ディレイド機能フォーマット

・第1バイト←89H

・第2バイト←維持する長さ

　00H　　　：省略…既定値

　01～FFH　：ステップTime

(4) 注意事項

① 本コマンドはKey-ON/OFFの状態を維持したまま指定時間待つ．
WRITE REGコマンドにより，Key-ON/OFFの状態を変更した後に一定時間その状態を保つ場合，本コマンドを使用する．

② NOTEコマンドにより休符を指定した場合には，最初にKey-OFFを行うため本コマンドのようには使えない．
NOTEコマンドの後に本コマンドを使用すれば，休符と同じ効果となる．

11.16　MODU ON

(1) 機能

LFO 効果を ON にする.

(2) 入力

・AH ← 1BH(機能コード)

・AL ←指定チャネル(00～05H：CH1～6 に対応)

(3) ディレイド機能フォーマット

・第1バイト← 87H

(4) 注意事項

本コマンドは，LFO パラメータの設定値が何であっても影響なく実行される.
つまり，本来 LFO 効果のない音色であっても LFO 効果をつけようとする(実際に設定されている LFO パラメータがすべて 0 ならば効果はあらわれない).

11.17　MODU OFF

(1) 機能

LFO 効果を OFF にする.

(2) 入力

・AH ← 1CH(機能コード)

・AL ←指定チャネル(00～05：CH1～6 に対応)

(3) ディレイド機能フォーマット

・第1バイト← 88H

11.18 SET INT COND

(1) 機能

PLAY バッファエンプティ割り込みの条件を設定する．

(2) 入力

・AH ← 1DH（機能コード）

・AL ←指定チャネル（00～05：CH1～6 に対応する）

・ES/BX ←割り込みプロセスエントリ

・CX ←有効バッファ長

bit15 { 0：割り込み Disable / 1：割り込み Enable }

bit14～0：有効バッファ長

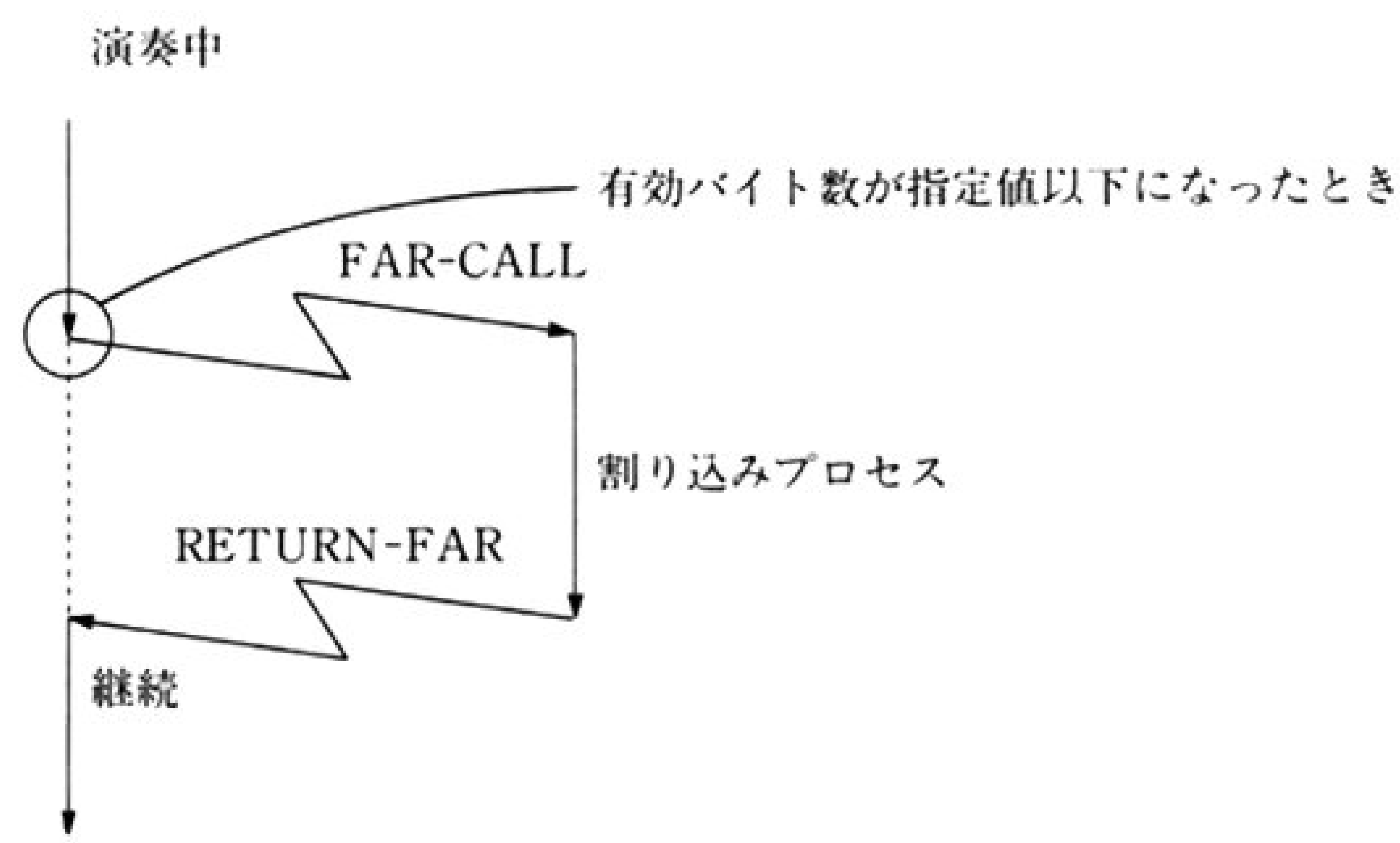
(3) 注意事項

① 指定チャネルの有効バイト数が指定値以下になった時，割り込みプロセスを FAR-CALL する．

② 有効バイト数指定値の bit15 が 0 の時は，bit14～0 の値は意味をもたない．

③ 割り込みプロセスは，INTERRUPT FLAG が OFF の状態で CALL される．

割り込みのタイミングは次のとおりである．



④ 割り込みプロセス中では，外部割り込みは不可にしておくこと．

割り込みプロセスの実行時間はできるだけ短いこと．あまり長いとテンポが狂う等の障害が起こる場合がある．

⑤ 割り込みプロセスエントリー時のレジスタ内容は次のとおりである．

AX：割り込み発生チャネル NO.

BX：有効バイト数

それ以外のレジスタについては不定であるが，ユーザーが割り込みプロセス内で保証する必要はない．

11.19　SET VOLUME

(1) 機能

FM 音源の VOLUME を設定する.

(2) 入力

・AH ← 1FH(機能コード)

・AL ←指定チャネル(00～02H：CH1～3 に対応)

・BL ←設定値(0～7FH)

(3) ディレイド機能フォーマット

・第 1 バイト ← 8AH

・第 2 バイト ←設定値(0～7FH)

(4) 注意事項

① 設定値は増加値表現で，0 が最小，7FH(127)が最大である.

② 本コマンドは，コマンド実行時に対応するチャネルのパラメータフィールド(FB_ALG)を参照し，キャリアオペレータ(最も出力に近いオペレータ)の音量を操作する.

第4部
外部インターフェイス仕様

第1章
拡張用スロットインターフェイス

1.1 外部仕様

(1) 物理的なバスコネクタの信号名と形状

①バススロット信号

端子番号	信号名	方向	機能	端子番号	信号名	方向	機能
A 1	GND			B 1	GND		
A 2	V1			B 2	V1		
A 3	V2			B 3	V2		
A 4	AB001	I／O	アドレスバス	B 4	DB001	I／O	データバス
A 5	AB011	〃	〃	B 5	DB011	〃	〃
A 6	AB021	〃	〃	B 6	DB021	〃	〃
A 7	AB031	〃	〃	B 7	DB031	〃	〃
A 8	AB041	〃	〃	B 8	DB041	〃	〃
A 9	AB051	〃	〃	B 9	DB051	〃	〃
A10	AB061	〃	〃	B10	DB061	〃	〃
A11	GND			B11	GND		
A12	AB071	I／O	アドレスバス	B12	DB071	I／O	データバス
A13	AB081	〃	〃	B13	DB081	〃	〃
A14	AB091	〃	〃	B14	DB091	〃	〃
A15	AB101	〃	〃	B15	DB101	〃	〃
A16	AB111	〃	〃	B16	DB111	〃	〃
A17	AB121	〃	〃	B17	DB121	〃	〃
A18	AB131	〃	〃	B18	DB131	〃	〃
A19	AB141	〃	〃	B19	DB141	〃	〃
A20	AB151	〃	〃	B20	DB151	〃	〃
A21	GND			B21	GND		
A22	AB161	I／O	アドレスバス	B22	+12V		
A23	AB171	〃	〃	B23	+12V		
A24	AB181	〃	〃	B24	IR31	I	INT0
A25	AB191	〃	〃	B25	IR51	I	INT1
A26	AB201	〃	〃	B26	IR61	I	INT2
A27	AB211	〃	〃	B27	IR91	I	INT3(固定ディスク)

端子番号	信号名	方向	機能	端子番号	信号名	方向	機能
A28	AB221	〃	〃	B28	IR101/IR111	I	INT41/INT42(1)
A29	AB231	〃	〃	B29	IR121	I	INT5
A30	INT0	O		B30	IR131	I	INT6
A31	GND			B31	GND		
A32	IOCHK0	I	外部 NMI (3)	B32	－12V		
A33	IOR0	I／O	コマンド	B33	－12V		
A34	IOW0	I／O	〃	B34	RESET0	O	$\overline{\text{RESET}}$
A35	MRC0	I／O	〃	B35	DACK00	O	固定ディスク
A36	MWC0	I／O	〃	B36	DACK30/DACK20	O	AUX (1)
A37	S00	I／O	S 0	B37	DRQ00	I	固定ディスク
A38	S10	I／O	S 1	B38	DRQ30/DRQ20	I	AUX (1)
A39	S20	I／O	S 2	B39	WORD0	I	
A40	LOCK0	I／O		B40	CPKILL0	I	
A41	GND			B41	GND		
A42	CPUENB10	O		B42	RQGT0	I	バスの解放要求
A43	RFSH0	O		B43	DMATC0	O	END OF PROCESS
A44	BHE0	I／O		B44	NMI0	O	
A45	IORDY1	I		B45	MWE0	O	
A46	SCLK1	O	システムクロック(2)	B46	HLDA00	O	
A47	S18CLK1	O	307.2KHz	B47	HRQ00	I	
A48	POWER0	O	電確信号	B48	DMAHLD0	I	
A49	＋5 V			B49	＋5 V		
A50	＋5 V			B50	＋5 V		

注1：バススロットの B28, B36, B38 番端子は，機種のスロット番号により，2種の異なる信号が接続されている．

PC-9801	#1～#5	該当なし
PC-9801 E	#1～#5	#6
PC-9801 F1/F2/VF/VM	#1～#3	#4
PC-9801 M2	#1～#3	該当なし
PC-9801 M3	#1，#2	該当なし
PC-9801 F3/U/UV	#1	#2

↓　↓

B28	IR101－INT41	IR111－INT42
B36	DACK30	DACK20
B38	DRQ30	DRQ20

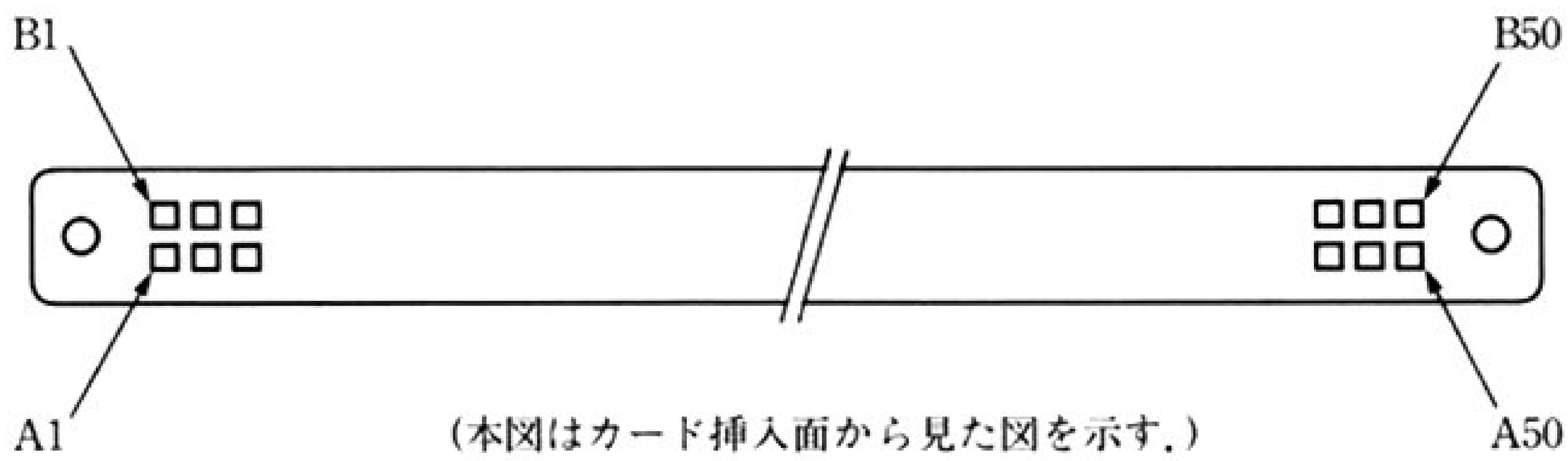
注2：システムクロックの周波数は次のとおり．

5 MHz モード	8 MHz モード	10MHz モード
4.9152MHz	7.9872MHz	9.8304MHz

PC-9801
PC-9801 E/F/M
PC-9801 VF/U
PC-9801 VM/UV

注3：A32 端子(IOCHK0)は PC-9801U では未使用．

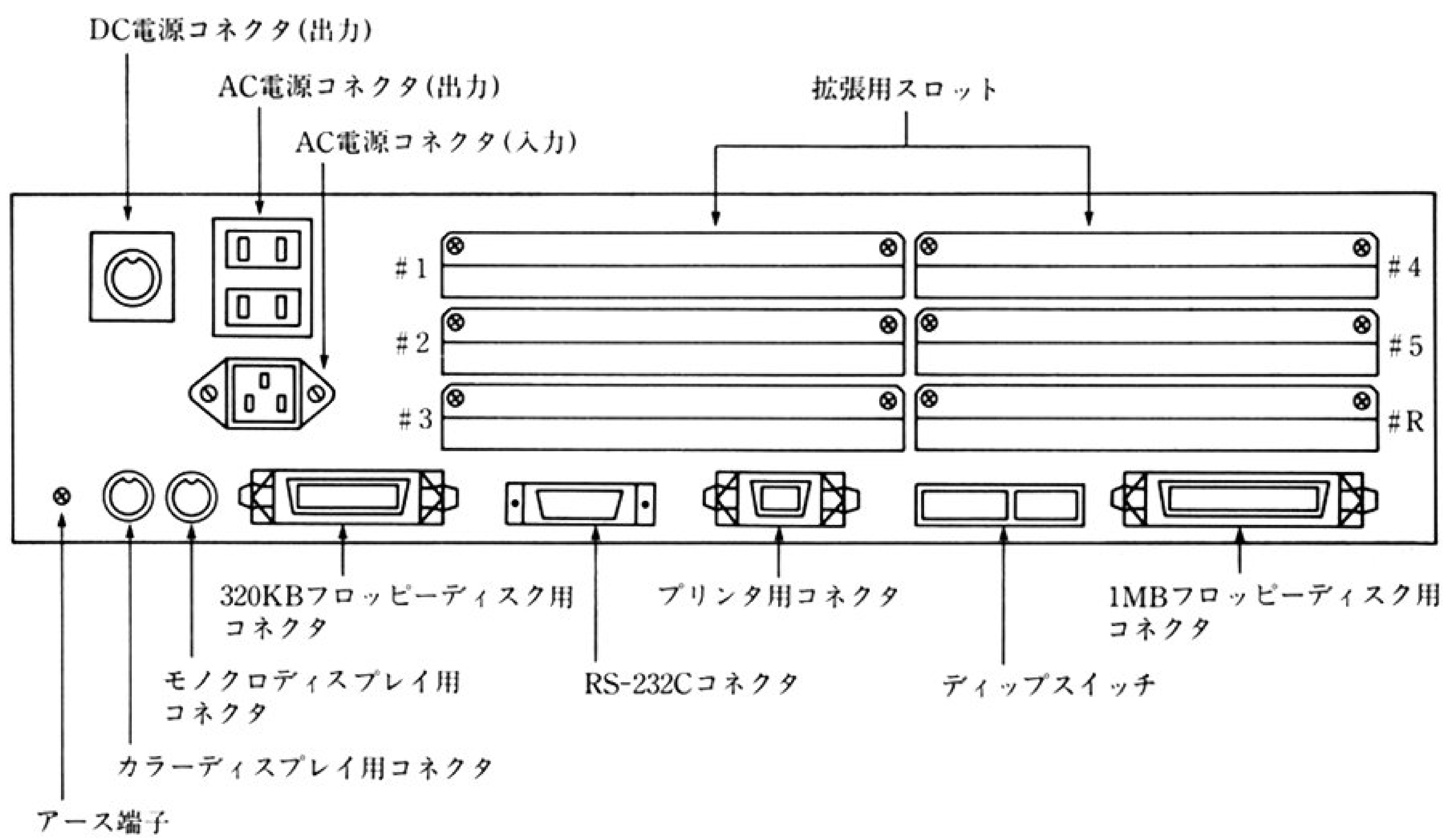
② ピンコネクション



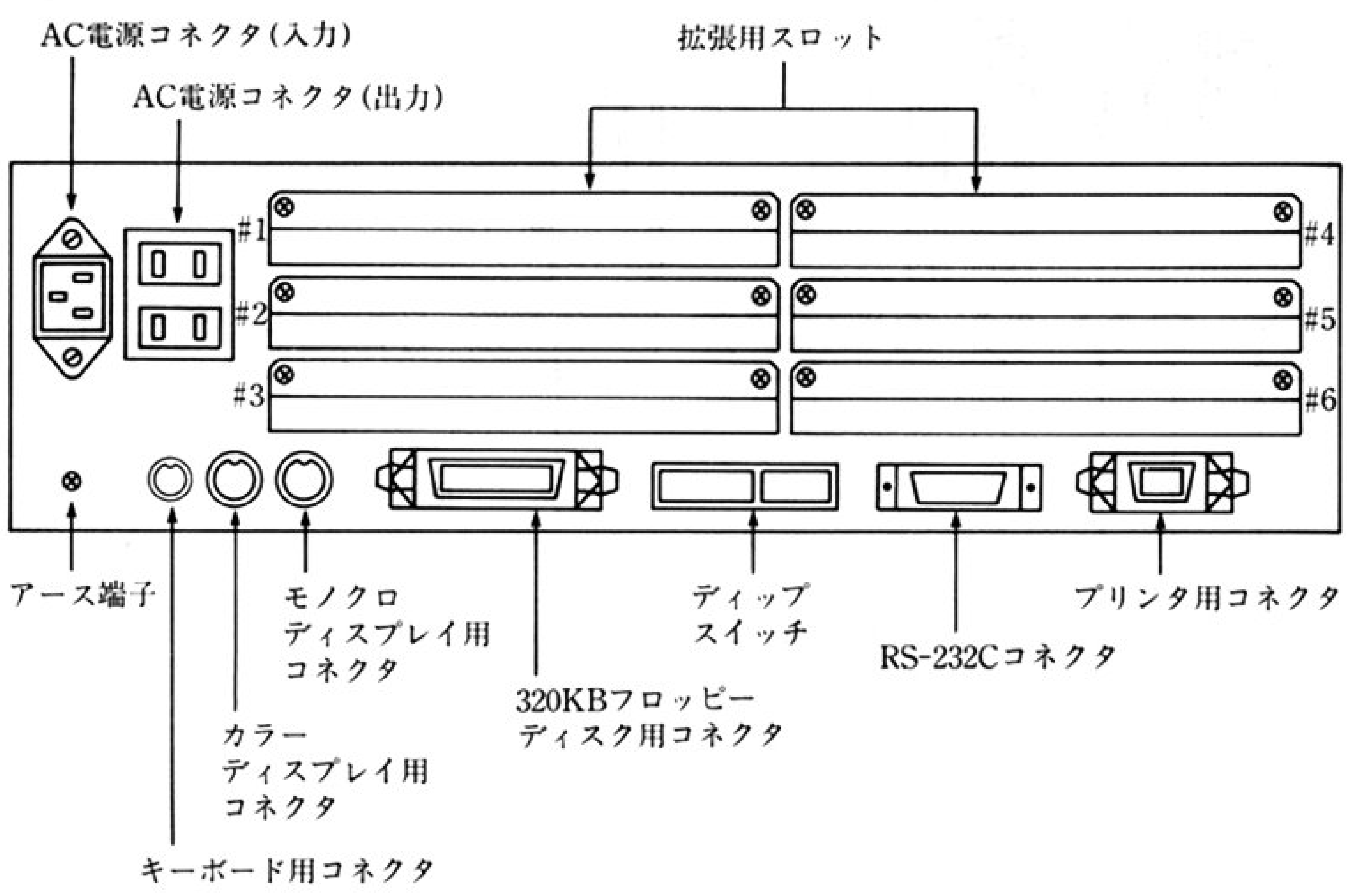
（本図はカード挿入面から見た図を示す.）

③ 拡張用スロット位置

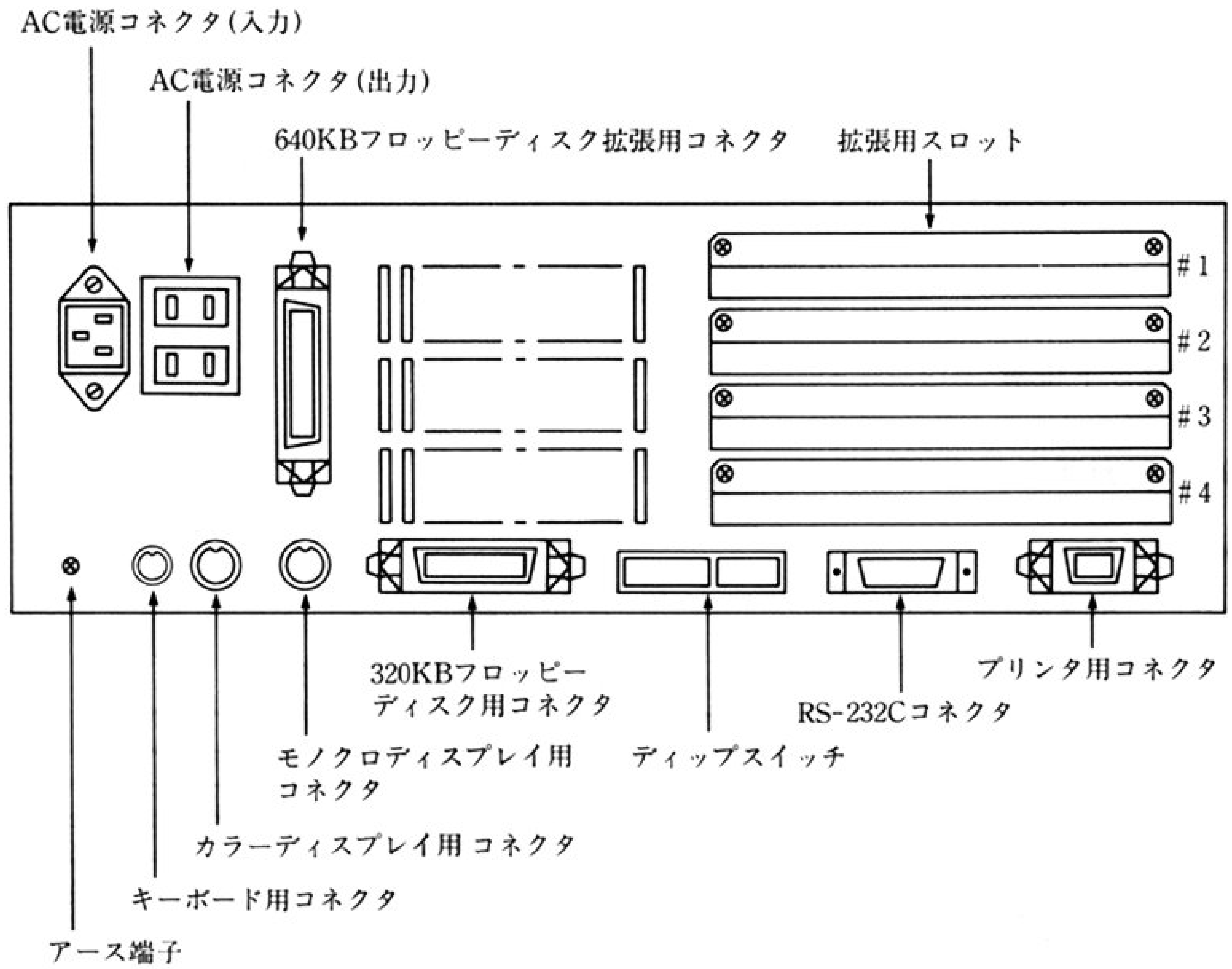
ⓐ PC-9801 背面図



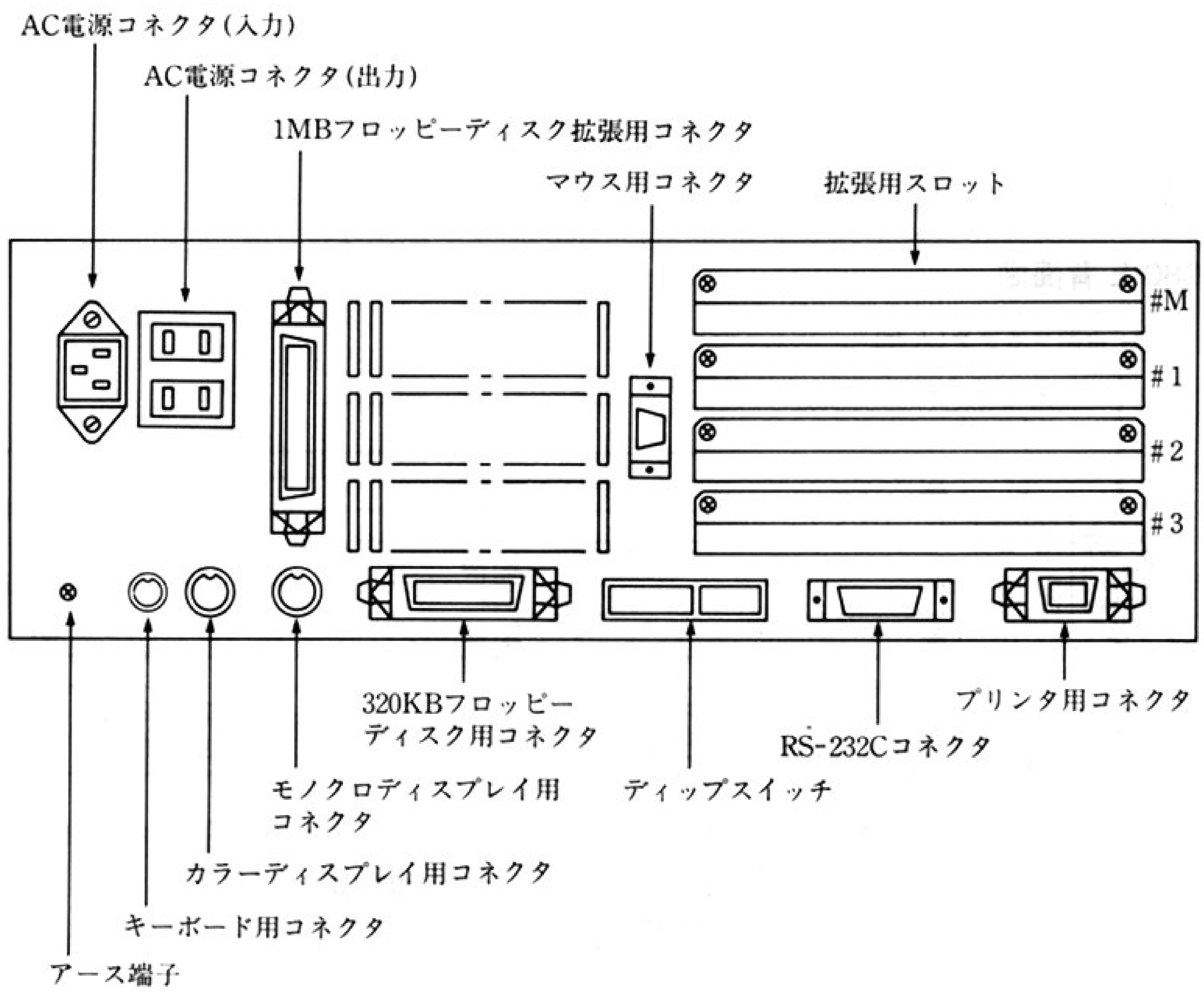
ⓑ PC-9801E 背面図



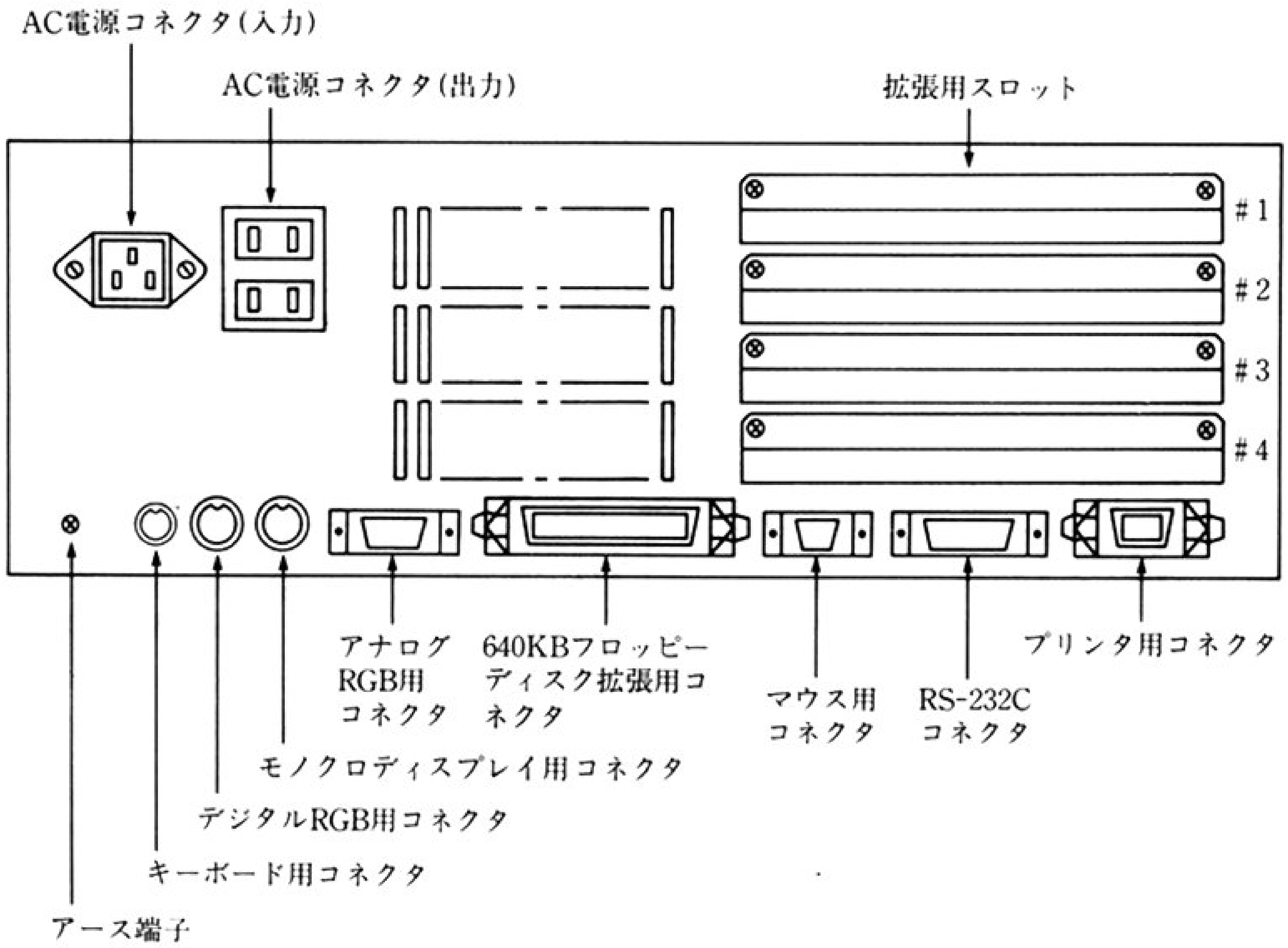
ⓒ PC-9801F1/F2背面図



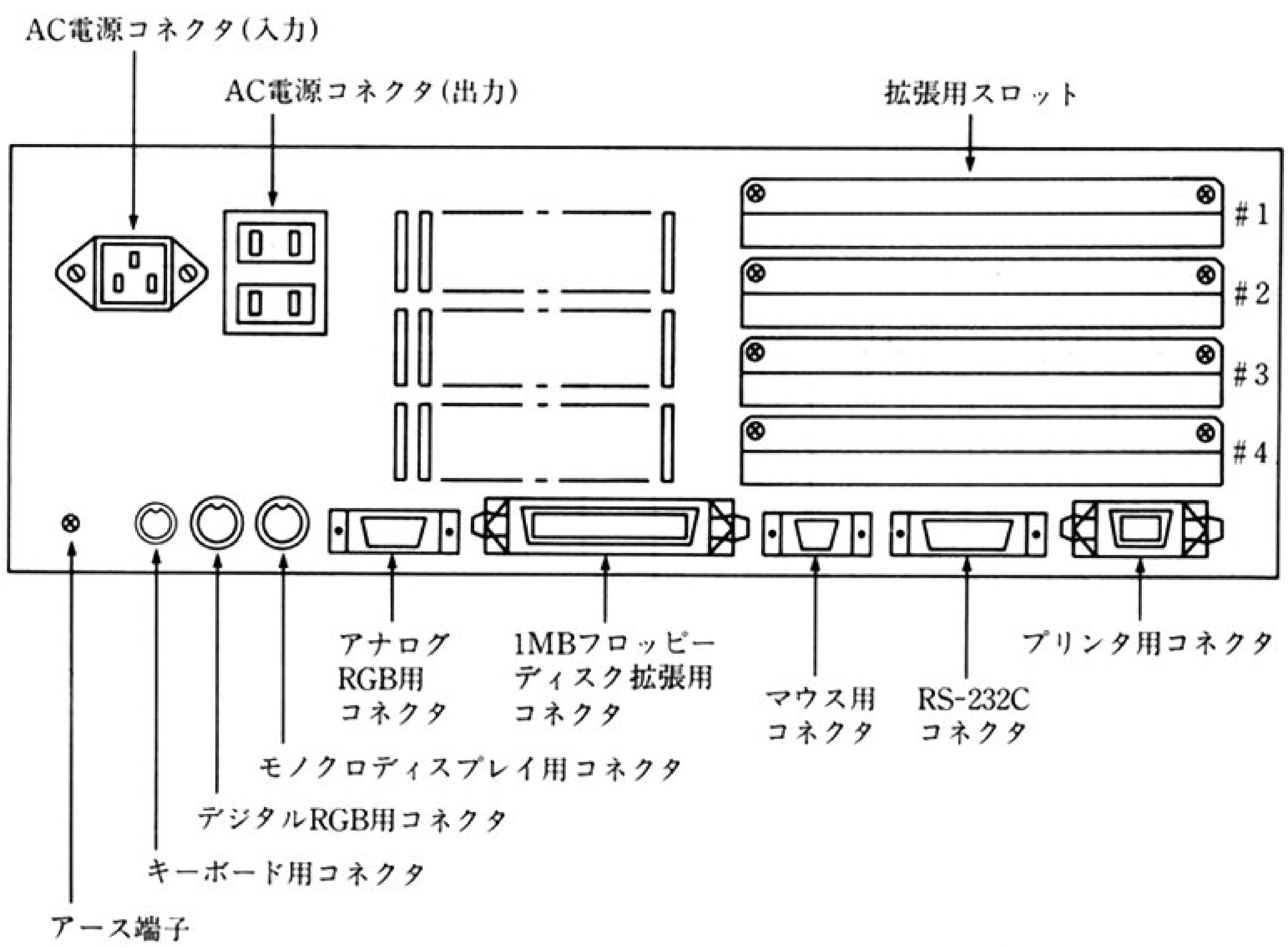
ⓓ PC-9801 M2 背面図



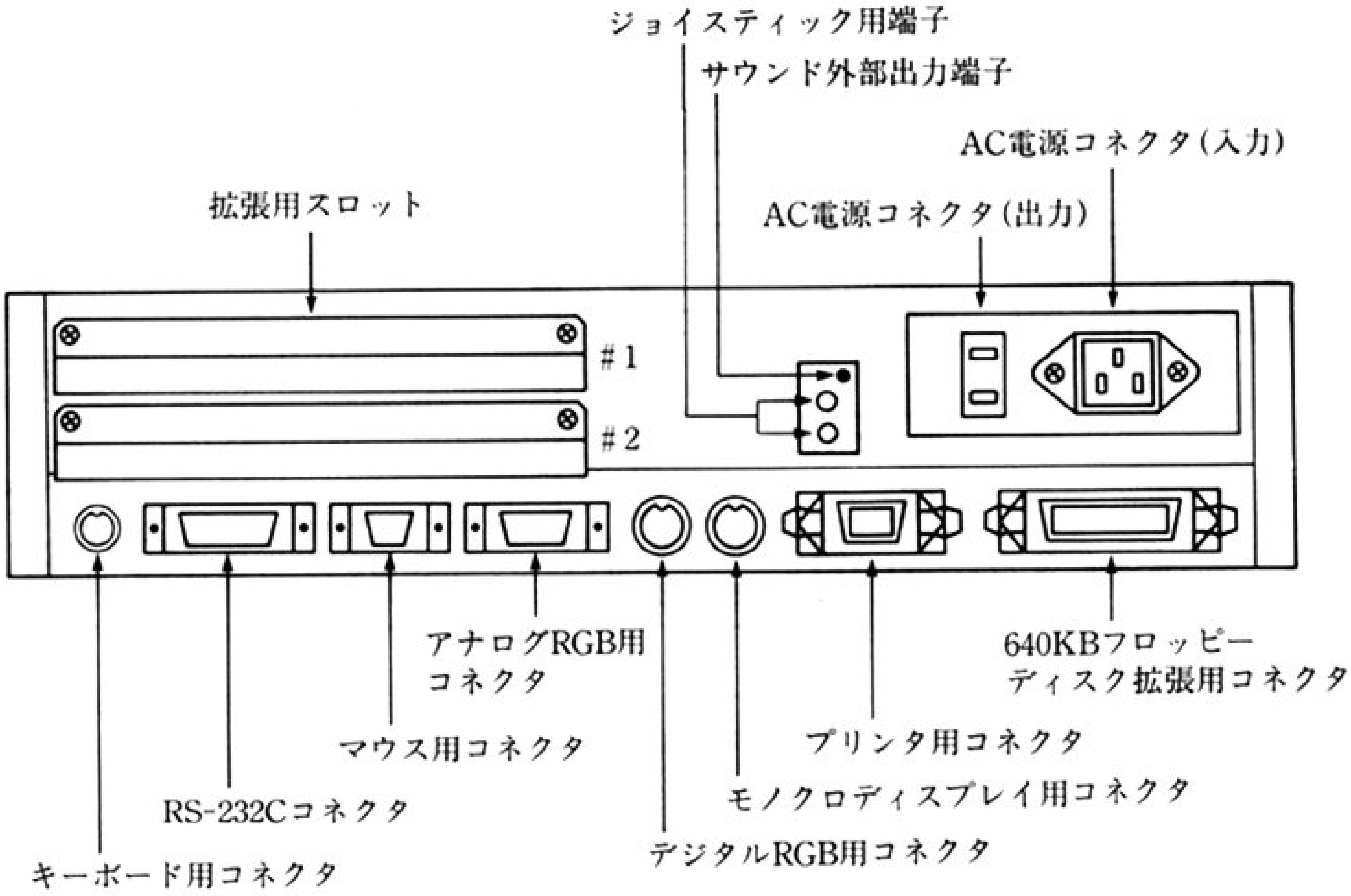
ⓔ PC-9801VF2 背面図



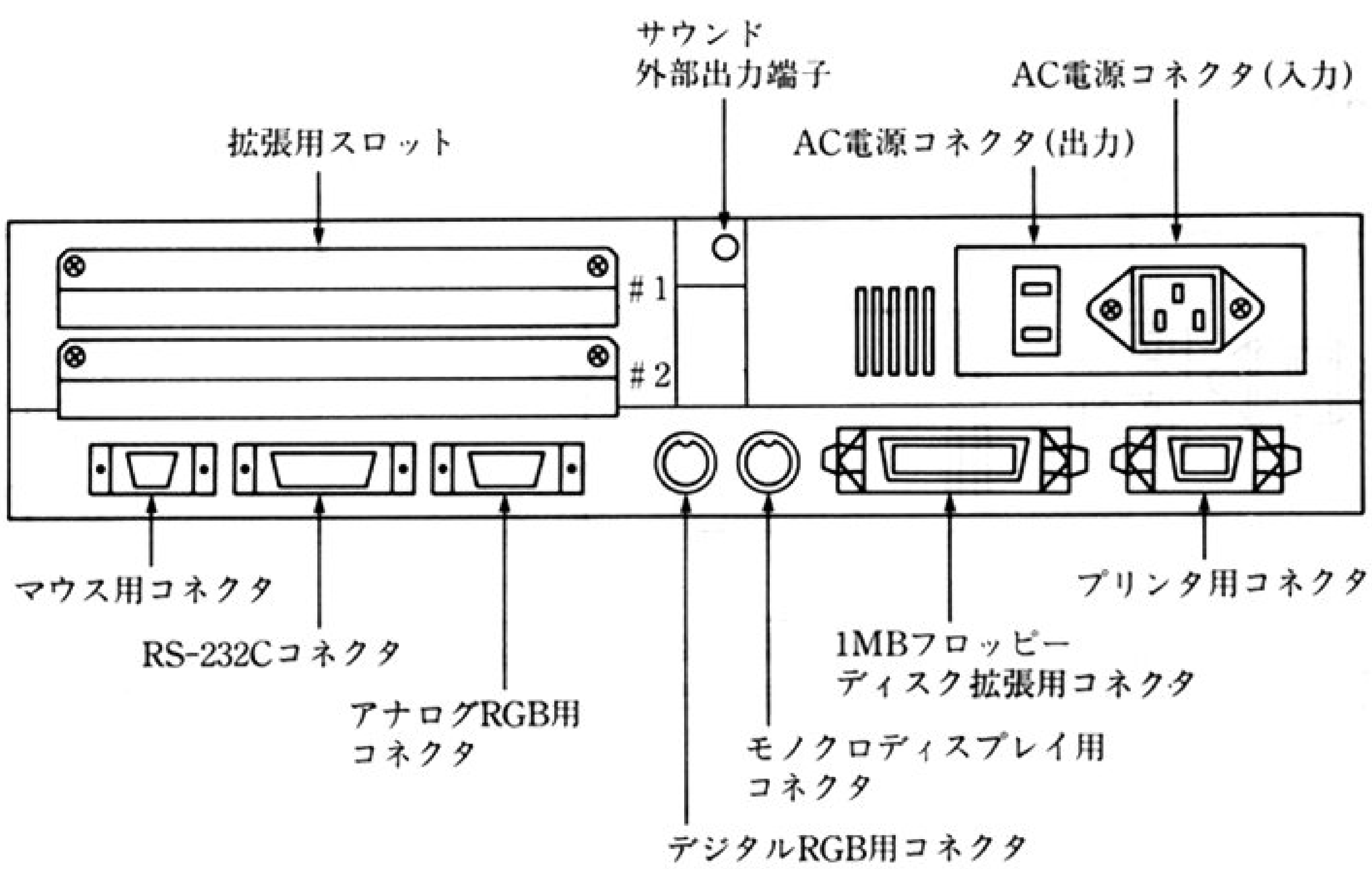
ⓕ PC-9801VM0/VM2 背面図



ⓖ PC-9801U2 背面図



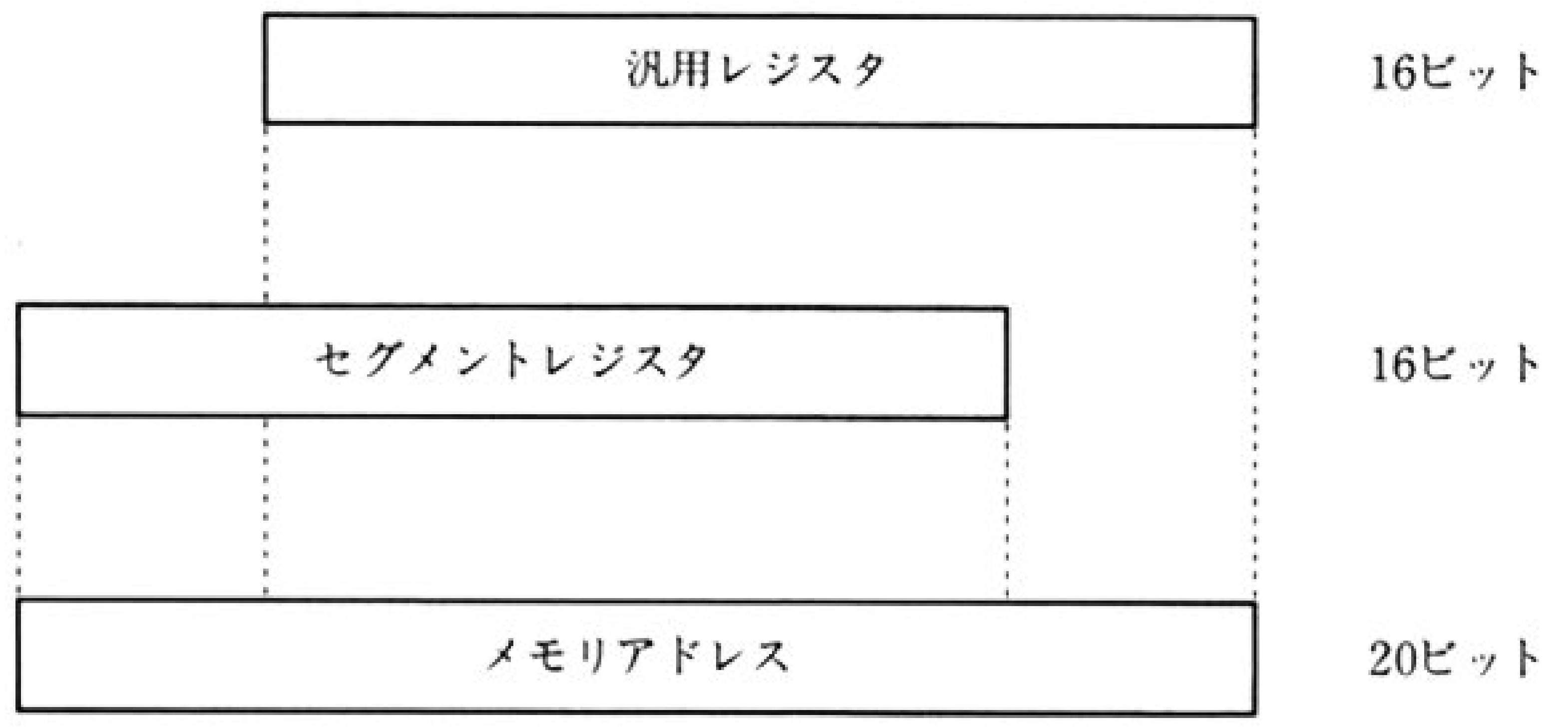
ⓗ PC-9801UV2 背面図

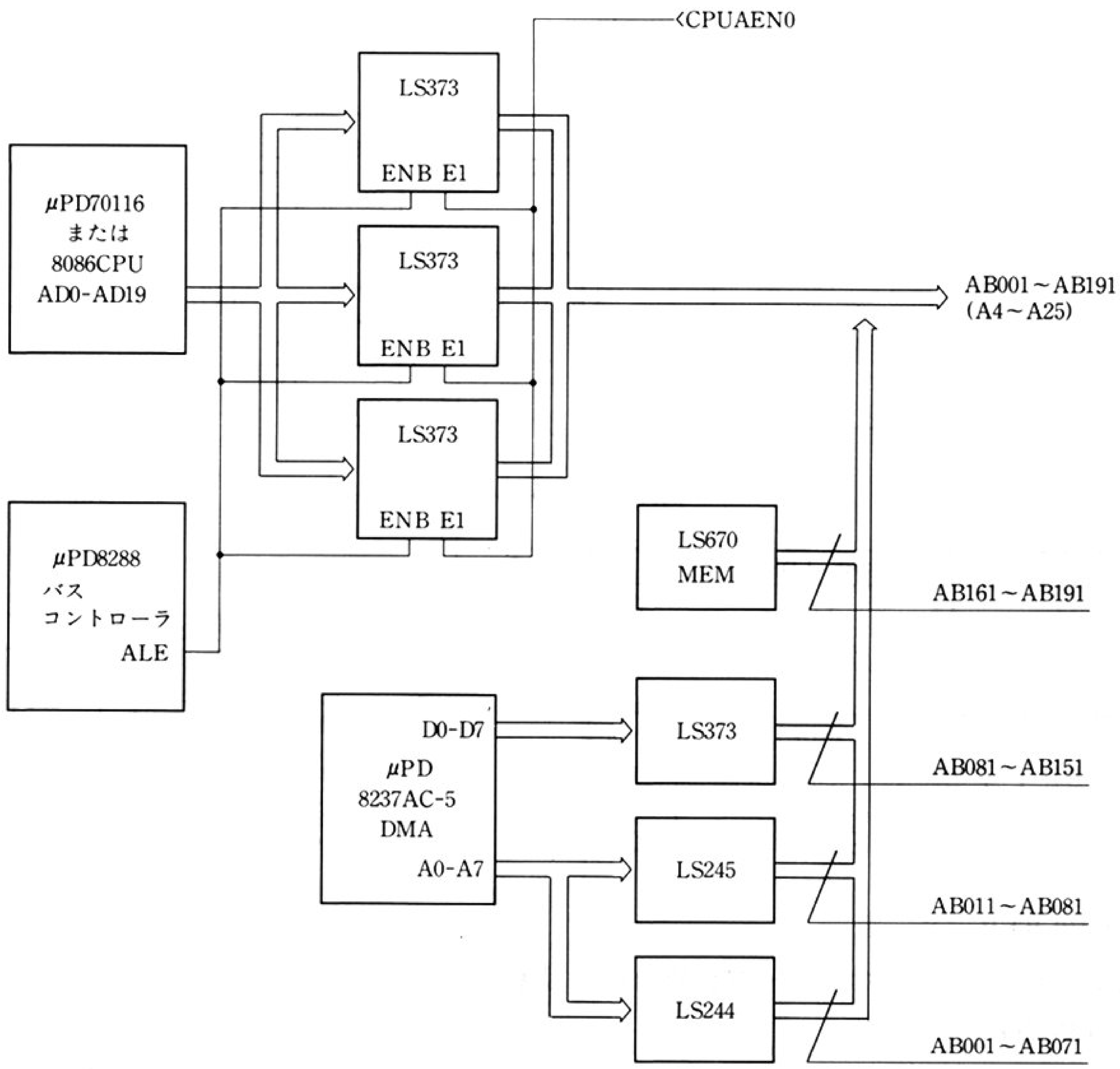


(2) 信号の概要

① AB001～AB191　アドレスバス

アドレスバスはAB001～AB191の20ビットで構成されており，最大1Mバイトのアドレス空間を持つ．アドレスの発生は，16ビットの汎用レジスタと，4ビット左にシフトされたセグメントレジスタの加算により行われる．





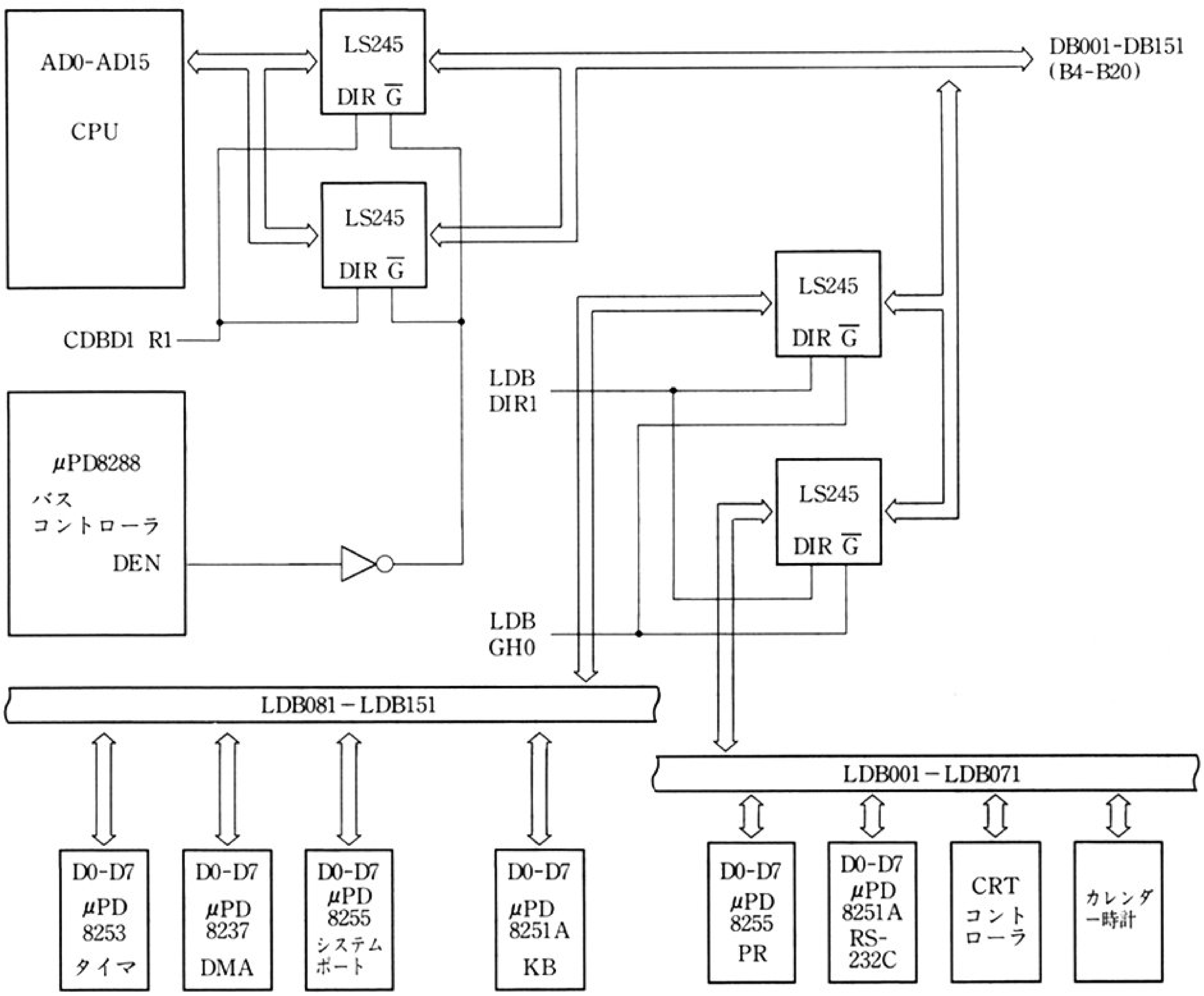
CPU はアドレスをバス上に時分割で(T1の間だけ)乗せるため，LS373 により T2-T4 の間保持する．

② BHE0　バスハイ イネーブル

データバスの上位半分にデータを出力することを許可したり，上位半分の側に接続されているデバイスを CPU がアクセスすることを示す信号である．下位半分側に対しては AB001 が同様の働きをする．

③ DB001～DB151　データバス

データバスは DB001～DB151 の 16 ビットで構成されており，LS245 でバッファされる．基本ボードに含まれる 8 ビット系のコントローラは，ローカルデータバスで接続され，LS245 を介してデータバスと接続されている．



④ IOR0 IO リード

IO アクセスのリードストローブ信号である．I/O をリードするサイクルに Low になる．

⑤ IOW0 IO ライト

IO アクセスのライトストローブ信号である．I/O にデータを出力するサイクルに Low になる．

⑥ MRC0 メモリリード

メモリアクセスのリードストローブ信号である．メモリをリードするサイクルにLowになる．

⑦ MWC0 メモリライト

メモリアクセスのライトストローブ信号である．メモリにデータを書き込むサイクルにLowになる．

⑧ MWE0 メモリライトイネーブル

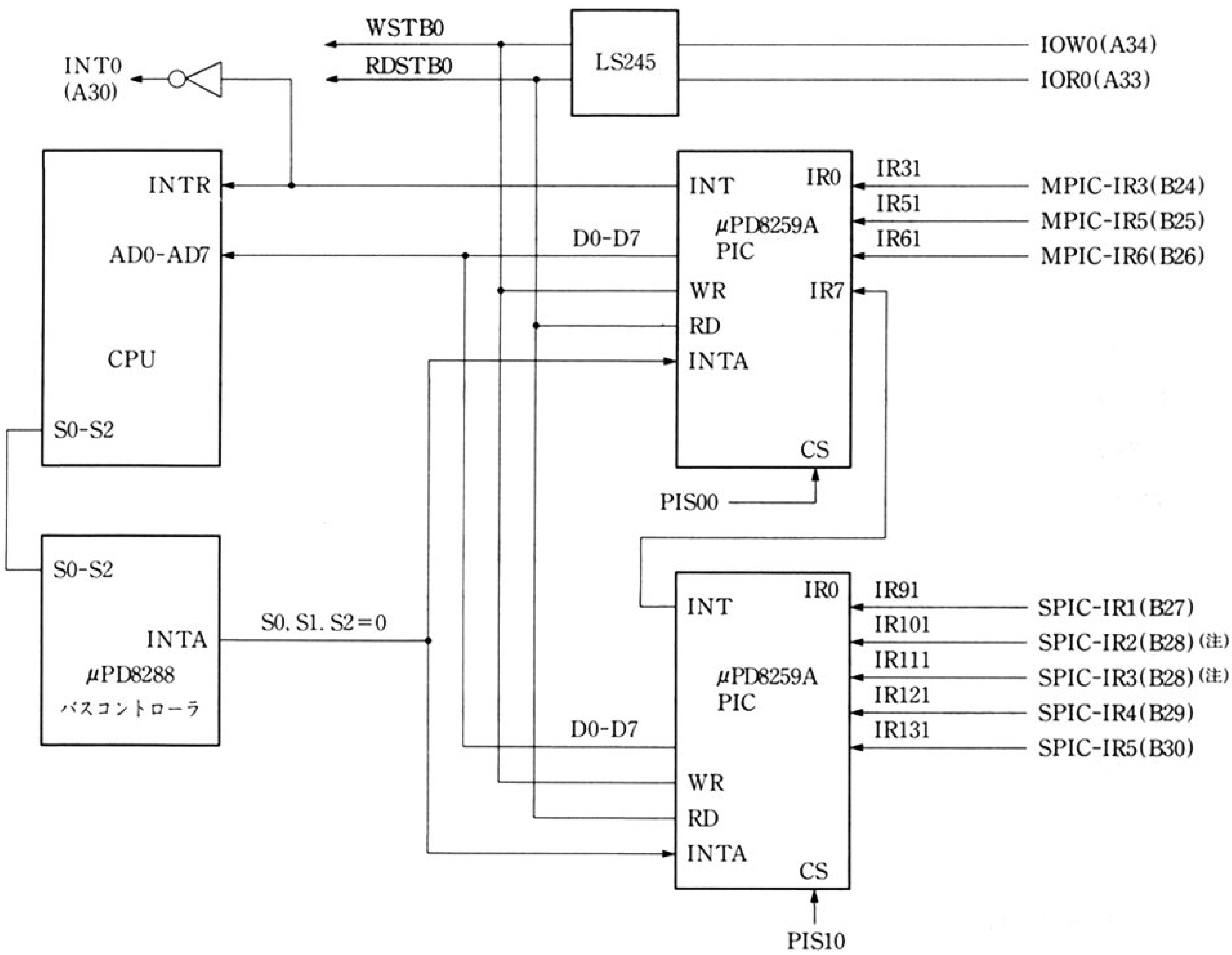
拡張メモリに対してD-RAMの書き込みタイミングを供給する．

⑨ RFSH0 リフレッシュ

バスがリフレッシュのために占有されていることを示す信号である．

⑩ IR31，IR51，IR61，IR91，IR101，IR111，IR121，IR131 割り込み要求信号．

要求信号のポジティブエッジによって，CPUに対してマスカブル割り込みをかけることができる．拡張スロットから接続される入出力装置からの割り込みには次表のものがある．IR51，IR91，IR101，IR111，IR131は次に示すデバイス用にリザーブされている．



注：拡張用スロットのB28端子は，機種，スロット番号により，IR101またはIR111のどちらかが接続されている(「1.1(1)①バススロット信号」参照のこと．

信号名	接続装置	備考
IR 31		INT 0
IR 51	カセット磁気テープ	INT 1
IR 61		INT 2
IR 91	固定ディスク	INT 3
IR101	640KB フロッピーディスク	INT41
IR111	1MB フロッピーディスク	INT42
IR121		INT 5
IR131	マウス	INT 6

⑪ IOCHK0　ノンマスカブルインタラプト信号

本信号のネガティブエッジにより，CPU にノンマスカブルの割り込みをかけることができる.

ノンマスカブルインタラプトはソフトウェアからのマスク制御ができないハードウェアからの割り込みである．PC-9800 シリーズではメモリパリティエラー検出時に使用しており，かつ NMI-F/F のセット／リセットによりこの割り込みを許可／禁止できる様になっている(注：PC-9801U ではパリティエラー検出を行っていない).

コマンド	機能
OUT 52 OUT 50	NMI F/F のセット(許可) 〃　　リセット(禁止)

なお，システムポート(μPD8255A)の MCKEN が〝1″の時には(NMI F/F の 1, 0 にかかわらず)同じシステムポートをリードすることにより EMCK1 が 1 であることをチェックする事ができる.

⑫ INT0　(マスカブル)インタラプト

インタラプトコントローラ μPD8259A の INT 出力信号である.

各割り込み要求に μPD8259A が応答した時にアクティブになる.

⑬ NMI0　(ノンマスカブル)インタラプト

ノンマスカブル割り込みがあった時にアクティブになる信号である.

⑭ SCLK1 System clock

9.8304MHz　(10M モード)

7.9872MHz　(8M モード)

4.9152MHz　(5M モード)

⑮ S18CLK1　(307.2KHz)

クロックは SCLK(9.8304/7.9872/4.9152MHz)と S18CLK1(307.2KHz)が供給される.

⑯ POWER0　電源確定信号

⑰ RESET0　リセット信号

RESET0 は＋DC5V 電源が 4.75V になるか，本体の RESET-SW の押下で有効になる．

⑱ DRQ00，DRQ20，DRQ30，(DMA Request) DMA 要求信号

⑲ DACK00，DACK20，DACK30 (DMA Acknowledege) DMA アクノリッジ信号

DRQ00 と DACK00 は固定ディスクのために使われる．

DRQ20 と DACK20 は 1MB フロッピーディスクのために使われ，PC-9801E では# 6，PC-9801F1/F2/VF/VM では# 4，PC-9801F3/U/UV では# 2の拡張スロットにのみ用意されている．

DRQ30 と DACK30 は 640KB フロッピーディスクのために使われ，前記以外のスロットに用意されている．

ただし PC-9801F/U/VF は内蔵ドライブ用として 640KB インターフェイスを持っている．

⑳ WORD0　$\overline{\text{ワード}}$／バイト

未使用であるが，この信号に入力することはできない．

㉑ DMATC0　DMA ターミナルカウント

DMA 転送の際に，最終ワード／バイトの時〝L″となる．

㉒ DMAHLD0　DMA ホールド

内部 DMA の要求をすべてインアクティブにし，内部 DMA が動作しないようにする信号である．主として外部 DMA がバスを占有するために使用する．

DMAHLD0 は，RAM のリフレッシュを止めるので，長時間(約 140 クロック以上)アクティブにしてはならない．

㉓ HRQ00　ホールドリクエスト信号

CPU のホールドを要求する信号である．CPU はホールド要求されると Wait の状態になる．

CPU を確実にホールドするためには，内部の S4 から S0 まで HRQ00 をアクティブにする必要がある．

㉔ HLDA00　ホールドアクノリッジ信号

CPU のホールドアクノリッジ信号である．

㉕ CPUENB10　CPU イネーブル信号

CPU がバスを使用しているときにローアクティブとなる．

㉖ IORDY1　IO レディ

CPU のバスサイクルを T_3 から T_4 に進めて良い時に〝H″にする信号である．〝L″の時，CPU は Wait Cycle に入る．

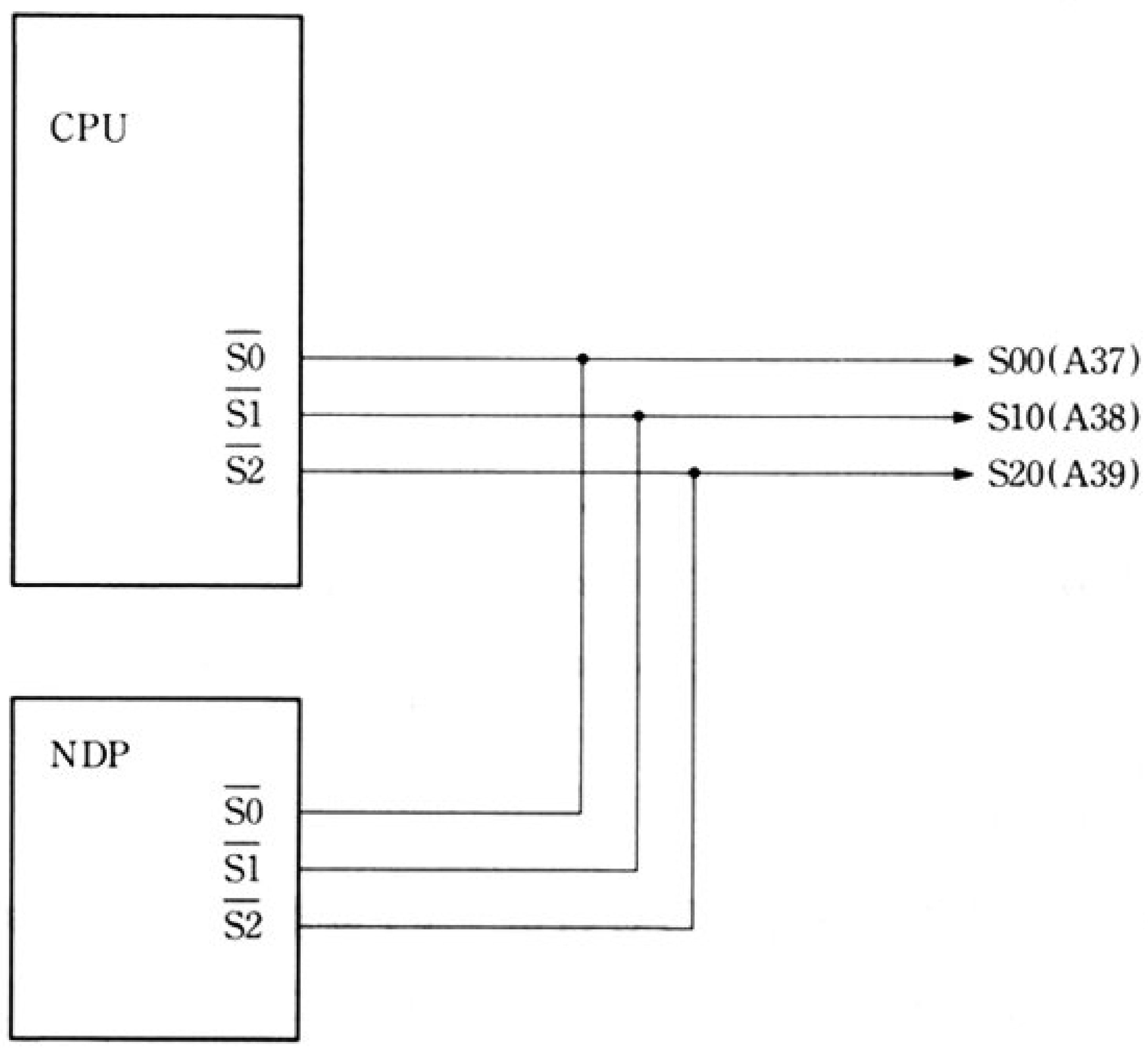
CPU が I/O をアクセスする時，システム内部で自動的に Wait*が入る．このバスサイクルで長さが十分であれば，デバイス側で本信号を操作する必要はない．

＊ 10M モード　3wait，8M モード　2wait，5M モード　1wait

㉗ S00, S10, S20 CPU ステータス信号

S00, S10, S20 は CPU の Maximum モードにおける S0, S1, S2 のステータス信号が直接出力されている.

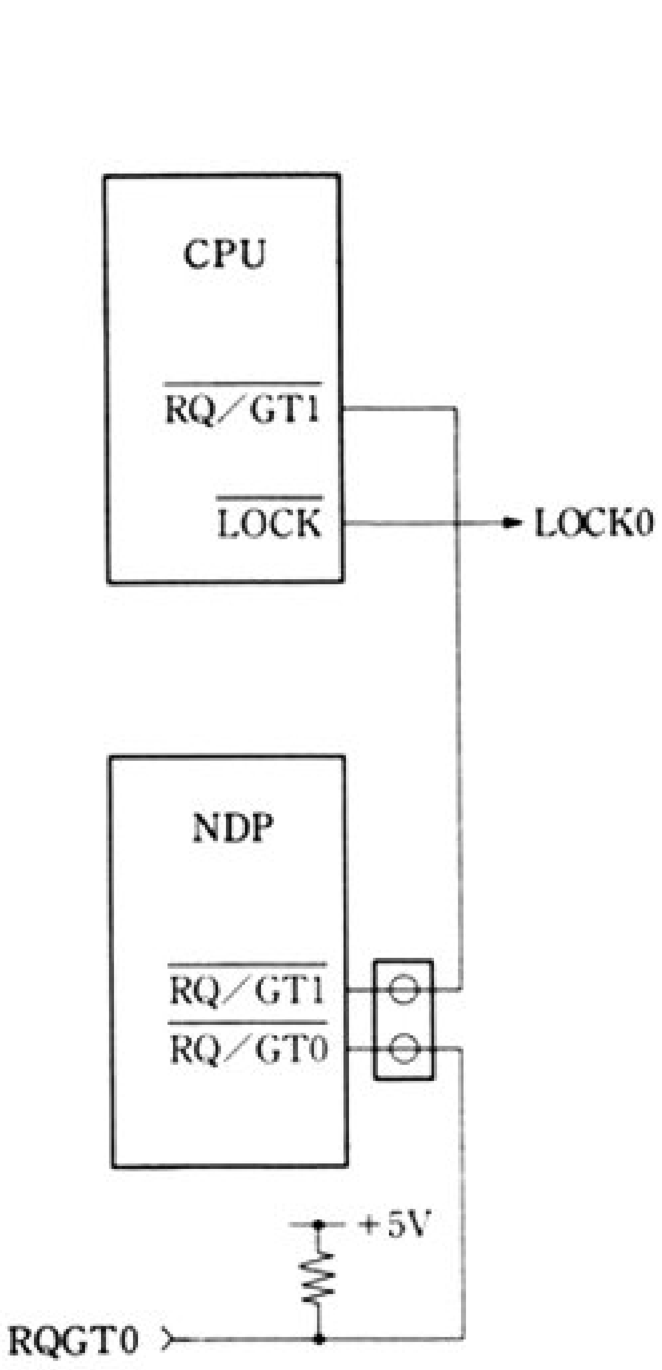
$\overline{S2}$	$\overline{S1}$	$\overline{S0}$	CPU ステータス
0	0	0	インタラプト　アクノリッジ
0	0	1	リード　I／Oポート
0	1	0	ライト　I／Oポート
0	1	1	ホールド
1	0	0	コード　アクセス
1	0	1	リード　メモリ
1	1	0	ライト　メモリ
1	1	1	受動



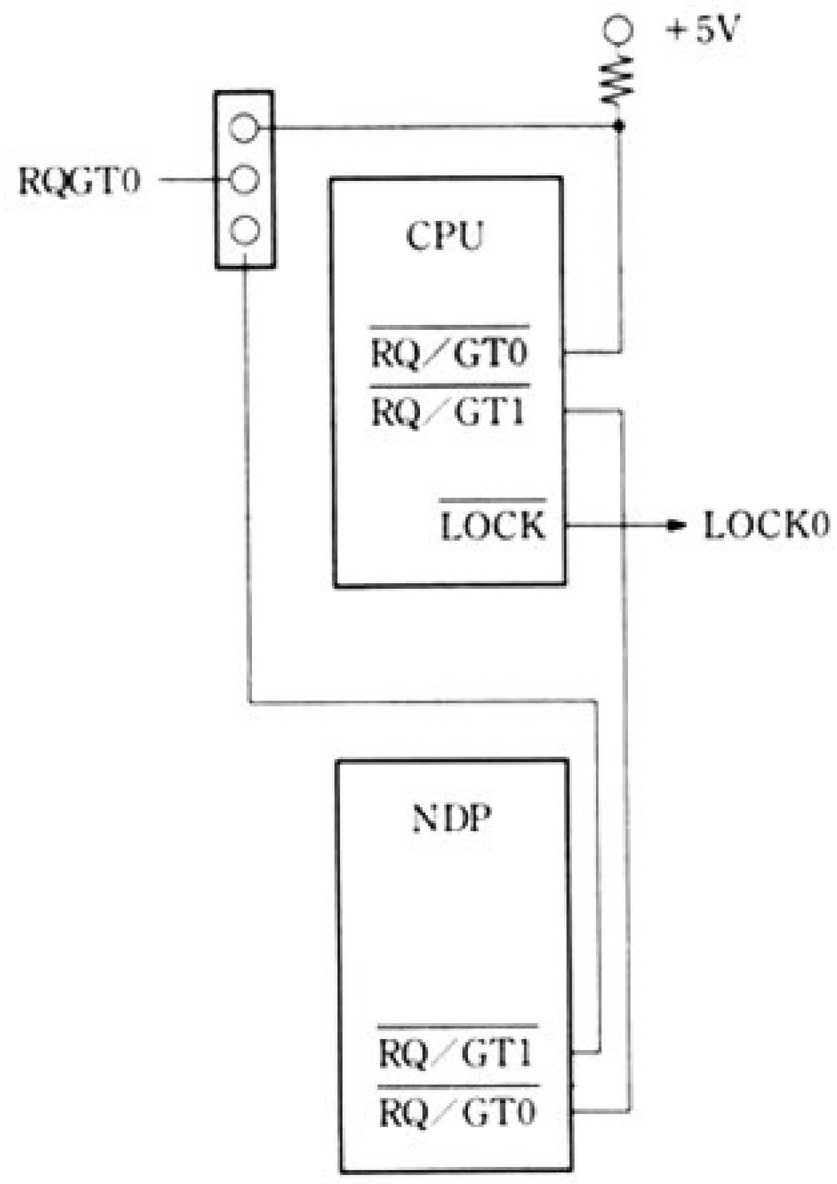
㉘ RQ/GT0　リクエスト／グラント信号

CPU の Maximum モードの RQ/GT 信号である. NDP 未実装, あるいは PC-9801UV/VM の 8MHz (PC-9801E/F/M では 5MHz) モードの時は $\overline{\text{RQ/GT1}}$ (PC-9801E/F/M では CPU の $\overline{\text{RQ/GT0}}$) 端子に直接接続され, PC-9801UV/VM の NDP 10MHz (PC-9801E/F/M では 8MHz) 時は NDP の $\overline{\text{RQ/GT1}}$ 端子を介して CPU と接続される(ストラップによる).

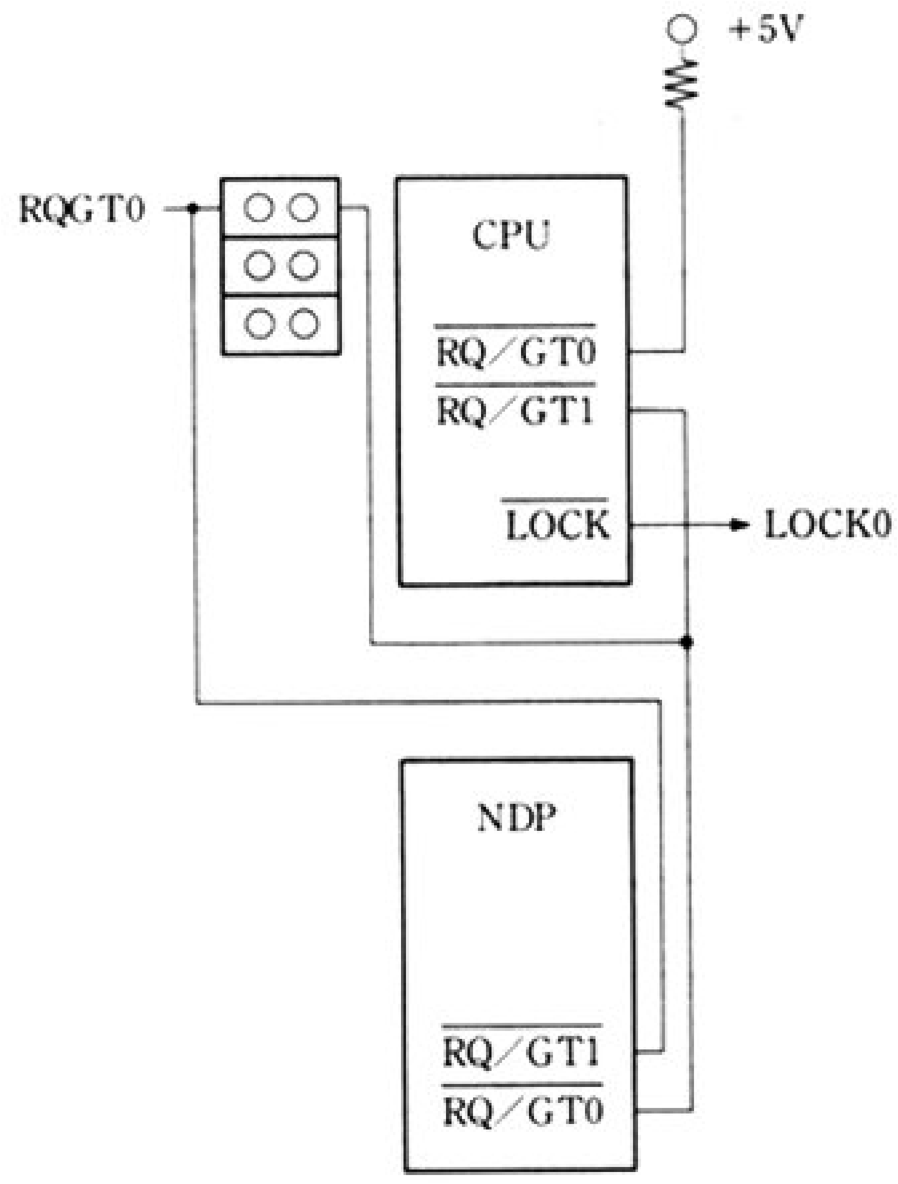
• PC-9801



• PC-9801E/F/M



• PC-9801VF/VM/U/UV



㉙ LOCK0　ロック信号

CPU の $\overline{\text{LOCK}}$ 信号である．

㉚ CPKILL0

CPU のアドレス／データバッファをディスエーブルにして，CPU をバスから切離す．

㉛ AB201～AB231 システム予備用

future use のためのアドレス線である．現在は N.C. である．

㉜ GND：グランド

㉝ +5V：+5V 電源ライン

㉞ +12V：+12V 電源ライン

㉟ -12V：-12V 電源ライン

㊱ V1, V2：オプション用電源ライン

このラインには，PC-9800 シリーズ本体から電源は供給されていない．

1.2　DC特性

(1) DC特性

<table>
<tr><th rowspan="2">信　号　名</th><th colspan="2">1スロット当りの最大入力電流</th><th colspan="2">外部ロジックがドライブする時の最小出力電流(注)</th></tr>
<tr><th>I_{IL} (mA)</th><th>I_{IH} (μA)</th><th>I_{OL} (mA)</th><th>I_{OH} (mA)</th></tr>
<tr><td>AB001～AB191</td><td rowspan="8">−0.8</td><td rowspan="8">40</td><td rowspan="7">12</td><td rowspan="7">−1.2</td></tr>
<tr><td>BHE0</td></tr>
<tr><td>DB001～DB151</td></tr>
<tr><td>IOR0</td></tr>
<tr><td>IOW0</td></tr>
<tr><td>MRC0</td></tr>
<tr><td>MWC0</td></tr>
<tr><td>MWE0</td><td colspan="2">不　可</td></tr>
<tr><td>RFSH0</td><td>全スロットで−0.8</td><td>全スロットで40</td><td>12</td><td>−1.2</td></tr>
<tr><td>IR31～IR131</td><td>−</td><td>−</td><td rowspan="2">8</td><td rowspan="2">−0.4</td></tr>
<tr><td>IOCHK0</td><td>−</td><td>−</td></tr>
<tr><td>INT0</td><td rowspan="6">−0.8</td><td rowspan="6">40</td><td colspan="2" rowspan="6">不　可</td></tr>
<tr><td>NMI0</td></tr>
<tr><td>SCLK1</td></tr>
<tr><td>S18CLK1</td></tr>
<tr><td>POWER0</td></tr>
<tr><td>RESET0</td></tr>
<tr><td>DRQ00, DRQ30</td><td>−</td><td>−</td><td>8</td><td>−0.4</td></tr>
<tr><td>DACK00, DACK30</td><td>全スロットで−1.6*</td><td>全スロットで80*</td><td colspan="2">不　可</td></tr>
<tr><td>WORD0</td><td>−</td><td>−</td><td colspan="2">不　可</td></tr>
<tr><td>DMATC0</td><td>全スロットで−1.6*</td><td>全スロットで80*</td><td rowspan="3">8</td><td rowspan="3">−0.4</td></tr>
<tr><td>DMAHLD0</td><td>−</td><td>−</td></tr>
<tr><td>HRQ00</td><td>−</td><td>−</td></tr>
<tr><td>HRDA00</td><td rowspan="2">−0.8</td><td rowspan="2">40</td><td colspan="2" rowspan="2">不　可</td></tr>
<tr><td>CPUENB10</td></tr>
<tr><td>IORDY0</td><td>−</td><td>−</td><td rowspan="6">8</td><td rowspan="6">−0.4</td></tr>
<tr><td>S00, S10, S20</td><td>全スロットで−0.4</td><td>全スロットで20</td></tr>
<tr><td>RQ/GT0</td><td>−</td><td>−</td></tr>
<tr><td>LOCK0</td><td>全スロットで−0.4</td><td>全スロットで20</td></tr>
<tr><td>CPKILL0</td><td>−</td><td>−</td></tr>
</table>

注：外部ドライブ回路はIR31～IR131，DRQ00，DRQ30を除きトライステート出力である．
　　トライステート　ハイインピーダンス時のリーク電流は20μA以下とする．

＊PC-9801では，I_{IL} −0.8mA，I_{IH} 40μA

(2) 電源容量

PC-9800シリーズの電源ユニットは，スロットバスのために次に示す容量の負荷をドライブする能力を持っている．スロットバスに実装するインターフェイスボードを設計する場合は，1スロット当りの容量値以内で動作するようにすること．この容量値をオーバーするインターフェイスボードを作成した場合，ボードの組合せ方によって，合計の許容値をこえてしまい，オーバーロードとなる可能性がある．

・PC-9801

DC	変動率	1スロット当りの容量	5スロット合計の最大容量
+5V	±5%以内	0.5 A	2.5 A
+12V	±10%以内	0.06A	0.30A
−12V	±10%以内	0.07A	0.35A

・PC-9801E

DC	変動率	1スロット当りの容量	6スロット合計の最大容量
+5V	±5%以内	0.5 A	3.0 A
+12V	±10%以内	0.06A	0.36A
−12V	±10%以内	0.07A	0.42A

・PC-9801F1/F2

DC	変動率	1スロット当りの容量	4スロット合計の最大容量
+5V	±5%以内	0.5 A	2.0 A
+12V	±10%以内	0.06A	0.24A
−12V	±10%以内	0.07A	0.28A

・PC-9801M2

DC	変動率	1スロット当りの容量	3スロット合計の最大容量
+5V	±5%以内	0.5 A	1.5 A
+12V	±10%以内	0.06A	0.18A
−12V	±10%以内	0.07A	0.21A

・PC-9801F3/M3

DC	変動率	1スロット当りの容量	2スロット合計の最大容量
+5V	±5%以内	0.5 A	1.0 A
+12V	±10%以内	0.06A	0.12A
−12V	±10%以内	0.07A	0.14A

・PC-9801VF/VM

DC	変動率	１スロット当りの容量	４スロット合計の最大容量
＋５Ｖ	±５％以内	0.5 A	2.0 A
＋12Ｖ	±10％以内	0.05A	0.20A
−12Ｖ	±10％以内	0.07A	0.28A

・PC-9801U/UV

DC	変動率	１スロット当りの容量	２スロット合計の最大容量
＋５Ｖ	±５％以内	0.5 A	1.0 A
＋12Ｖ	±10％以内	0.05A	0.10A
−12Ｖ	±10％以内	0.07A	0.14A

1.3　AC 特性

ここに記載した数値は，場合により異なることがある．参考として利用すること．

(1) System clock

・PC-9801

Symbol	Parameter	ns	
t_{CY}	SCLK Cycle Time	203.45	
Symbol	Parameter	Min. (ns)	Max. (ns)
t_{CH}	SCLK High Time	70	84
t_{CL}	SCLK Low Time	120	134
t_{CS}	SI8CLK Delay Time		49

・PC-9801E/F/M

Symbol	Parameter	8Mmode (ns)		5Mmode (ns)	
t_{CY}	SCLK Cycle Time	125.20		203.45	
Symbol	Parameter	Min. (ns)	Max. (ns)	Min. (ns)	Max. (ns)
t_{CH}	SCLK High Time	43	57	70	84
t_{CL}	SCLK Low Time	68	82	120	134
t_{18Y}	S18CLK Cycle Time	307.200(Hz)		307.200(Hz)	
t_{CS}	S18CLK Delay Time	83	133	19	67

・PC-9801U/UV/VF/VM

Symbol	Parameter	8Mmode (ns)		10Mmode (ns)	
t_{CY}	SCLK Cycle Time	125.20		101.73	
Symbol	Parameter	Min. (ns)	Max. (ns)	Min. (ns)	Max. (ns)
t_{CH}	SCLK High Time	46	79	38	64
t_{CL}	SCLK Low time	56	69	46	56
t_{18Y}	S18CLK Cycle Time	307.200(Hz)		307.200(Hz)	
t_{CS}	S18CLK Delay Time	——　(＊1)		——	

＊1：規定しない

(2) CPU IO/Memory Read Cycle

・PC-9801

Symbol	Parameter	Min. (ns)	Max. (ns)
t_{CLRL}	Command Active Delay	0	35
t_{CLRH}	Command Inactive Delay	0	35
t_{CLAV}	ADDRESS Valid Delay		128
t_{CLAX}	ADDRESS Hold Time	10	
$t_{YLCL}^{(**)}$	IORDY Inactive Setup	87	
t_{YHCH}	IORDY Active Setup	102	
t_{DVCL}	Read DATA Setup Time	54	
t_{CLDX}	Read DATA Hold Time	10	

・PC-9801E/F/M

Symbol	Parameter	8Mmode		5Mmode	
		Min. (ns)	Max. (ns)	Min. (ns)	Max. (ns)
t_{CLMRL}	MRD Active Delay	0	35	0	35
t_{CLMRH}	MRD Inactive Delay	0	35	0	35
t_{CLAV}	ADDRESS Valid Delay		78		128
t_{CLAX}	ADDRESS Hold Time	0		0	
t_{DVCL}	Read DATA Setup Time	40		54	
t_{CLDX}	Read DATA Hold Time	10		10	
$t_{MRLH}^{(*)}$	MRD Pulse Width	376 (3T)		407 (2T)	
$t_{IRLH}^{(*)}$	IOR Pulse Width	501 (4T)		610 (3T)	
t_{CLIRL}	IOR Active Delay	80	138	14	74
t_{CLIRH}	IOR Inactive Delay	14	74	14	74
$t_{YLCL}^{(**)}$	IORDY Inactive Setup	159		237	
t_{YHCH}	IORDY Active Setup	116		168	

・PC-9801U/UV/VF/VM

Symbol	Parameter	8Mmode		10Mmode	
		Min. (ns)	Max. (ns)	Min. (ns)	Max. (ns)
t_{CLMRL}	MRD Active Delay	−45	38	−45	38
t_{CLMRH}	MRD Inactive Delay	0	35	0	35
t_{CLAV}	ADDRESS Valid Delay		78		68
t_{CLAX}	ADDRESS Hold Time	0		0	
t_{DVCL}	Read DATA Setup Time	38		28	
t_{CLDX}	Read DATA Hold Time	10		10	
t_{MRLH}(*)	MRD Pulse Width	376 (3T)		305 (3T)(***)	
t_{IRLH}(*)	IOR Pulse Width	361 (4T)		392 (5T)	
t_{CLIRL}	IOR Active Delay	−47	50	−47	50
t_{CLIRH}	IOR Inactive Delay	0	35	0	35
t_{YLCL}(**)	IORDY Inactive Setup				
t_{YHCH}	IORDY Active Setup	60		43	

＊：CPU 外部から Wait をかけない時

＊＊：IORDY はバスに対して非同期で良い．本規格値内でクロックに対して変化させれば，次の Cycle の動作が保証される．

＊＊＊：オプション ROM のアドレス空間では407(4T)となる．

(3) CPU IO/Memory Write Cycle

・PC-9801

Symbol	Parameter	Min. (ns)	Max. (ns)
t_{CLWL}	MWC Active Delay	0	35
t_{CLWH}	MWC Inactive Delay	0	35
t_{CLIL}	IOW Active Delay	−70	75
t_{CLIH}	IOW Inactive Delay	15	75
t_{CLDV}	Write Dala Valid Delay		122
t_{CHDX}	Write Data Hold Time	10	
t_{CLEL}	MWE Active Delay	114	211
t_{CLEH}	MWE Inactive Delay	40	130

• PC-9801E/F/M

Symbol	Parameter	8Mmode		5Mmode	
		Min. (ns)	Max. (ns)	Min. (ns)	Max. (ns)
t_{CLWL}	MWC Active Delay	0	35	0	35
t_{CLWH}	MWC Inactive Delay	0	35	0	35
t_{CLIL}	IOW Active Delay	−43	74	−70	74
t_{CLIH}	IOW Inactive Delay	14	74	14	74
t_{CLDV}	Write Data Valid Delay		72		122
t_{CHDX}	Write Data Hold Time	10		10	
t_{CLEL}	MWE Active Delay (CPU)	11	37	11	37
t_{CLEH}	MWE Inactive Delay (CPU)	19	65	19	65

• PC-9801U/UV/VF/VM

Symbol	Parameter	8Mmode		10Mmode	
		Min. (ns)	Max. (ns)	Min. (ns)	Max. (ns)
t_{CLWL}	MWC Active Delay	−45	38	−45	38
t_{CLWH}	MWC Inactive Delay	0	35	0	35
t_{CLIL}	IOW Active Delay	14	100	14	100
t_{CLIH}	IOW Inactive Delay	0	35	0	35
t_{CLDV}	Write Data Valid Delay		78		68
t_{CHDX}	Write Data Hold Time	10		10	
t_{CLEL}	MWE Active Delay (CPU)		69		41
t_{CLEH}	MWE Inactive Delay (CPU)		120		34

(4) DMA, DRQ, DACK, WORD0, DMATC0

• PC-9801

Symbol	Parameter	Min. (ns)	Max. (ns)
t_{QS}	DRQ Setup Time	20	
t_{AKS}	DACK Active Delay		71
t_{AB}	WORD Active Setup	66	
t_{KHWX}	WORD Hold	0	
t_{CHTL}	DMATC Active Delay		200
t_{CHTH}	DMATC Inactive Delay		130
t_{CHAV}	AB Valid Delay		206
t_{CHAX}	AB Hold	0	

• PC-9801E/F/M

Symbol	Parameter	8Mmode		5Mmode	
		Min. (ns)	Max. (ns)	Min. (ns)	Max. (ns)
	DMACLK (NO SIGNAL IN BUS)	250.4		203.45	
t_{QS}	DRQ Setup Time	−2	80	−76	32
t_{AKS}	DACK Active Delay		177		312
t_{CHTL}	DMATC Active Delay		107		107
t_{CHTH}	DMATC Inactive Delay		177		177
t_{CHAV}	AB Valid Delay		198		198
t_{CHAX}	AB Hold	0	0	0	0

• PC-9801U/UV/VF/VM

Symbol	Parameter	8Mmode		10Mmode	
		Min. (ns)	Max. (ns)	Min. (ns)	Max. (ns)
	DMACLK (NO SIGNAL IN BUS)	250.4		203.45	
t_{QS}	DRQ Setup Time	18		18	
t_{AKS}	DACK Active Delay		187		187
t_{CHTL}	DMATC Active Delay		118		118
t_{CHTH}	DMATC Inactive Delay		188		188
t_{CHAV}	AB Valid Delay		215		215
t_{CHAX}	AB Hold	0		0	

(5) DMA IOR/IOW Cycle

• PC-9801

Symbol	Parameter	Min. (ns)	Max. (ns)
t_{YLSH}	IORDY Inactive (DMA) Setup	30	
t_{YHSH}	IORDY Active (DMA) Setup	45	
t_{CHRL}	IOR Active Delay (DMA)		220
t_{CHRH}	IOR Inactive Delay (DMA)		220
t_{DVCH}	IO Read Data Setup	−16	
t_{RHDX}	IO Read Data Hold	5	
t_{CHWL}	IOW Active Delay		220
t_{CHWH}	IOW Inactive Delay		160
t_{CHDV}	IO Write Delay		338
t_{DVWH}	IO Write Setup	250	
t_{WHDX}	IO Write Data Hold	12	

・PC-9801E/F/M

Symbol	Parameter	8Mmode		5Mmode	
		Min. (ns)	Max. (ns)	Min. (ns)	Max. (ns)
t_{YLSH}	IORDY Inactive (DMA) Setup	39		39	
t_{YHSH}	IORDY Active (DMA) Setup	42		42	
t_{CHRL}	IOR Active Delay (DMA)		218		218
t_{CHRH}	IOR Inactive Delay (DMA)		218		218
t_{DVCH}	IO Read Data Setup	−123		−72	
t_{RHDX}	IO Read Data Hold	5		5	
t_{CHWL}	IOW Active Delay		218		218
t_{CHWH}	IOW Inactive Delay		158		158
t_{CHDV}	IO Write Data Delay		246		293
t_{DVWH}	IO Write Data Setup	390		250	
t_{WHDX}	IO Write Data Hold	12		12	
t_{CLEL}	MWE Active Delay (DMA)	82	168	4	112
t_{CLEH}	MWE Inactive Delay (DMA)	82	168	4	112

・PC-9801U/UV/VF/VM

Symbol	Parameter	8Mmode		10Mmode	
		Min. (ns)	Max. (ns)	Min. (ns)	Max. (ns)
$t_{YHSH\text{-}V}$	IORDY Active (DMA) Setup	38		38	
$t_{YHSH\text{-}U}$	IORDY Active (DMA) Setup	33		33	
t_{CHRL}	IOR Active Dalay (DMA)		218		218
t_{CHRH}	IOR Inactive Dalay (DMA)		218		218
t_{DVCH}	IO Read Data Setup	−123		−72	
t_{RHDX}	IO Read Data Hold	5		5	
t_{CHWL}	IOW Active Delay		218		218
t_{CHWH}	IOW Inactive Delay		158		158
t_{CHDV}	IO Write Data Delay		246		293
t_{DVWH}	IO Write Data Setup	390		250	
t_{WHDX}	IO Write Data Hold	12		12	
t_{CLEL}	MWE Active Delay (DMA)		75	61	75
t_{CLEH}	MWE Inactive Delay (DMA)		219		219

(6) HRQ00, DMAHLD0, HLDA00, CPUENB10, S0, S1, S2, LOCK0

・PC-9801

Symbol	Parameter	Min. (ns)	Max. (ns)
t_{RLCH} t_{RHCH}	HRQ Setup		50
t_{HLCL} t_{HHCL}	DMAHLD Setup		93
t_{CLAL}	HLDA Active Delay		70
t_{RHAH}	HLDA Inactive Delay		75
t_{CHBL} t_{CHBH}	CPUENB Delay		42
t_{CHSV}	Status Active Delay		110
t_{CLSH}	Status Inactive Delay		130
t_{CLLV}	LOCK Delay		110

・PC-9801E/F/M

Symbol	Parameter	8Mmode		5Mmode	
		Min. (ns)	Max. (ns)	Min. (ns)	Max. (ns)
t_{RLCH} t_{RHCH}	HRQ Setup	24		50	
t_{HLCL} t_{HHCL}	DMAHLD Setup	21		93	
t_{CLAL}	HLDA Active Delay		35		70
t_{RHAH}	HLDA Inactive Delay		35		75
t_{CHBL} t_{CHBH}	CPUENB Delay		32		42
t_{CHSV}	Status Active Delay		60		110
t_{CLSH}	Status Inactive Delay		70		130
t_{CLLV}	LOCK Delay		60		110

・PC-9801U/UV/VF/VM

Symbol	Parameter	8Mmode		10Mmode	
		Min. (ns)	Max. (ns)	Min. (ns)	Max. (ns)
t_{RLCH} t_{RHCH}	HRQ Setup	24		24	
t_{HLCL} t_{HHCL}	DMAHLD Setup	21		21	
t_{CLAL}	HLDA Active Delay		35		35
t_{RHAH}	HLDA Inactive Delay		35		35
t_{CHBL} t_{CHBH}	CPUENB Delay		54		54
t_{CHSV}	Status Active Delay		60		55
t_{CLSH}	Status Inactive Delay		65		55
t_{CLLV}	LOCK Delay		60		50

(7) RQGT0, CPKILL0, IOCHK0, NMI0, IR31〜 IR131, INT0

・PC-9801

Symbol	Parameter	Min. (ns)	Max. (ns)
t_{GVCH}	RQ Setup	42	
t_{CHGX}	RQ Hold	52	
t_{CLGL}	GT Active Delay	−12	85
t_{KLAX}	AB, DB Invalid Delay		55
t_{KHAV}	AB, DB Valid Delay		70
t_{HLNL}	NMI Delay		60
t_{JHIH}	INT Delay		370

・PC-9801E/F/M

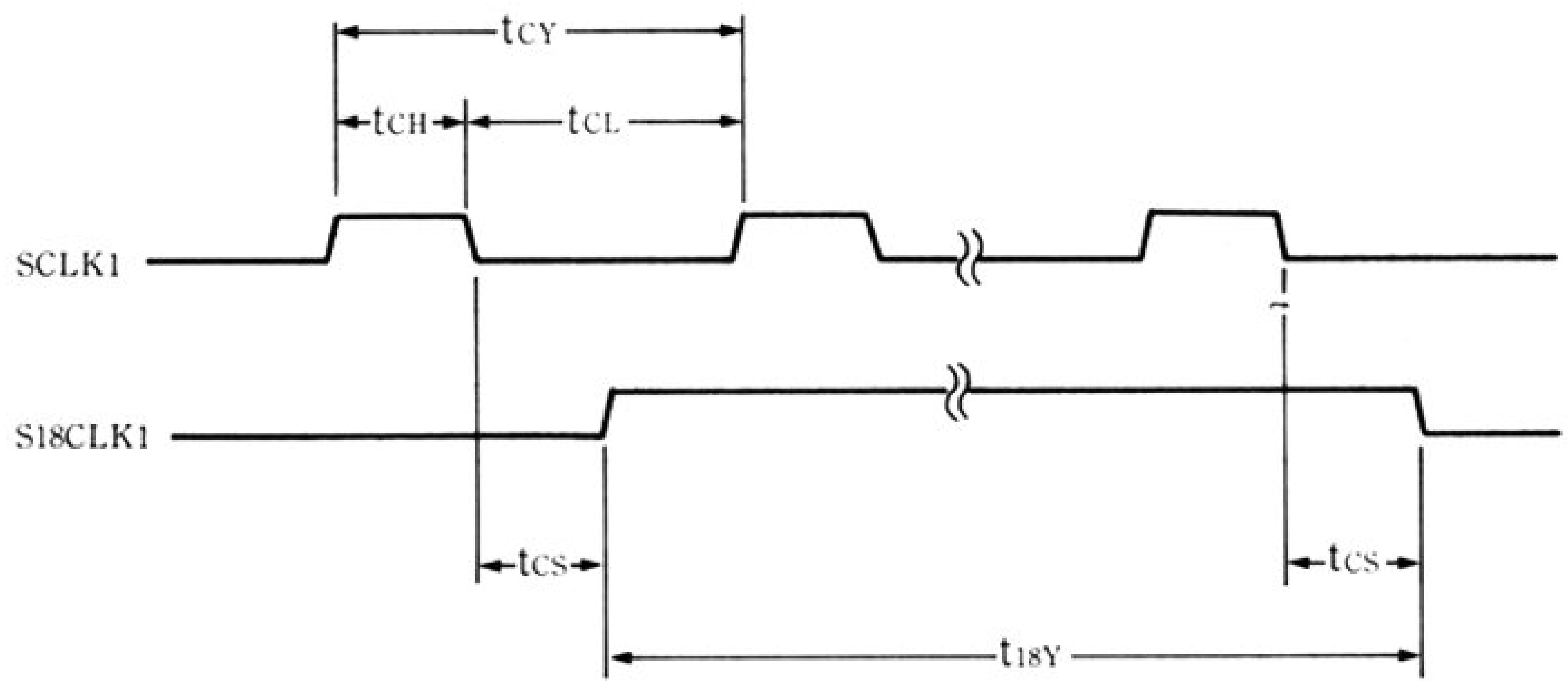
Symbol	Parameter	8Mmode		5Mmode	
		Min. (ns)	Max. (ns)	Min. (ns)	Max. (ns)
t_{GVCH}	RQ Setup	22		42	
t_{CHGX}	RQ Hold	38		52	
t_{CLGL}	GT Active Delay	−8	50	−12	85
t_{KLAX}	AB, DB Invalid Delay		57		57
t_{KHAV}	AB, DB Valid Delay		70		70
t_{HLNL}	NMI Delay		30		60
t_{JHIH}	INT Delay		370		370

・PC-9801U/UV/VF/VM

Symbol	Parameter	8Mmode		10Mmode	
		Min. (ns)	Max. (ns)	Min. (ns)	Max. (ns)
t_{GVCH}	RQ Setup	20		17	
t_{CHGX}	RQ Hold	33		22	
t_{CLGL}	GT Active Delay	−10	50	−8	40
t_{KLAX}	AB, DB Invalid Delay		57		57
t_{KHAV}	AB, DB Valid Delay		70		70
t_{HLNL}	NMI Delay		30		30
t_{JHIH}	INT Delay		370		370

1.4 タイミングチャート

(1) System clock

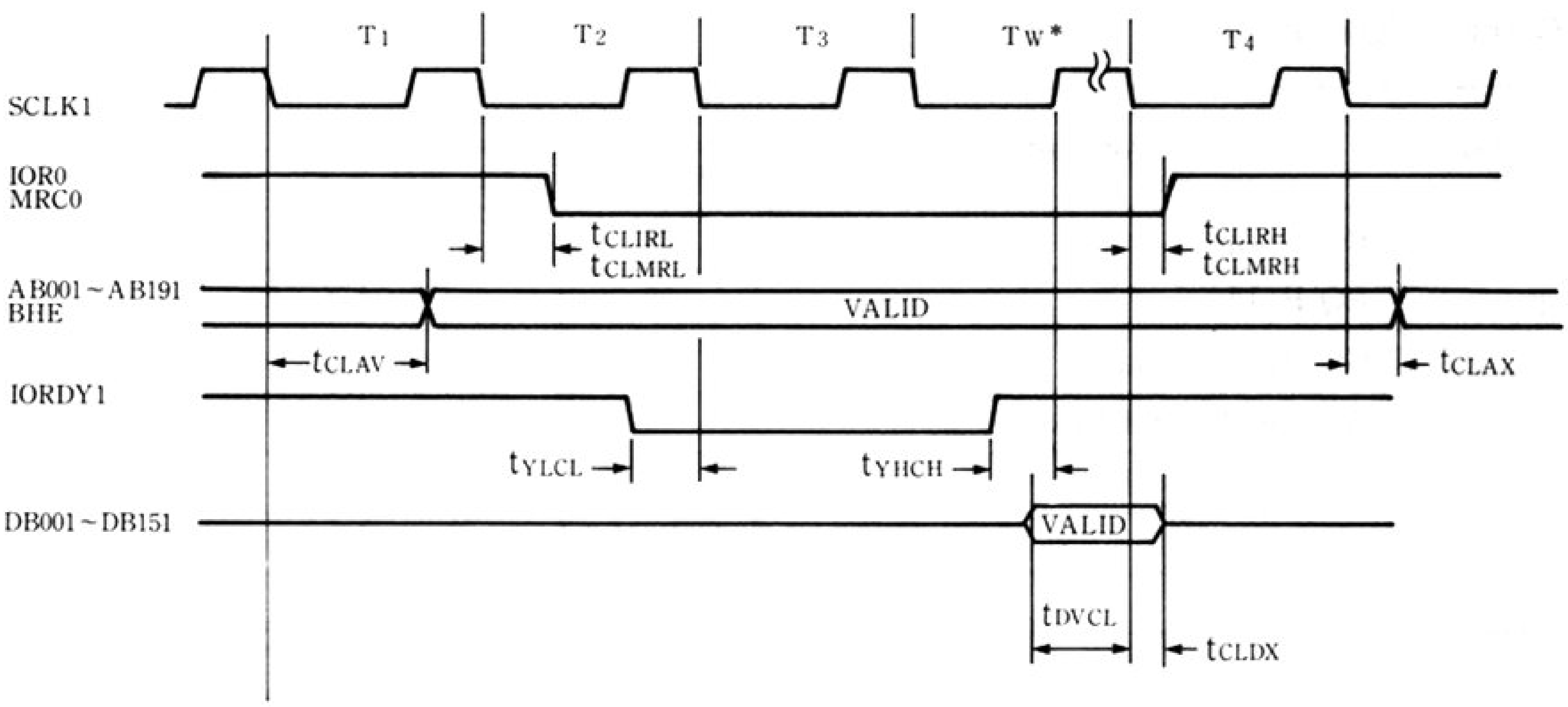


(2) CPU IO/Memory Read Cycle

a) PC-9801/E/F/M

＊I/O リード　5MHz-1wait　8MHz-2wait

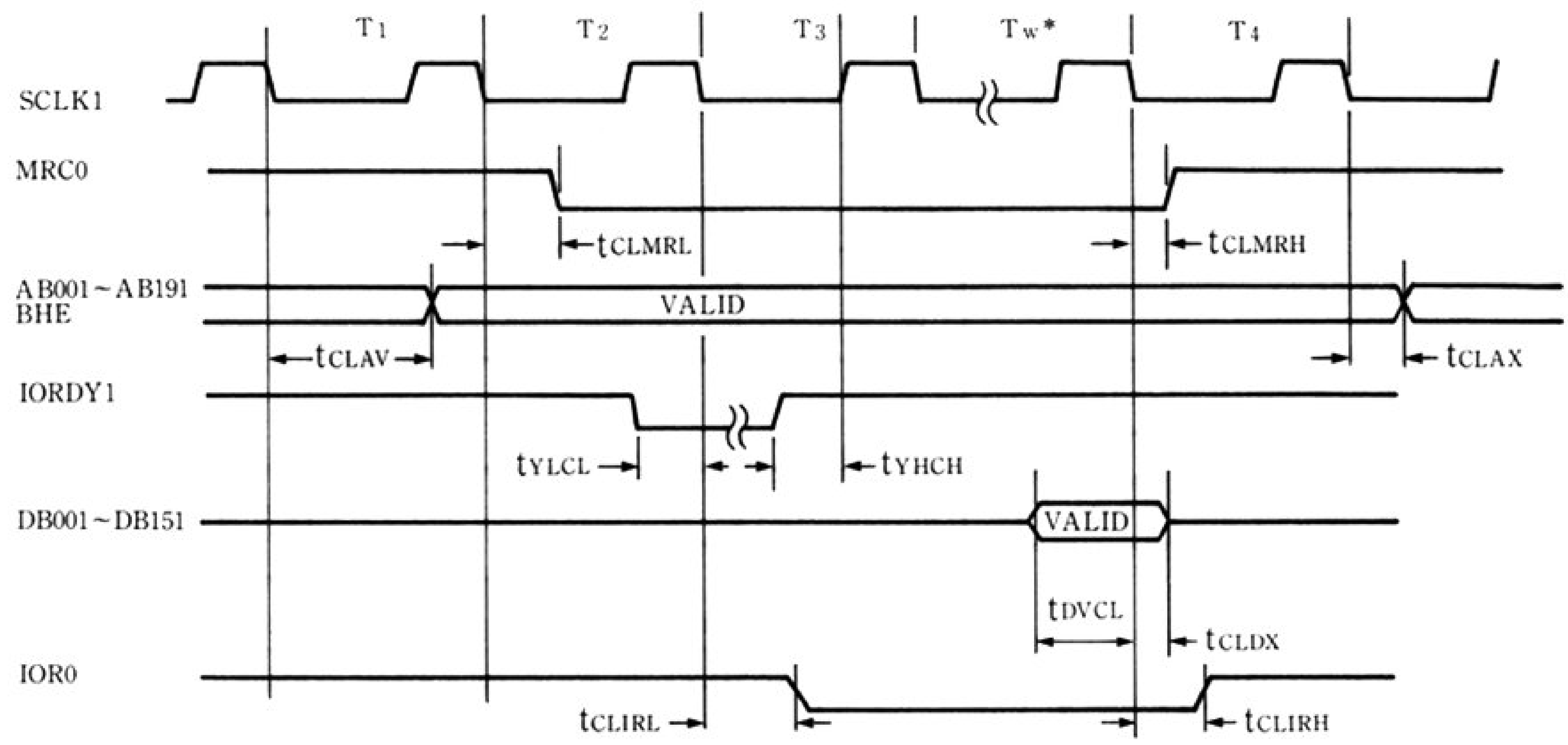
メモリリード 5MHz-No wait 8MHz-1wait



b) PC-9801U/UV/VF/VM

*I/O リード　8MHz-2wait　10MHz-3wait

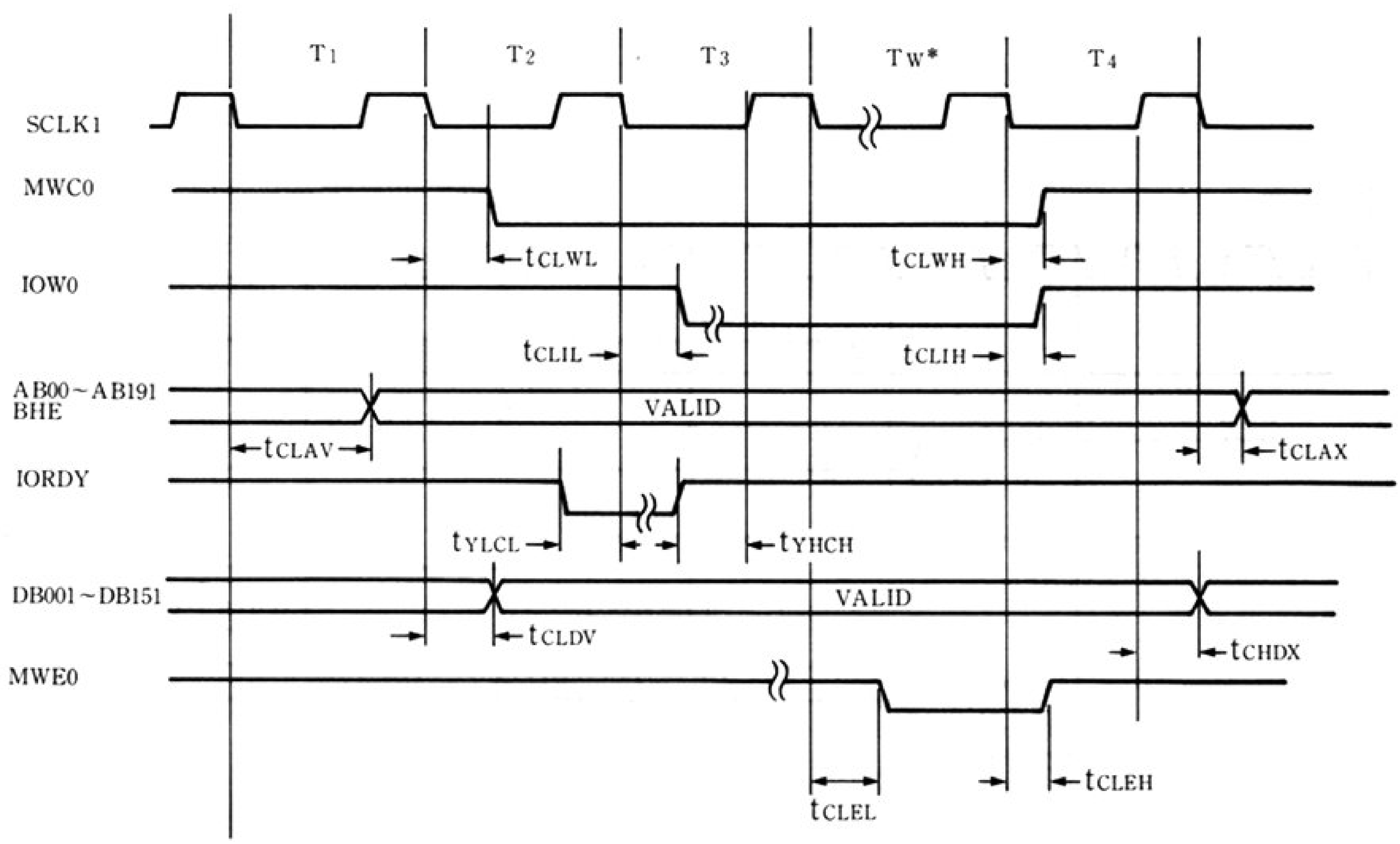
メモリリード 8MHz-1wait　10MHz-1wait



(3) CPU IO/Memory Write Cycle

*I/O ライト　5MHz-1wait　8MHz-2wait　10MHz-3wait

メモリライト 5MHz-No wait　8MHz-1wait　10MHz-1wait

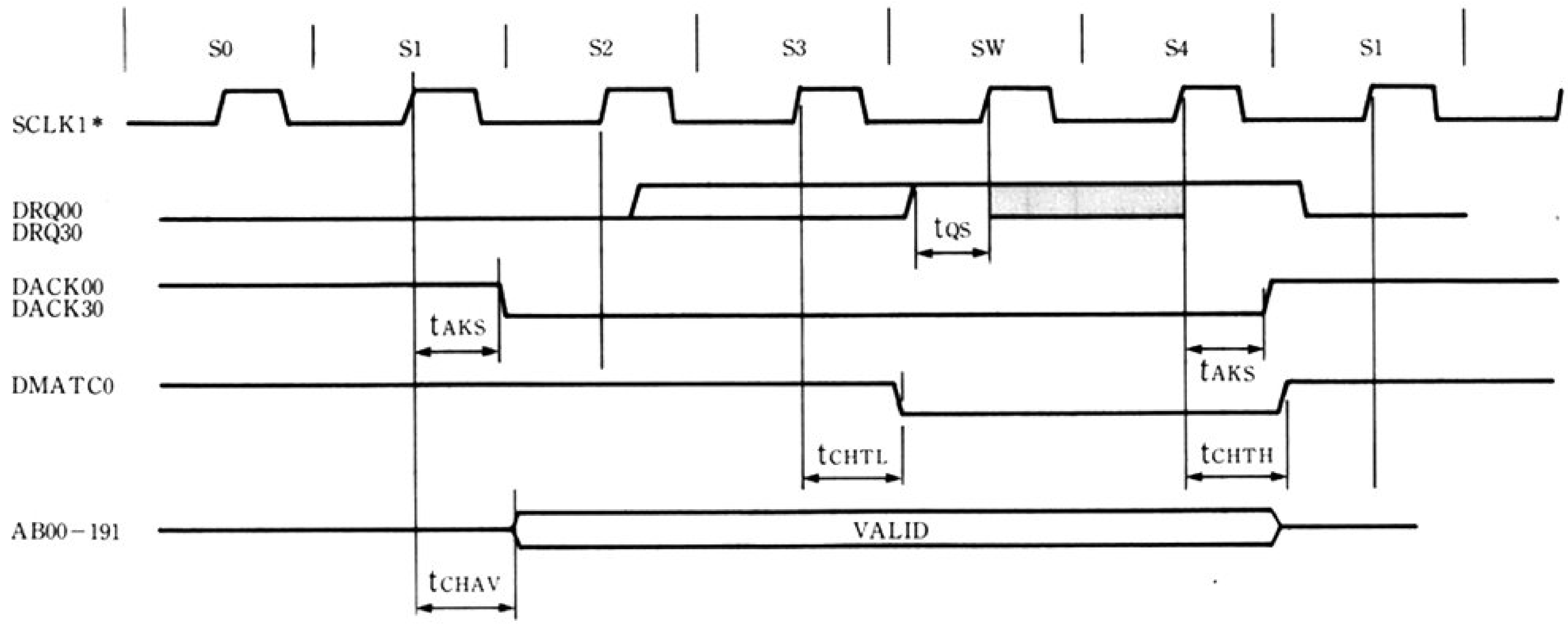


(4) DMA DRQ, DACK, DMATC0

a) 5MHz モード

*　DMAC 8237 のクロックは直接拡張バスからは見えない.

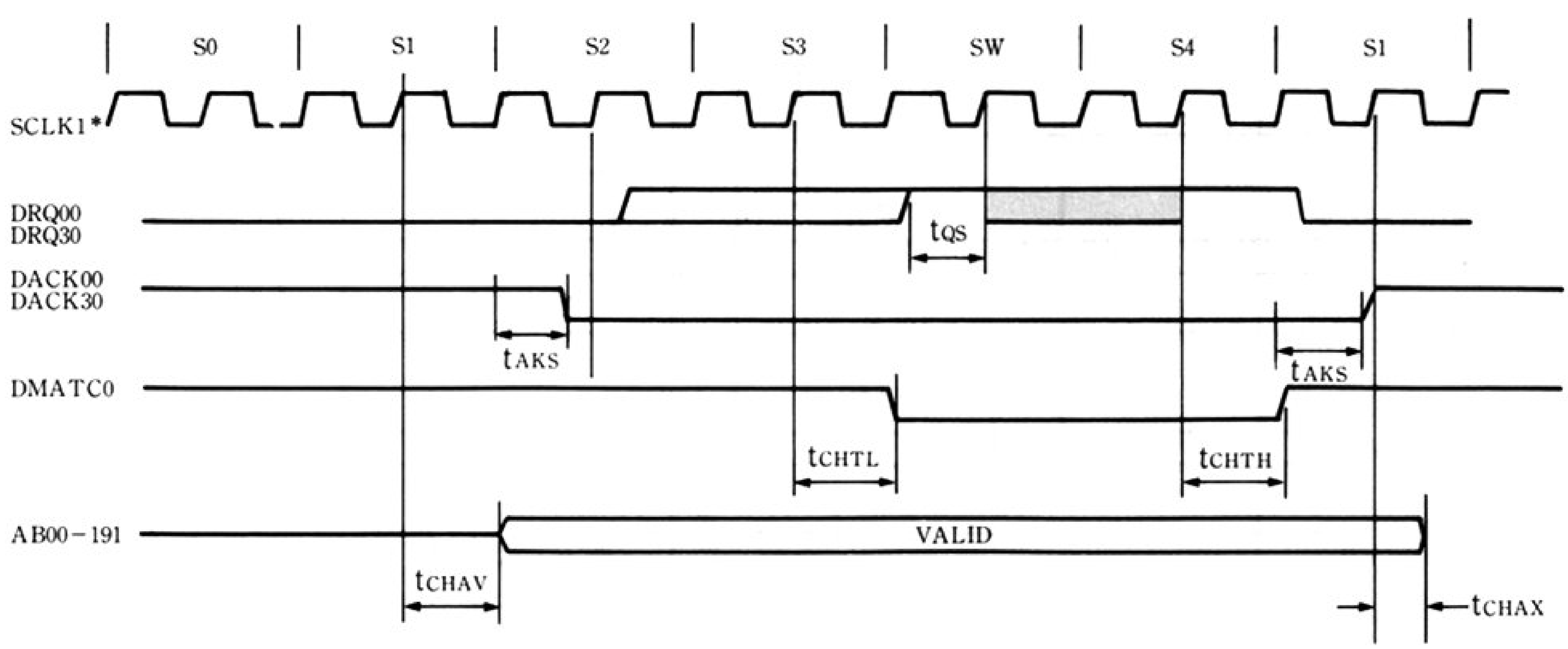
**　の領域で変化させてはいけない.



b) 8MHz モード／10MHz モード

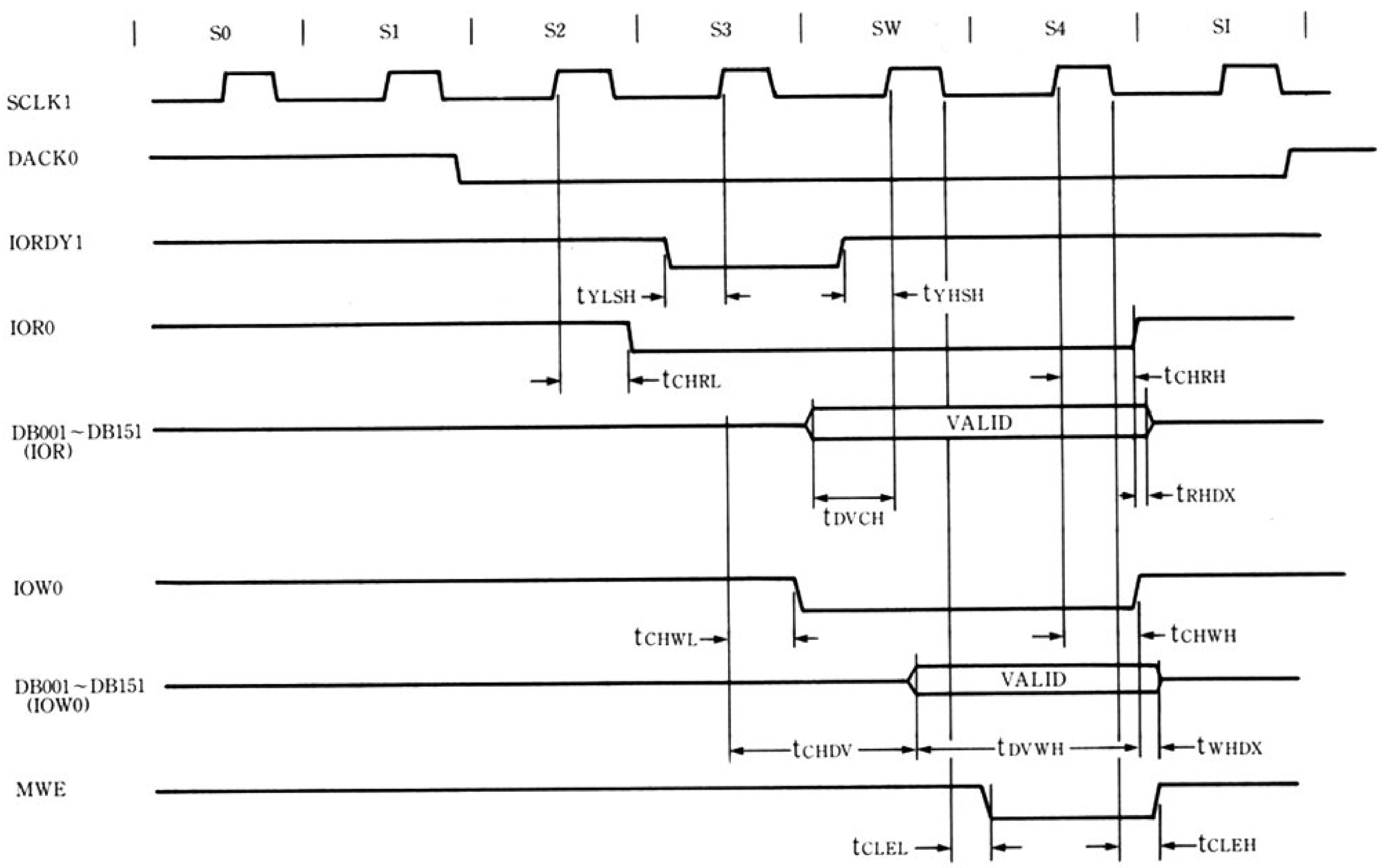
*　DMAC 8237 のクロックは直接拡張バスからは見えない.

**　の領域で変化させてはいけない.

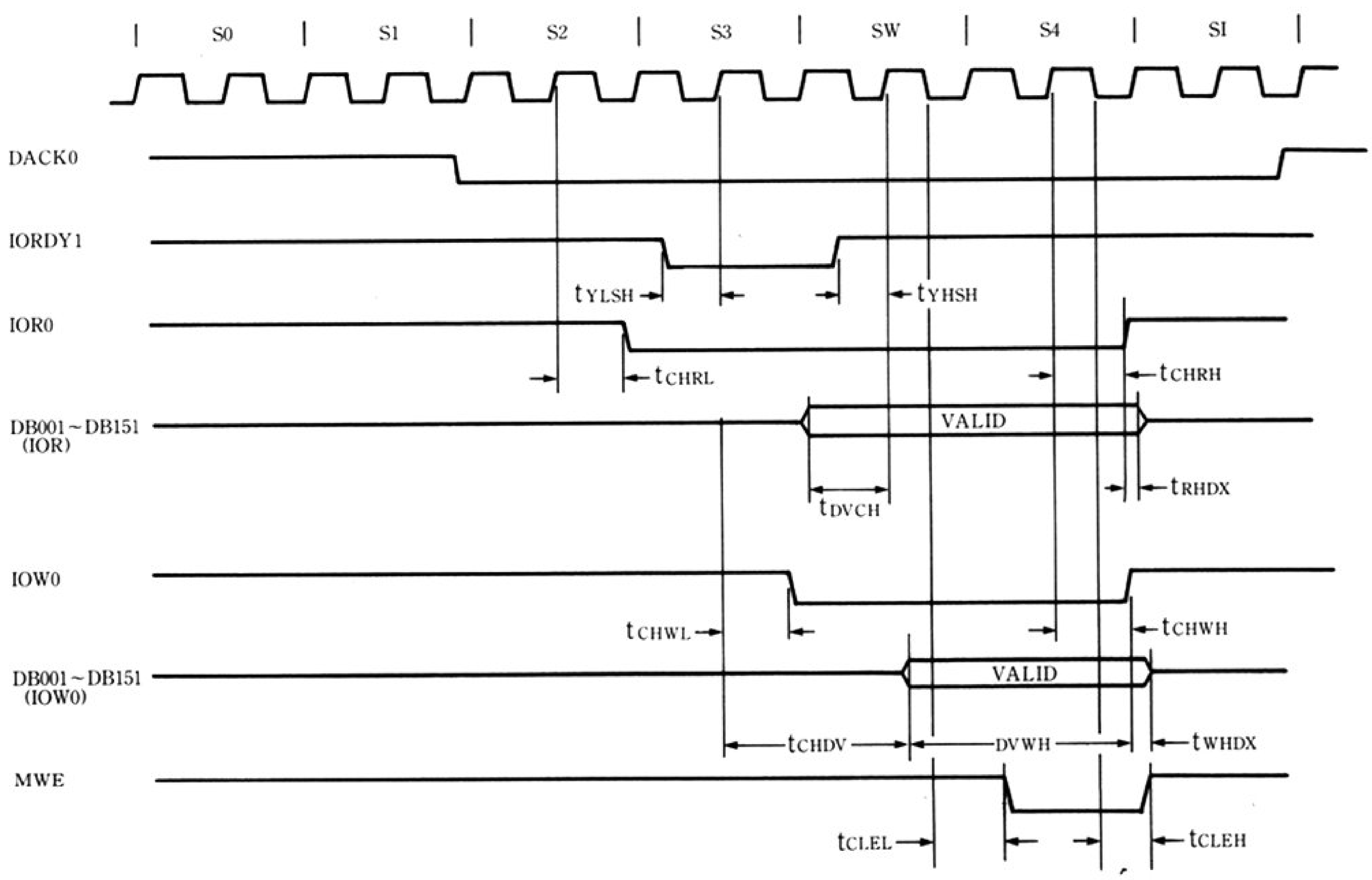


(5) DMA IOR/IOW Cycle

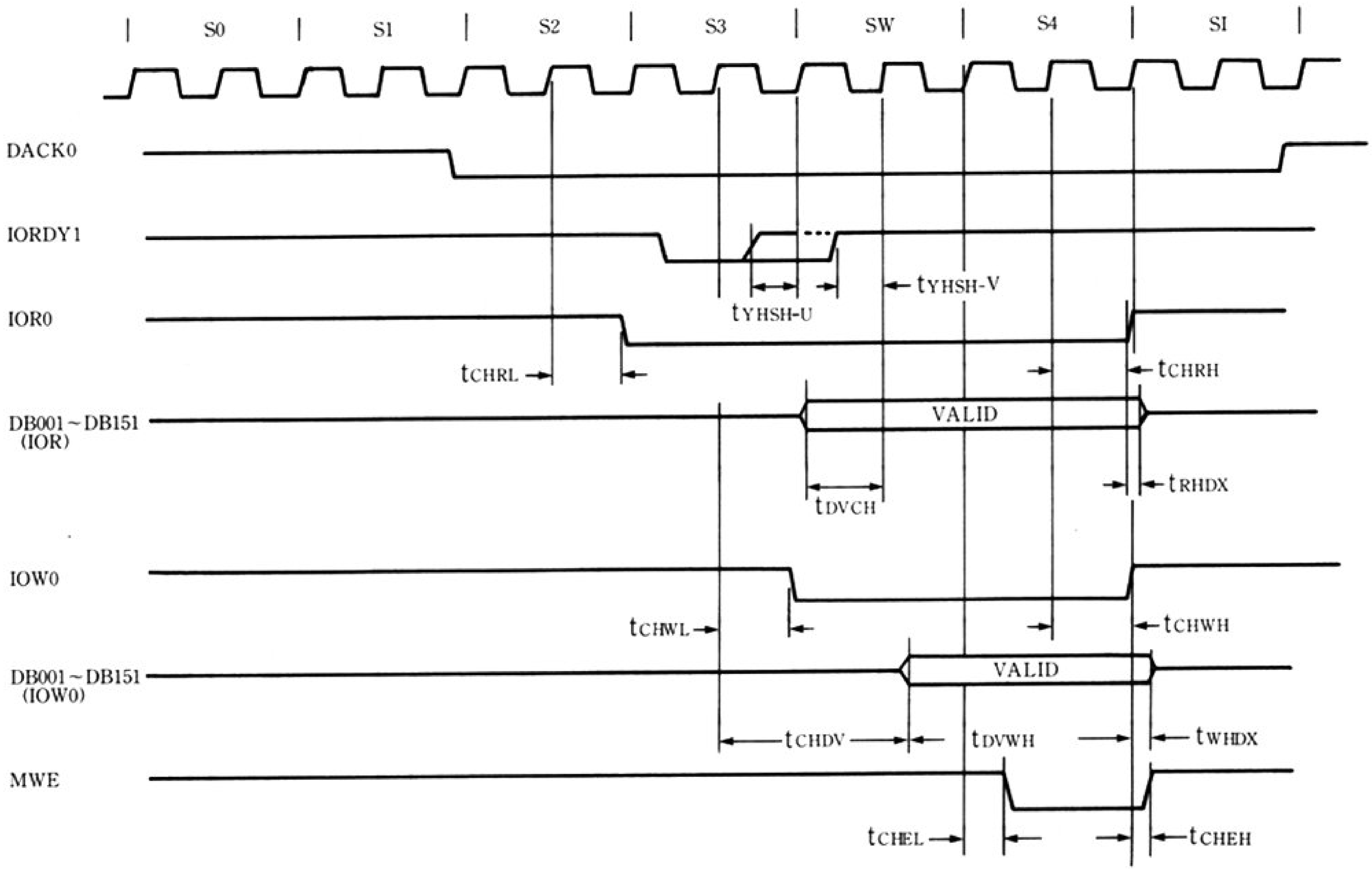
a) PC-9801/E/F/M 5MHz モード



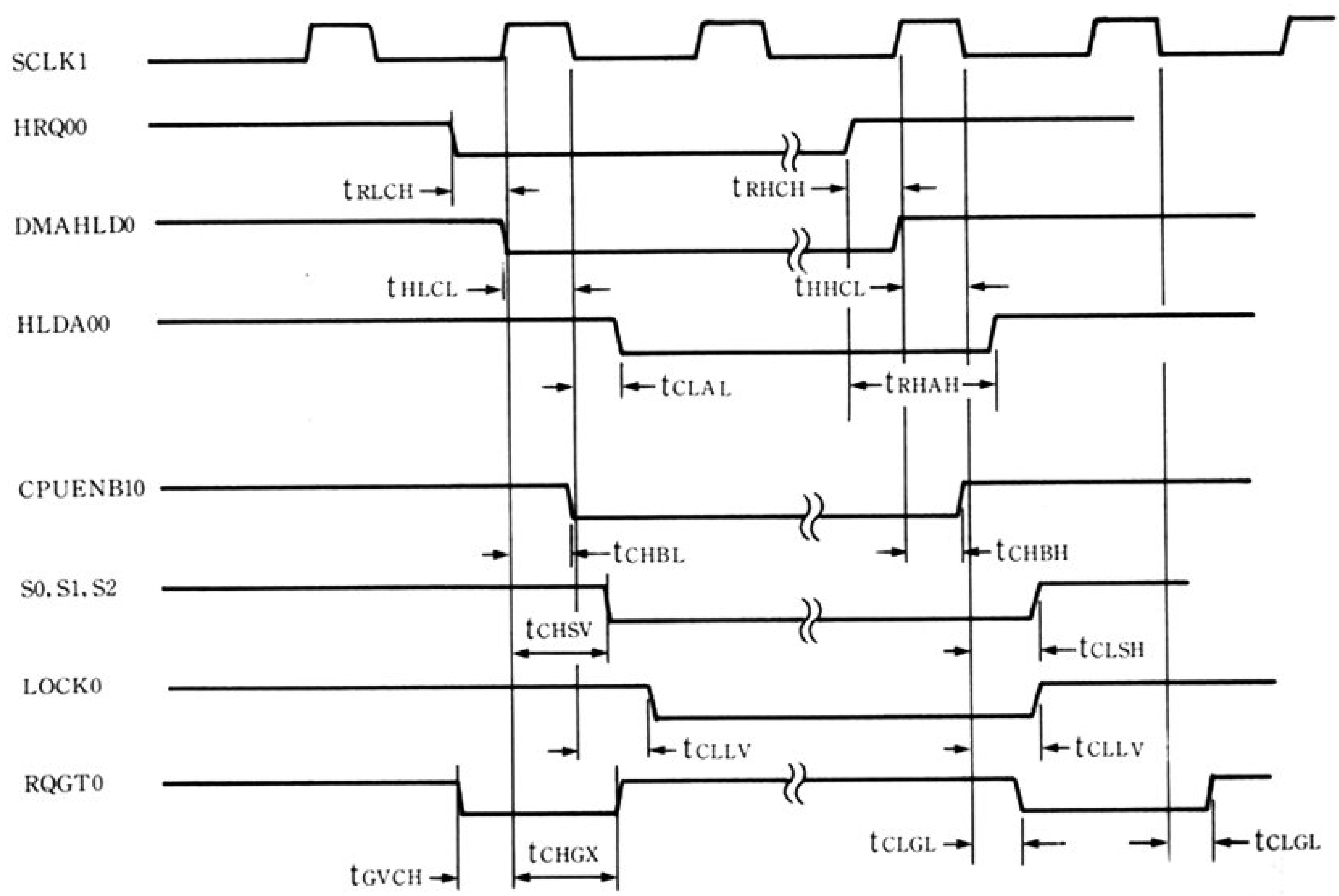
b) PC-9801/E/F/M 8MHz モード



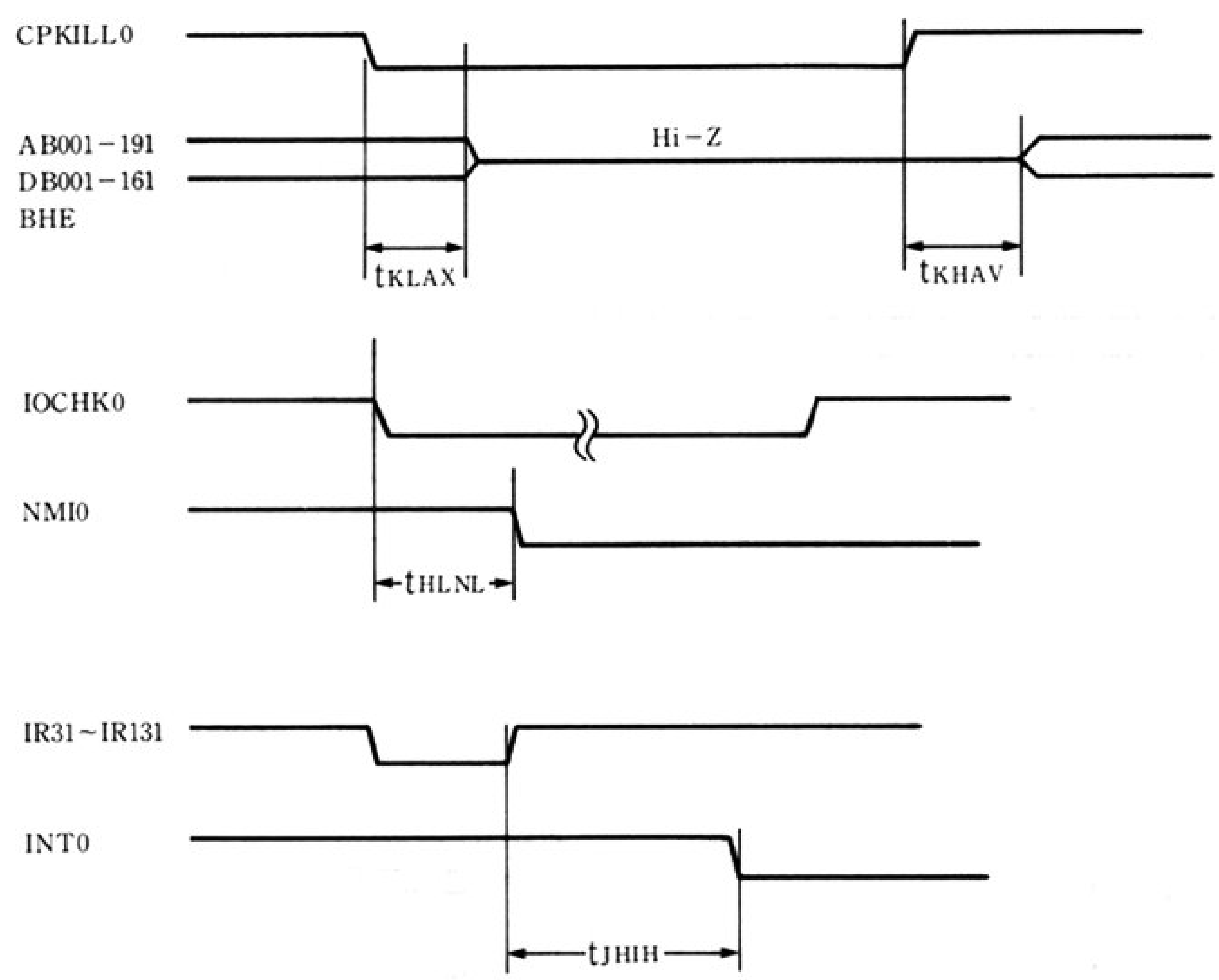
c）PC-9801U/UV/VF/VM 8MHzモード／10MHzモード



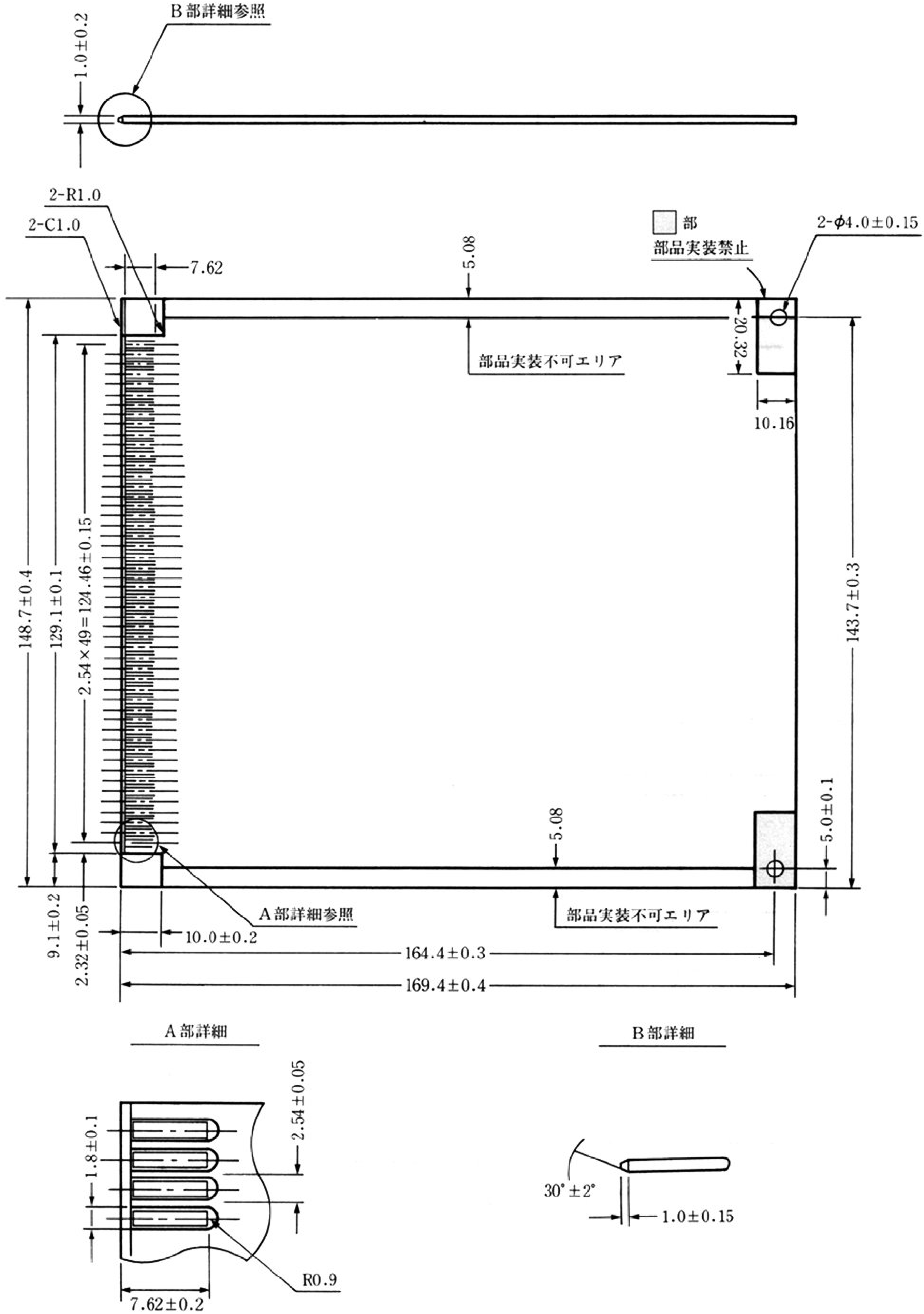
(6) HRQ00, DMAHLD0, HLDA00, CPUENB10, S0, S1, S2, LOCK0, RQGT0



(7) CPKILL0, IOCHK0, NMI0, IR31~IR131, INT0



1.5 ユニバーサルボード外形寸法



1.6 DMA転送能力

DMAチャンネルは3チャンネル用意されているが，これらのチャンネルは同時に動作できるとは限らない．複数のDMAチャンネルを動作させる際には，次の4つの項目について考慮しなければならない．

① 3チャンネル分の転送能力には限りがあるので，優先順位の低いDMAチャンネルの転送レートが低下する．

② 優先順位の低いDMAチャンネルの，一つのDMA転送から次のDMA転送までの時間が長くなる．

③ CPUのバスアクセスのうち，特にバスサイクルの長い場合(たとえばグラフィック チャージャをアクセスする場合)も，①項，②項の問題が発生する．

④ チャンネル1をメモリ リフレッシュに使用しているため，特にチャンネル0を使用する場合は上記①②③によりメモリ リフレッシュが不十分となり，プログラムの暴走につながる恐れがある．

以上を考慮すると，9800シリーズにおいては次の配慮が必要である．

a）ファイル系のDMA転送は同時に行わない(固定ディスク，1MBFD, 640KBFD)．

b）グラフィック チャージャに対するリピート命令によるアクセス中は,ファイル系のDMA転送を行わない．

第2章

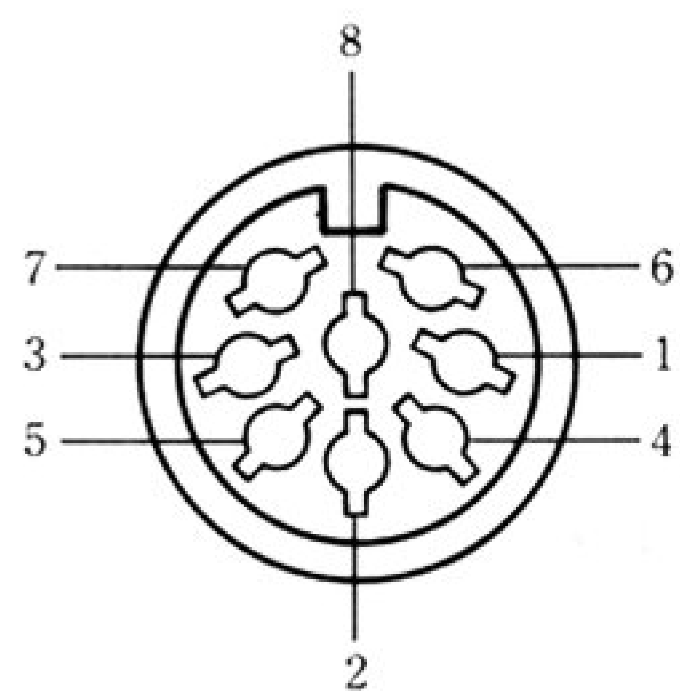
キーボードインターフェイス

2.1 インターフェイス信号とコネクタの形状

〈キーボード用コネクタ〉

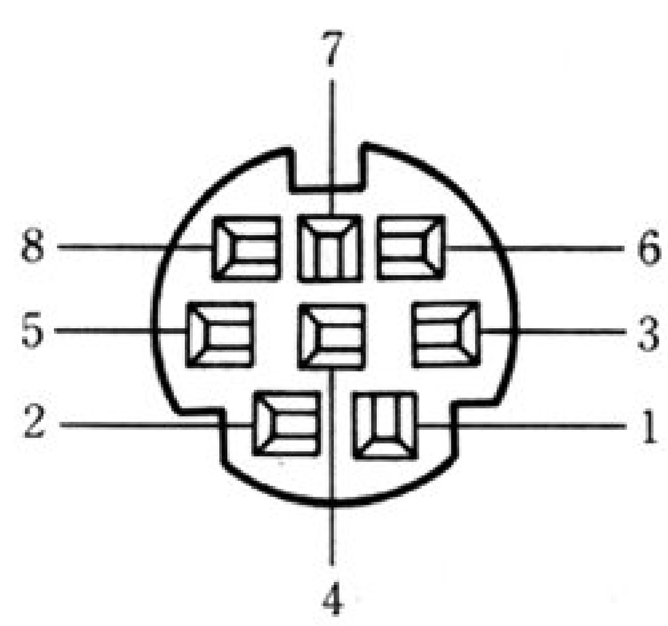
・PC-9801

端子番号	信号名	ピンコネクション
1	$\overline{\mathrm{RST}}$	
2	GND	
3	$\overline{\mathrm{RDY}}$	
4	RXD	
5	$\overline{\mathrm{RTY}}$	
6	NC	
7	NC	
8	+5V	



・PC-9801E/F/M/U/UV/VF/VM

端子番号	信号名	ピンコネクション
1	$\overline{\mathrm{RST}}$	
2	GND	
3	$\overline{\mathrm{RDY}}$	
4	RXD	
5	$\overline{\mathrm{RTY}}$	
6	NC	
7	NC	
8	+5V	



2.2 信号の機能

信号名 略号	信号方向 PC9800 ⟷ KB	機能
RXD	⟵	シリアルデータ
$\overline{RDY}$	⟶	コントローラ側のシリアルデータ引き取り可能，不可能状態を示す記号． $\overline{RDY}$＝0……引き取り可能状態 $\overline{RDY}$＝1……引き取り不可能状態 注：8251ACのRDバッファにCPUが引き取るべきデータがある時，$\overline{RDY}$＝1となる．CPUがデータを引き取り，新たに，8251ACのRDバッファにデータがセットされるまでの間，$\overline{RDY}$＝0となる．
$\overline{RTY}$	⟶	本信号により，KB側が直前に転送したシリアルデータを再度転送する． $\overline{RTY}$＝0で有効 注：8251ACに対するコマンドでセット，リセットする必要がある．$\overline{RTY}$信号を出すタイミングに注意すること．
$\overline{RST}$	⟶	本信号により，KBを初期状態にする． $\overline{RST}$＝0で有効 注：8251ACに対するコマンドでセット，リセットする必要がある．13μs以上$\overline{RST}$＝0にする必要がある．

2.3 キーボードの動作

① KBインターフェイスのDATAラインは，KBリセット後，18μs以上経過しないと確定しない．

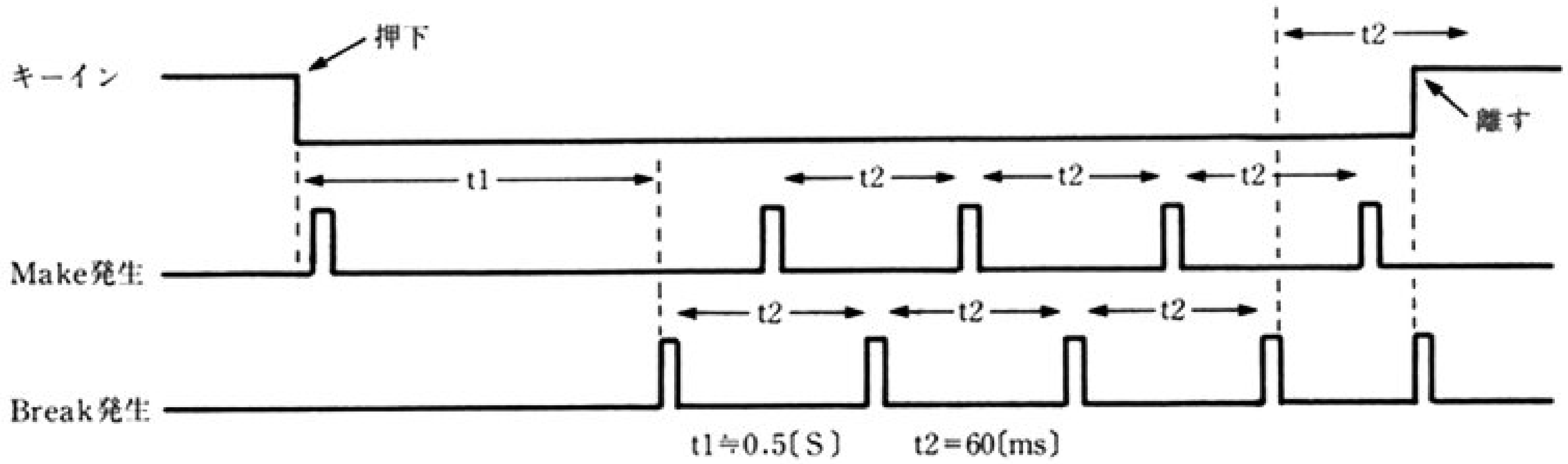
② KBはRST＝0で初期状態にセットされる．ただし，13μs以上RST＝0にする必要がある．

③ KBは，$\overline{RDY}$＝0の時，8251ACにシリアルデータを送信可能である．8251ACが，KBからの1キャラクタ分のデータをRDバッファに引き取ると，$\overline{RDY}$＝1となる．CPUが，8251ACから，1キャラクタ分のデータを引き取ると，$\overline{RDY}$＝0となる．KBは，この様な(RDY＝1→RDY＝0)シーケンスを認識した後に，次の1キャラクタ分のデータを，8251ACに転送して来る．
KBに対するコマンドのKBDE(KB送信ディスエーブル)をセットすることにより，$\overline{RDY}$＝1となり，KBからのデータ送信は禁止される．

④ KBは，$\overline{RDY}$＝0かつ次に示す条件の時，次の動作をする．

条件		動作
$\overline{RDY}$＝0	$\overline{RTY}$＝0	直前に転送したシリアルデータと同じデータを，再度転送する．
	$\overline{RTY}$＝1	新らしいシリアルデータを転送する．

⑤ キー入力時のリピート機能は，キーボード側が行う．キーが押下されて，Makeデータを発生した後，約0.5秒後までにそのキーが離されない場合，キーボードはそのキーのBreakデータとMakeデータを発生する．その後，キーが離されるまで，60msごとに1度，Break，Makeデータを発生する．60msたたないうちにキーが離された場合，Breakデータのみ発生される．

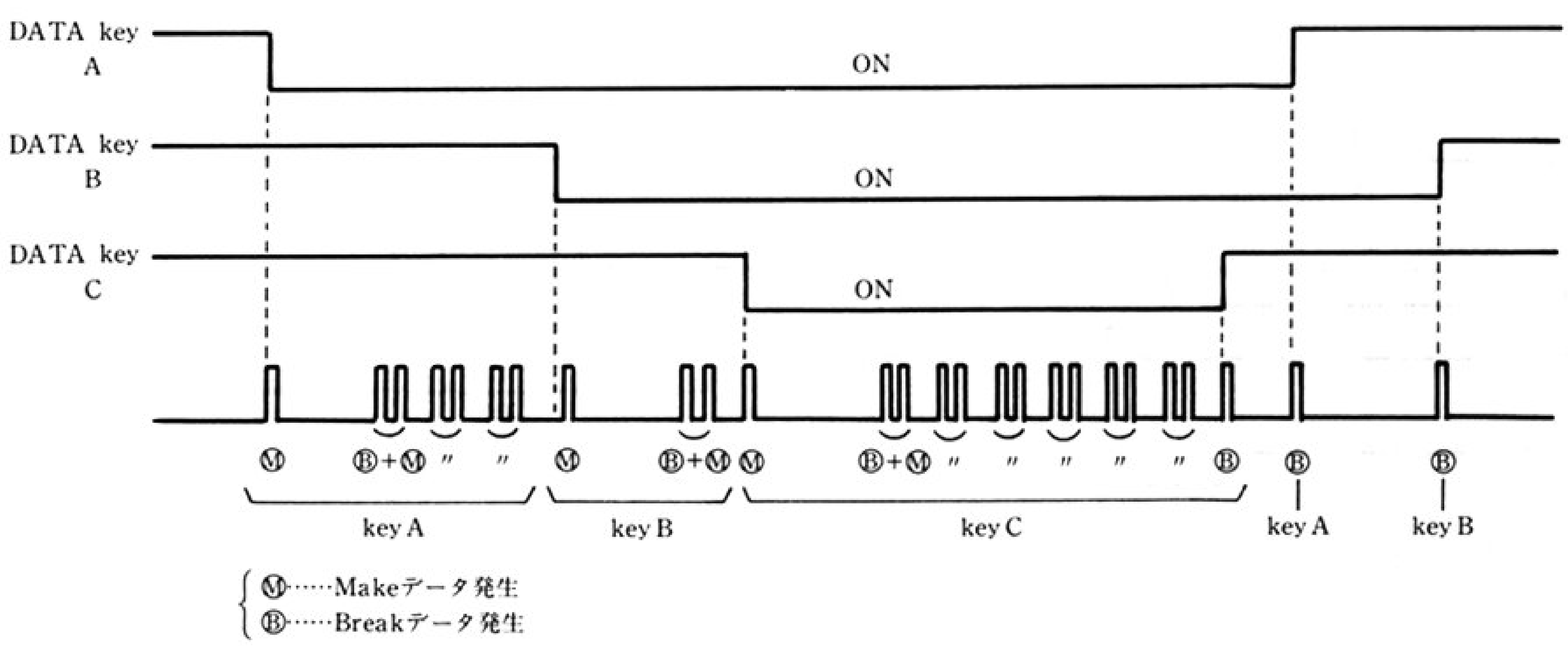


⑥ キー入力方式およびMake，Breakデータ，発生タイミング

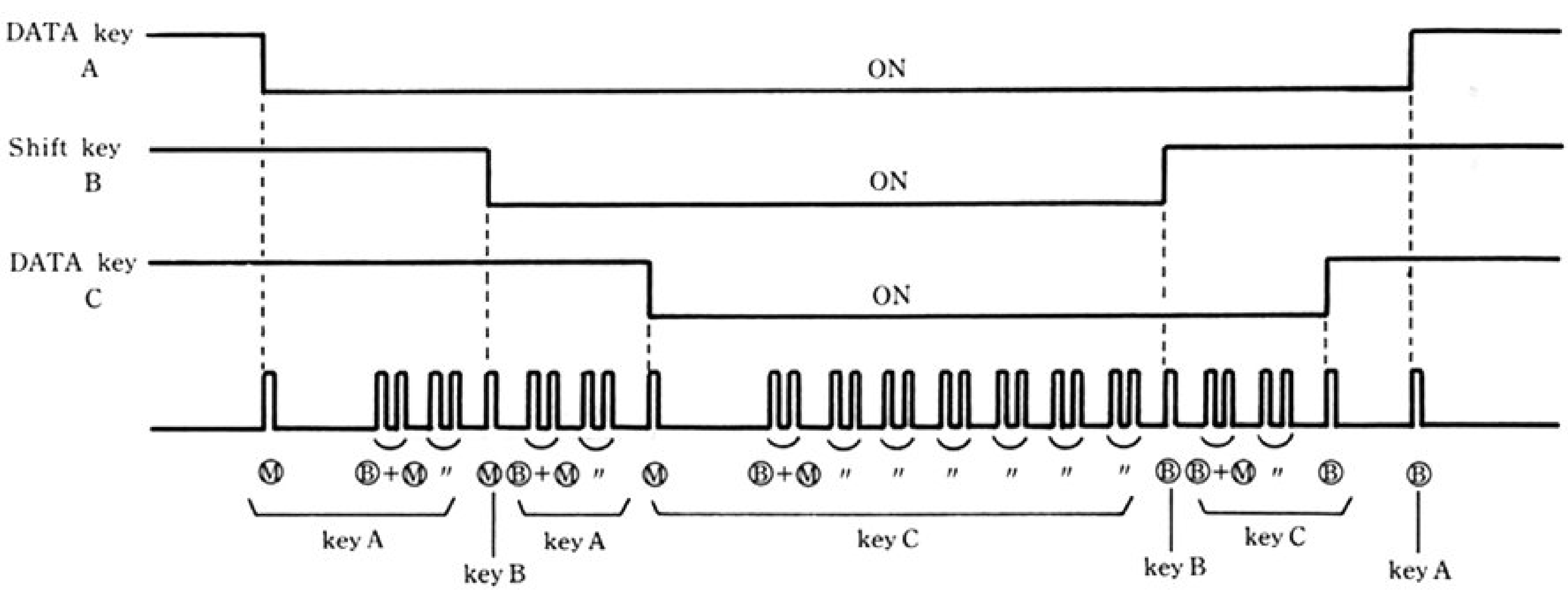
キー入力方式は，Nキーロールオーバーとする．

キー押下とMake，Break発生のタイミングは次に示すようになる．

例1



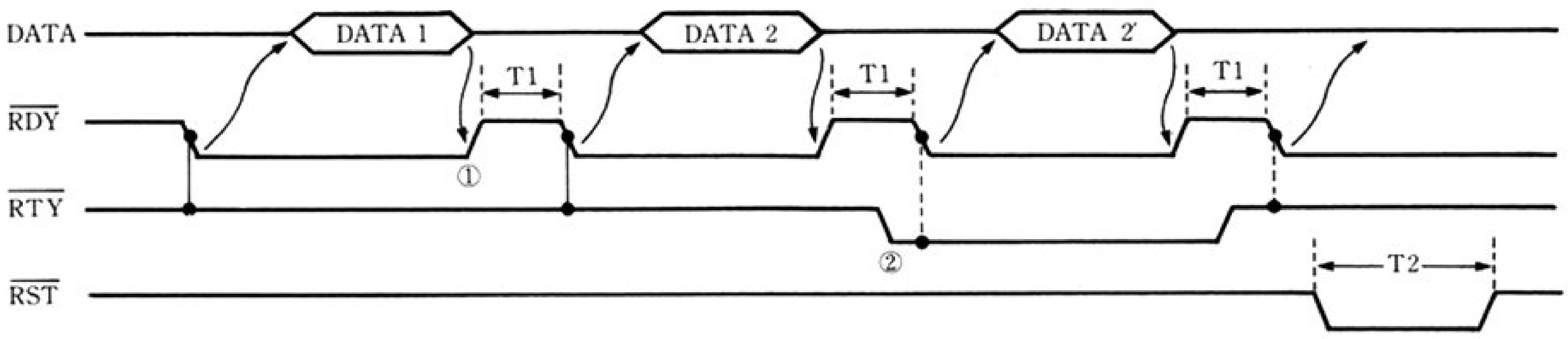
例2



注1：リピートの対象は，より後に押されたKeyに移る．ただし，後に押されたKeyがリピート対象外のKeyの場合は，リピートの対象は移動しない．

注2：リピート対象キーが離されると，新たにリピート対象キーが押されるまで，リピートは発生しない．

2.4 転送タイミングチャート

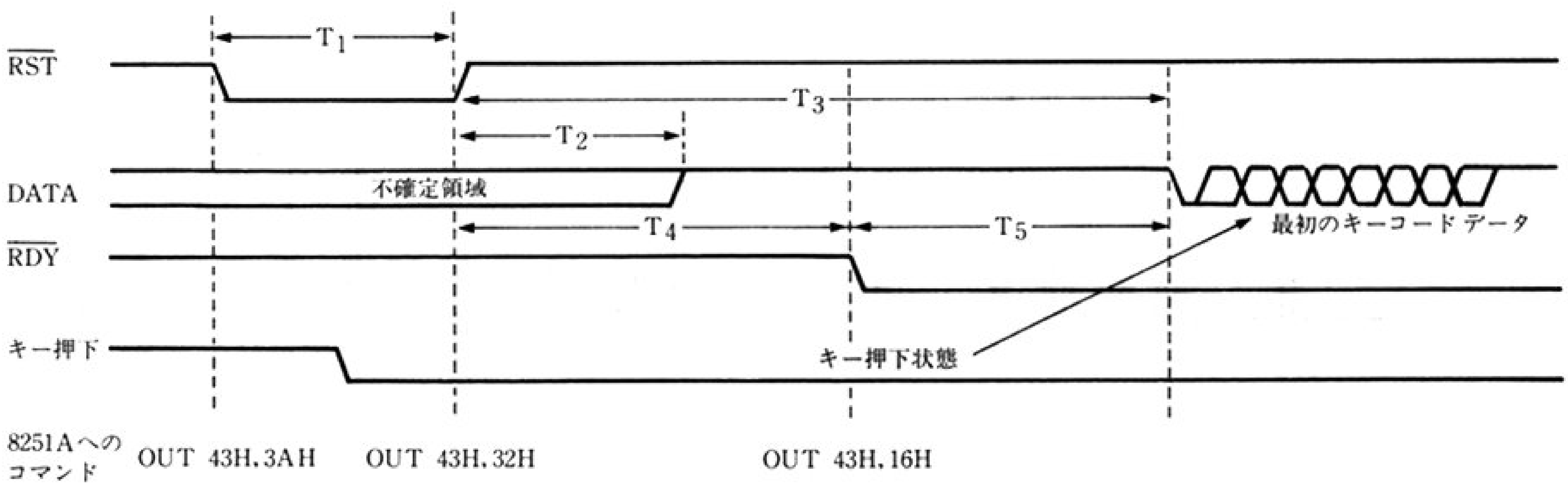


① KBインターフェイス部の8251Aに，1バイト分のデータがロードされると，$\overline{RDY}$が立ち上がる．$\overline{RDY}$の立ち上がりで，CPUに対して割り込みを発生する．
② CPUは，割り込みによって，まずデータ転送の異常の有無を確認するためにステータスを引きとりに行く．ステータスに異常があった場合，$\overline{RTY}=0$にセットした後，データを8251Aから引き取る．8251Aからデータ引き取りを行うことによって，$\overline{RDY}$が立ち下がるので，データが正しくなくても，引き取る必要がある．ステータスに異常がなかった場合は，$\overline{RTY}=1$にするコマンドをセットした後，データを8251Aから引き取る．

	Min	Max
T_1	15μs	——
T_2	13μs	——

注）$\overline{RTY}$，$\overline{RST}$は8251Aに対するコマンドによって，セット，リセットされる．
CPUへの割り込みが発生してから，8251Aのデータを引き取るまでの時間は，15μS以上必要となる（KBに対する$\overline{RDY}=1$のパルス幅は15μS以上となる）．

2.5 リセット後のタイミングチャート



- リセット後T_2の間，DATAラインは不確定なので，8251Aに対する受信のイネーブル（RXE＝1）は，リセット後，T_2以上経過した後に行うこと．さもないと，8251Aがキーインデータ以外のものを受信する可能性がある．
- キーボードに対する送信イネーブル（KBDE＝0）は，リセット後，T_2以上経過した後に行うこと．
- KBDB＝0セット後，最初のデータがKBから送られてくるまでにRXE＝1になっていなければならない．
8251Aが1度でもデータを取りこぼすと，KBはストールする．したがって，RXE＝1，KBDE＝0セットを同時に行うか，RXE＝1セット後KBDE＝0セットすること．

	Min	Max
T_1	13μs	——
T_2	——	18μs

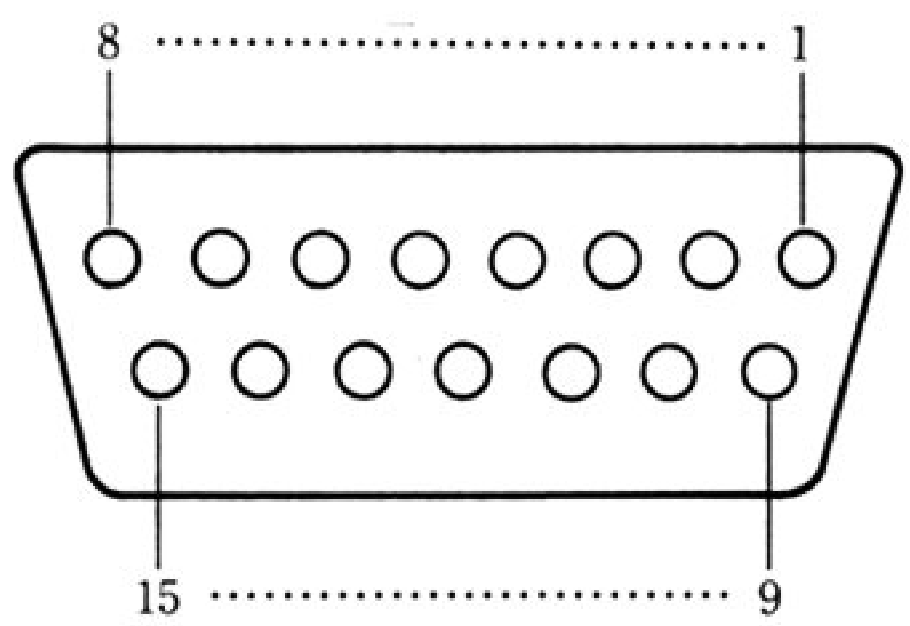
	T_3	T_5
$T_2<T_4<12.5$ms の場合	Min 13ms, Max 16ms	T_3-T_4
12.5ms$\leqq T_4$ の場合	T_4+T_5	Min 100μs, Max 3.5ms

第3章

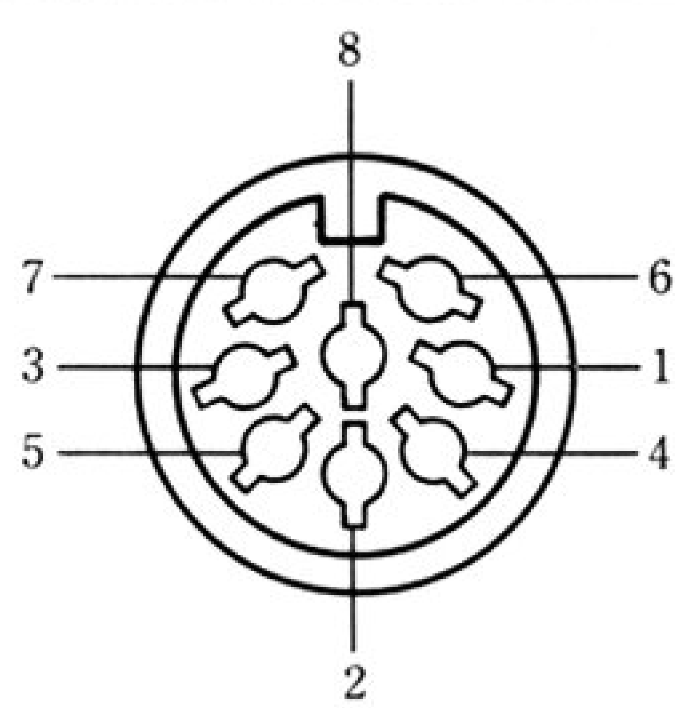
CRTインターフェイス

3.1 インターフェイス信号とコネクタの形状

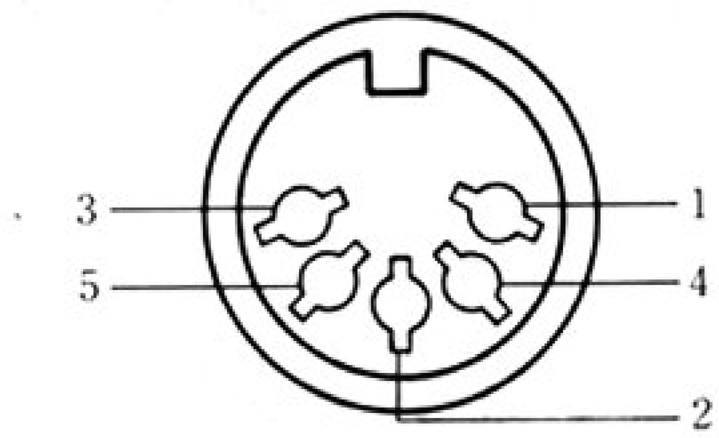
(1) アナログRGBディスプレイ用コネクタ

端子番号	信号名	ピンコネクション
1	AR	
2	GND	
3	AG	
4	GND	
5	AB	
6	GND	
7	YS	
8	GND	
9	SYNC	
10	AUDOL	
11	AUDOR	
12	GND	
13	AV	
14	$\overline{\text{HSYNC}}$	
15	$\overline{\text{VSYNC}}$	

(2) デジタルRGBディスプレイ用コネクタ

端子番号	信号名	ピンコネクション
1	+12V	
2	GND	
3	CLOCK	
4	$\overline{\text{HSYNC}}$	
5	$\overline{\text{VSYNC}}$	
6	R	
7	G	
8	B	

(3) モノクロディスプレイ用コネクタ

端子番号	信号名	ピンコネクション
1	+12V	
2	GND	
3	VIDEO	
4	NC	
5	LPEN	

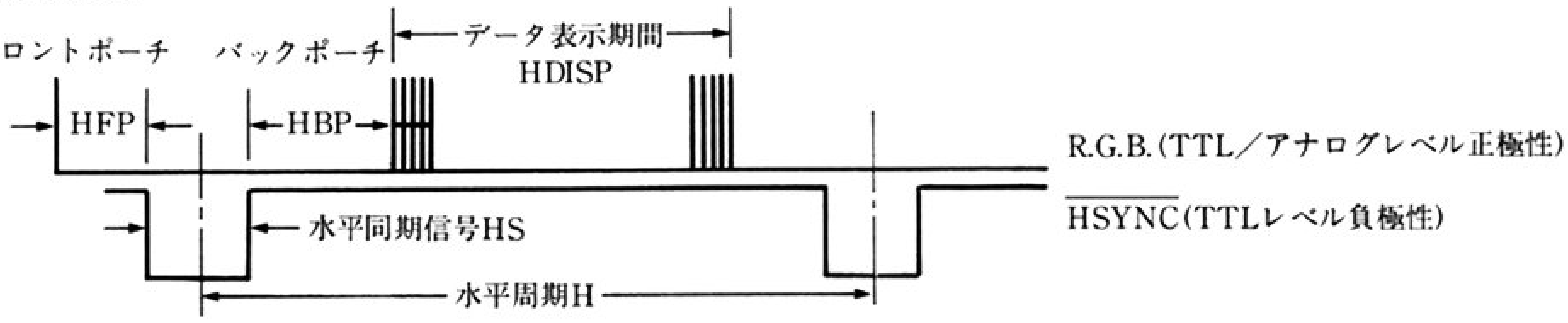
3.2 信号の機能

信号名	方向 PC9800 ←→ CRT	機能
$\overline{\text{HSYNC}}$	⟶	カラーディスプレイ用の水平同期信号
$\overline{\text{VSYNC}}$	⟶	カラーディスプレイ用の垂直同期信号
R	⟶	カラーディスプレイの赤の映像信号
G	⟶	カラーディスプレイの緑の映像信号
B	⟶	カラーディスプレイの青の映像信号
CLOCK	⟶	14.318MHzのクロック出力
VIDEO	⟶	モノクロディスプレイのコンポジット映像信号 水平，垂直同期信号が含まれている
LPEN	⟵	ライトペンの入力信号
AR	⟶	アナログRGBディスプレイの赤の映像信号
AG	⟶	〃　緑　〃
AB	⟶	〃　青　〃
YS	⟶	ハイレベル出力
SYNC	⟶	複合同期信号
AUDIOL	⟶	音声信号
AUDIOR	⟶	音声信号
AV	⟶	映像・音声信号群の切換信号

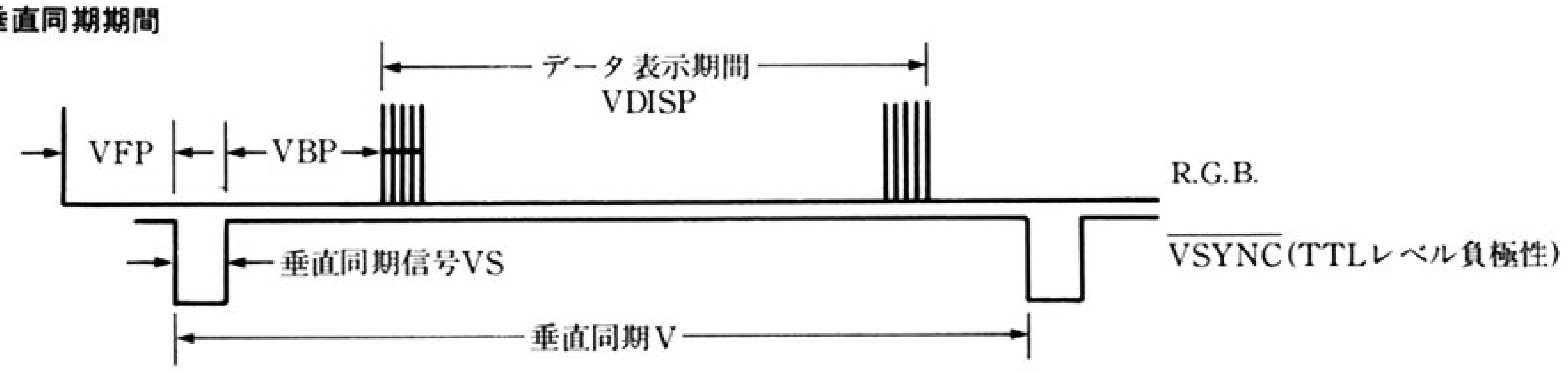
3.3 出力信号とタイミングチャート

(1) カラーディスプレイ(アナログRGB，デジタルRGB)

水平同期期間

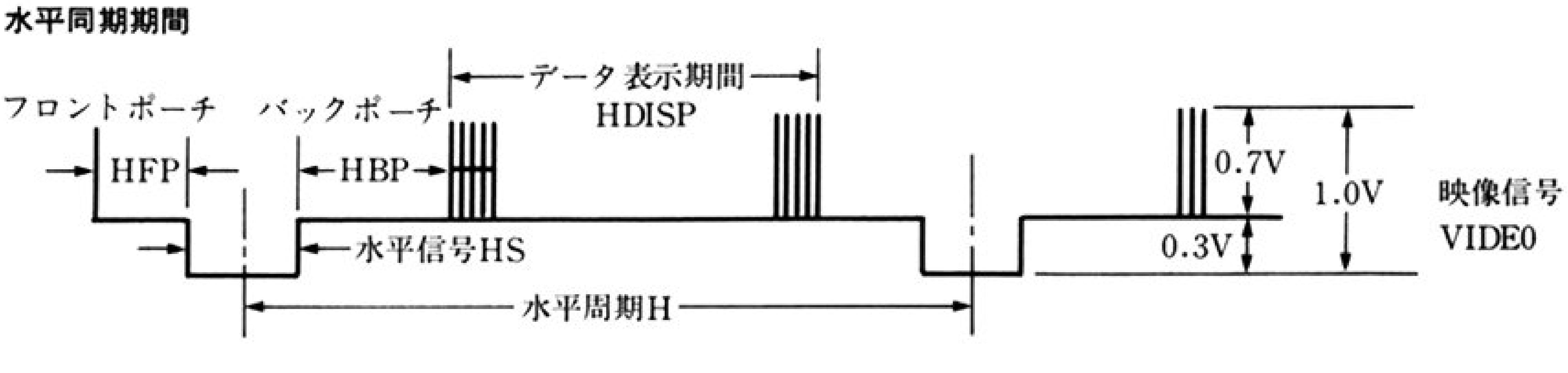


垂直同期期間



(2) モノクロディスプレイ

水平同期期間



垂直同期期間

ディスプレイタイプ ＼ タイミング	専用高解像度ディスプレイ	標準ディスプレイ
H	40.28μs	62.58μs
HDISP	30.4μs	44.70μs
HFP	3.04μs	4.47μs
HS	3.04μs	4.47μs
HBP	3.8μs	8.94μs
V	17.72ms(440H)	16.33ms(261H)
VDISP	16.11ms(400H)	12.52ms(200H)
VFP	0.28ms(7 H)	0.94ms(15H)
VS	0.32ms(8 H)	0.50ms(8 H)
VBP	1.01ms(25H)	2.38ms(38H)

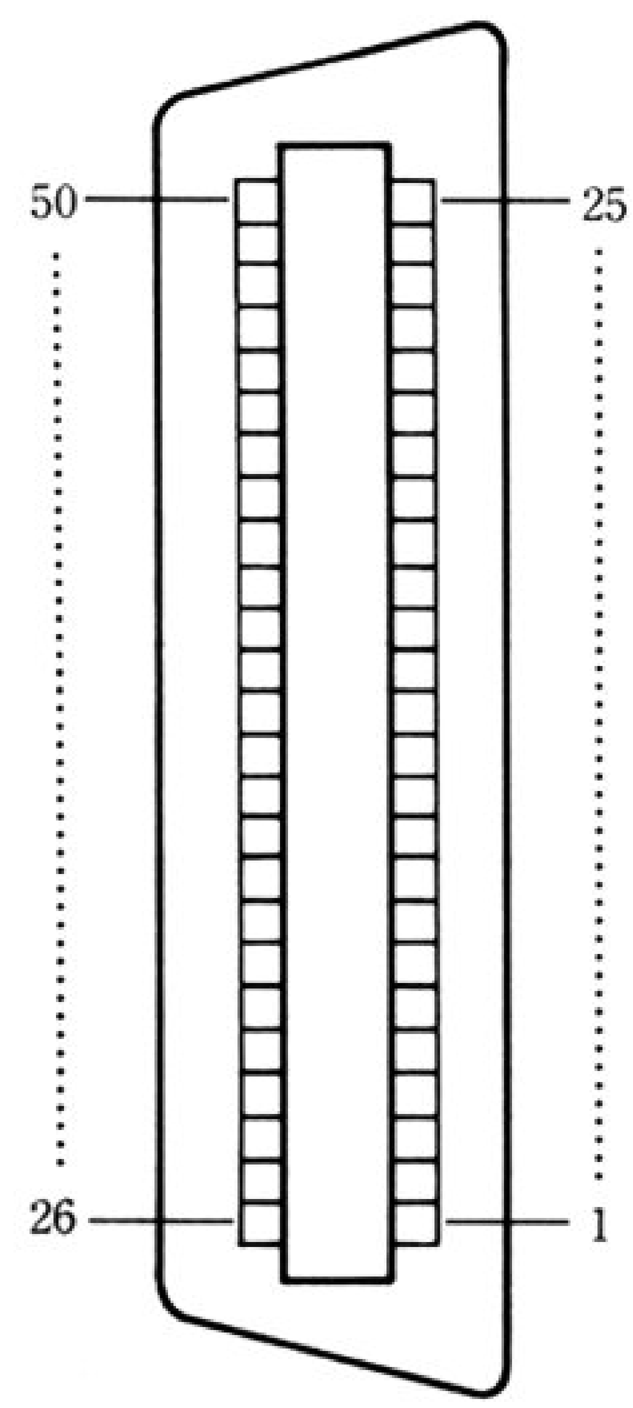
注：モノクロ，カラーCRTでのタイムチャートに変化はない.

第4章

フロッピーディスクインターフェイス

4.1 1MBFDインターフェイス

4.1.1 インターフェイス信号とコネクタの形状

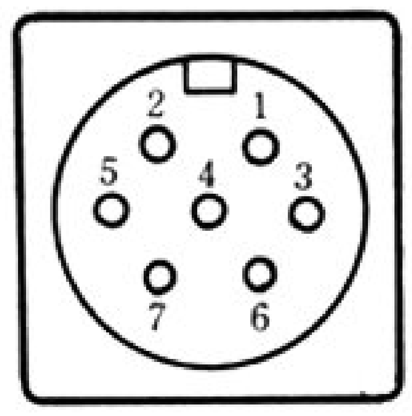
端子番号	信号名	端子番号	信号名	ピンコネクション
1	WID	26	GND	
2	MFM	27	GND	
3	RDT	28	GND	
4	PRT	29	GND	
5	TK0	30	GND	
6	WGT	31	GND	
7	WDT	32	GND	
8	STP	33	GND	
9	DIR	34	GND	
10	DS4	35	GND	
11	DS3	36	GND	
12	DS2	37	GND	
13	DS1	38	GND	
14	SYC	39	GND	
15	RDY	40	GND	
16	IDX	41	GND	
17	HLD	42	GND	
18	NC	43	GND	
19	SSL	44	GND	
20	NC	45	GND	
21	TSD	46	GND	
22	NC	47	GND	
23	FUS	48	GND	
24	FLR	49	GND	
25	LWC	50	GND	

4.1.2 信号の機能

信号名	方向 PC9800 ←→ FD	機能
WID (Window)	←	VFO回路から出力されるデータとクロックの弁別を行う．本信号とRDT信号の位相合わせは μPD765A で行う．
MFM (MFM Mode)	→	MFM記録方式のデータの読み出し，書き込みを行うことを指定する（アクティブレベルはLow）．
RDT (Read Data)	←	媒体から読み出したデータ信号．VFO回路によってWID信号と同期した信号でなければならない．
PRT (Write Protect)	←	媒体への書き込みが禁止状態であることを示す（アクティブレベルはLow）．
TK0 (Trcck 00)	←	ヘッドが00トラック上にあることを示す．
WGT (Write Gate)	→	Lowレベルの時媒体への書き込みを，Highレベルの時媒体からの読み出しを指示する．
WDT (Write Data)	→	媒体に書き込むデータを供給するパルス信号．
STP (Step)	→	DIR信号により指定した方向へRead/Writeヘッドを移動させるパルス信号．
DIR (Direction Select)	→	Read/Writeヘッドの移動方向を指定する．本信号がHighレベルの時外周トラック方向，Lowレベルの時内周トラック方向を指定する．
DS1～4 (Drive Select 1～4)	→	デバイスを選択する．DS1～4の内いずれか1つをLowレベルにすることにより，対応するデバイスが選択され，その他の入出力信号線が有効となる．
SYC (VFO Sync)	→	VFOの動作モードを指定する．本記号がLowレベルの時，媒体の読み出しデータへの同期動作を指示する．非読み出し時はHighレベルとする．
RDY (Ready)	←	デバイスが動作可能状態であることを示す（アクティブレベルはLow）．
IDX (Index)	←	媒体上の起点を示す．媒体が1回転するごとに1回出力するパルス信号である．
HLD (Head Load)	→	媒体面にRead/Writeヘッドをロードすることを指定する（アクティブレベルはLow）．
SSL (Side Select)	→	書き込み／読み出しに使用する媒体面を選択する．Highレベルの時は媒体の〝0″面側のヘッドを選択し，Lowレベルの時は媒体の〝1″面側のヘッドを選択する．
TSD (Two Sided)	←	装着されている媒体の種類を示す．両面媒体が装着されている時はLowレベル，片面媒体が装着されている時はHighレベルとなる．
FUS (File Unsafe)	←	デバイスが動作異常となる条件が発生したことを示す（アクティブレベルはLow）．
FLR (File Unsafe Reset)	→	File Unsafe状態をリセットすることを指定する（アクティブレベルはLow）．

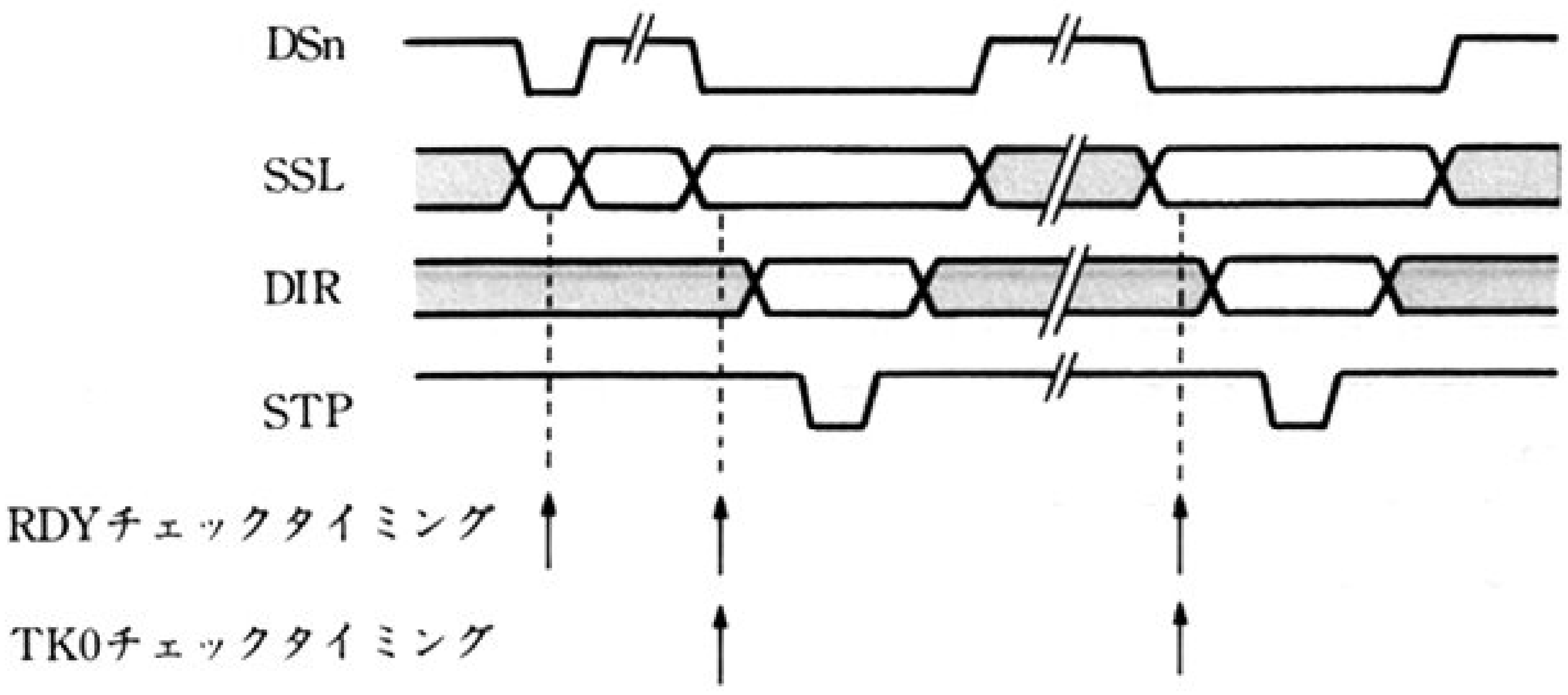
信号名	方向 PC9800 ←→ FD	機能
LWC (Low Write Current)	―→	媒体の内外周の電磁気特性の相違を補償するため，書き込み時磁気ヘッドの書き込み電流を切換えることを指定する．外周シリンダ(0～42)では High レベル，内周シリンダ(43～76)では Low レベルとなる．
NC (No Connection)		未使用
GND	――	Ground

DC電源用コネクタ(PC-9801のみ)

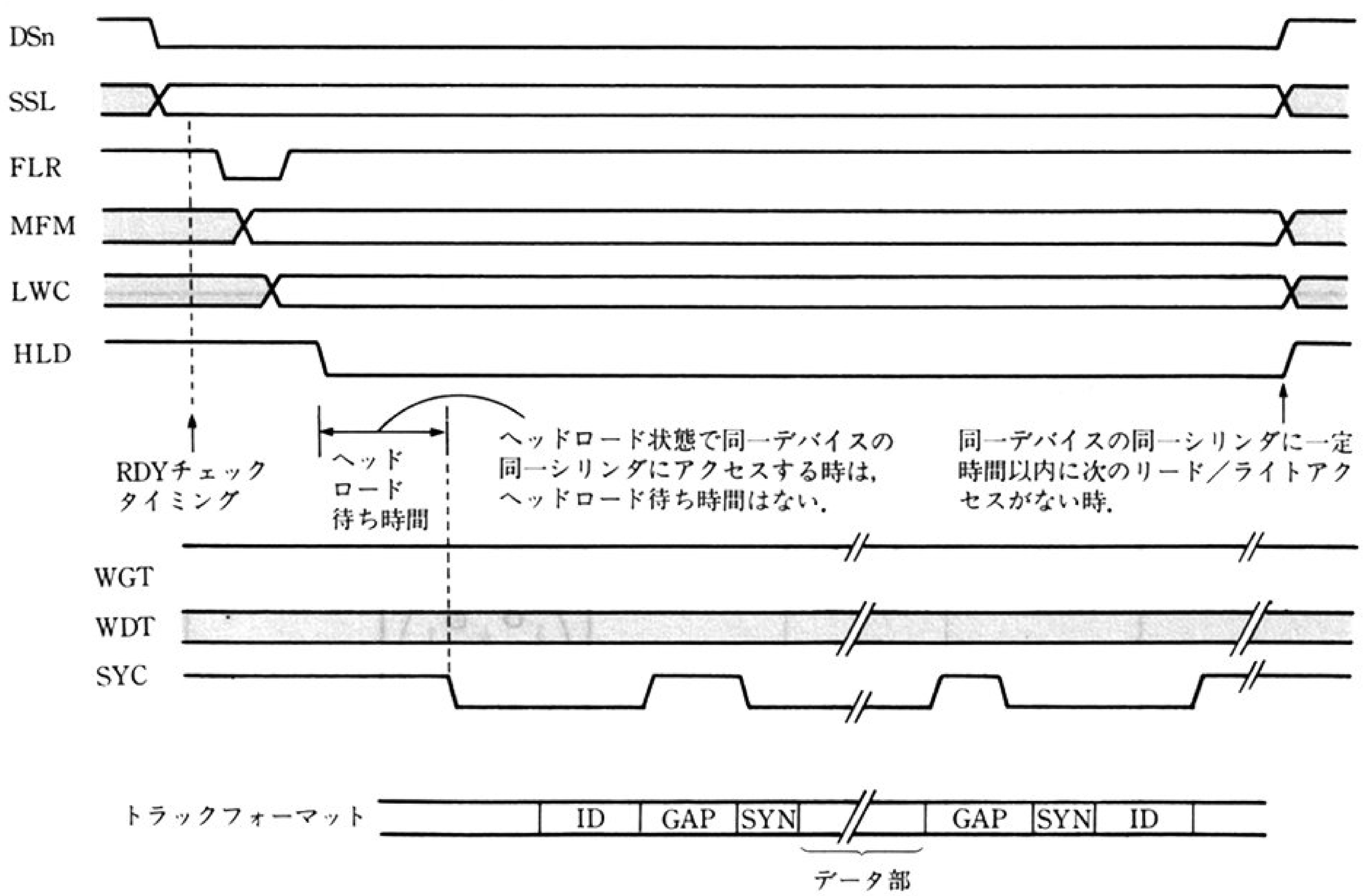
端子番号	信号名	ピンコネクション
1	GND	
2	GND	
3	＋5V	
4	－5V	
5	＋24V	
6	FG	
7	NC	

4.1.3 タイミングチャート

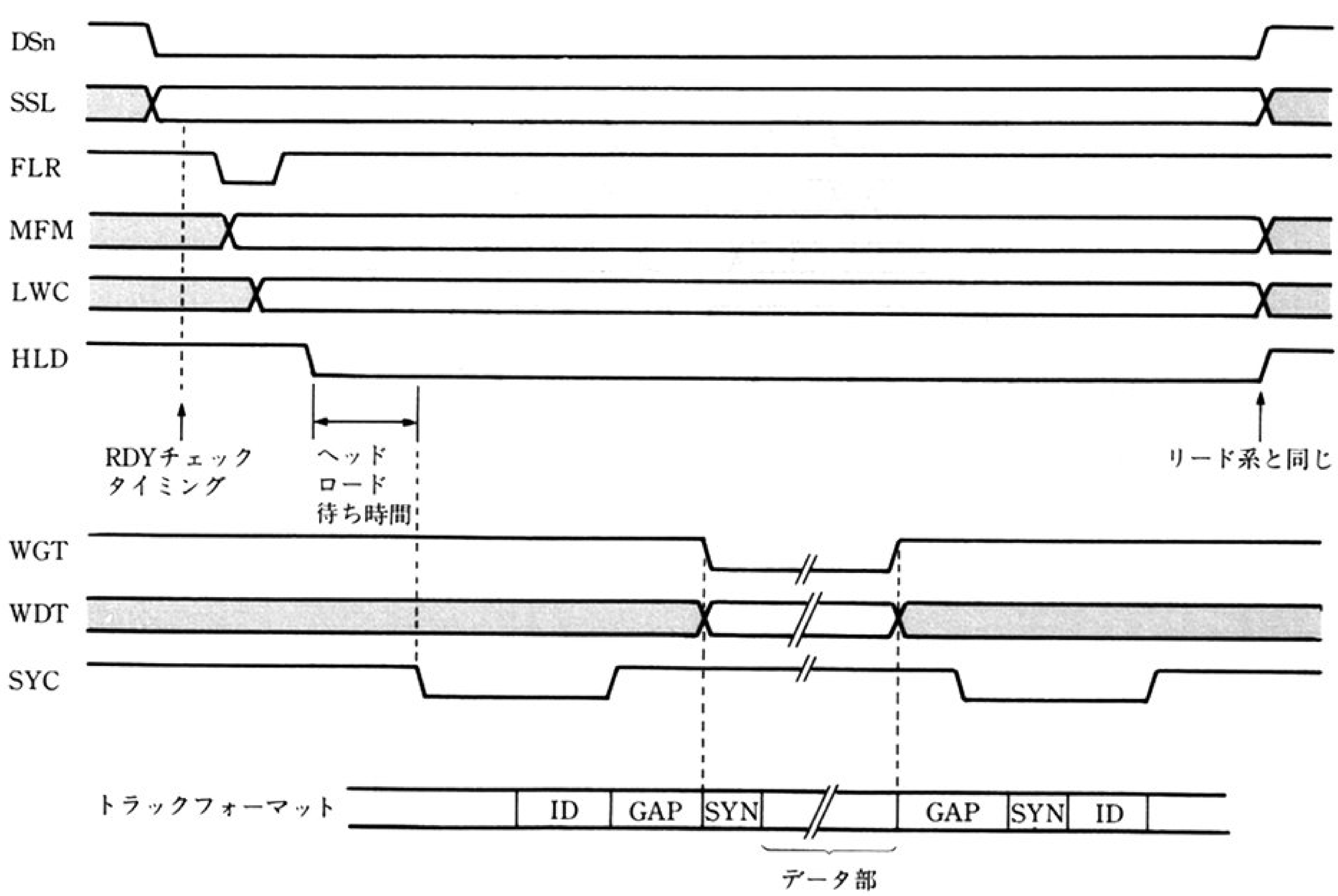
(1) シーク系タイミング



(2) リードデータ系タイミング

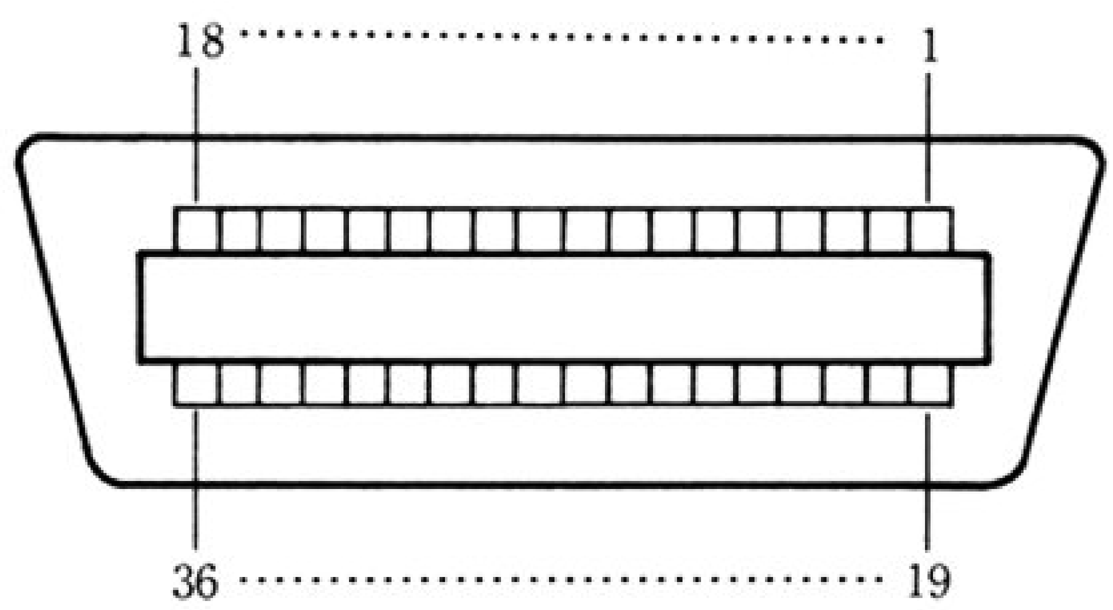


(3) ライトデータ系タイミング



4.2　640KBFDインターフェイス

4.2.1インターフェイス信号とコネクタの形状

端子番号	信号名	端子番号	信号名	ピンコネクション
1	GND	19	NC	
2	GND	20	HLD	
3	GND	21	DS4	
4	GND	22	IDX	
5	GND	23	DS1	
6	GND	24	DS2	
7	GND	25	DS3	
8	GND	26	MTR	
9	GND	27	DIR	
10	GND	28	STP	
11	GND	29	WDT	
12	GND	30	WGT	
13	GND	31	TK0	
14	GND	32	PRT	
15	GND	33	RDT	
16	GND	34	SSL	
17	GND	35	RDY	
18	NC	36	NC	

4.2.2 信号の機能

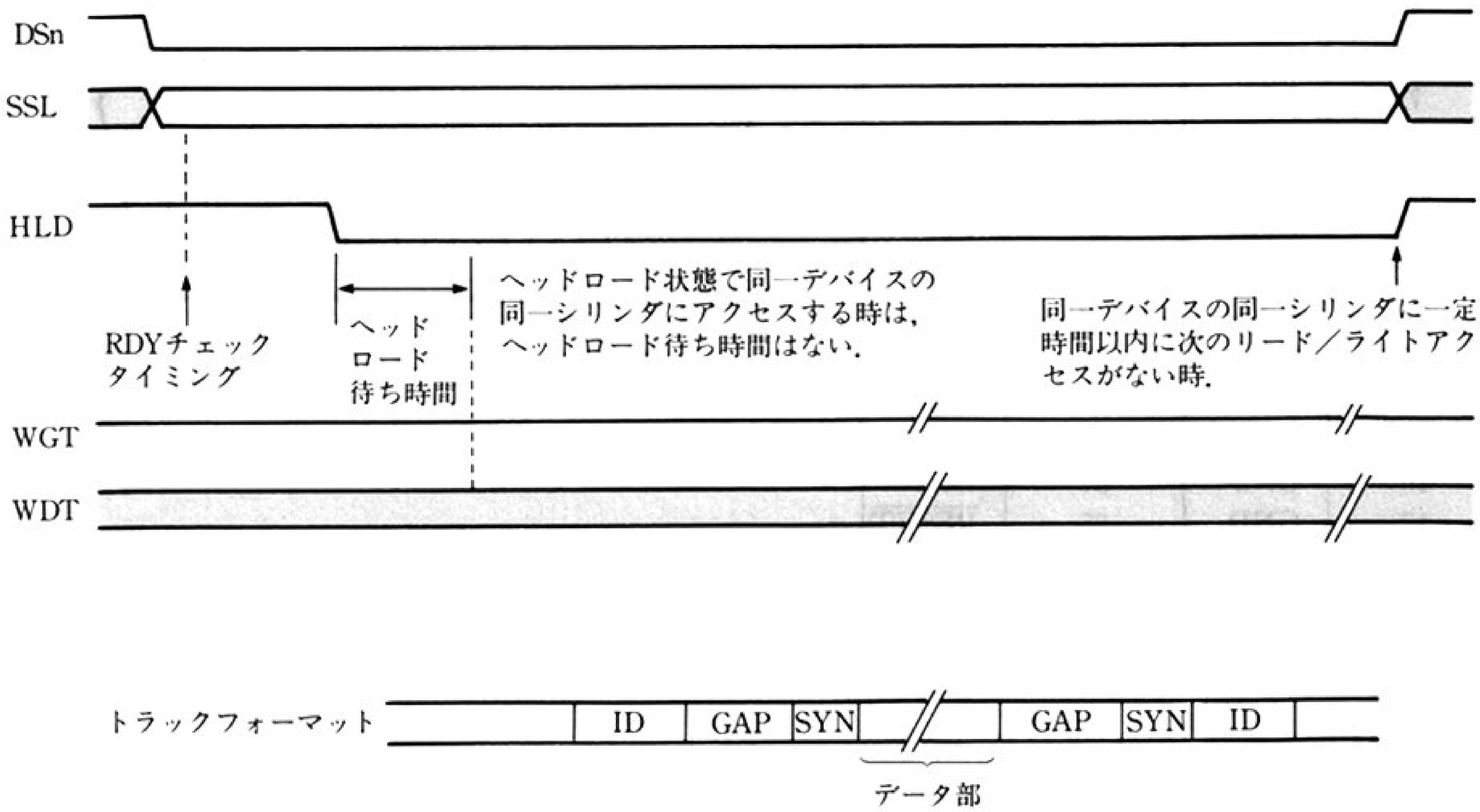
信号名	方向 PC9800 ←→ FD	機能
GND	——	Ground
NC (No Connection)		未使用
HLD (Head Load)	→	媒体面に Read/Write ヘッドをロードすることを指定する(アクティブレベルは Low).
IDX (Index)	←	媒体上の起点を示す．媒体が1回転するごとに1回出力するパルス信号.
DS1～4 (Drive Select 1～4)	→	デバイスを選択する．DS1～4の内いずれか1つを Low レベルにすることにより，対応するデバイスが選択され，その他の入出力信号線が有効となる.
MTR (Motor on)	→	スピンドルモータを回転させる(アクティブレベルは Low).
DIR (Direction Select)	→	Read/Write ヘッドの移動方向を指定する．本信号が High レベルの時外周トラック方向，Low レベルの時内周トラック方向を指定する.
STP (Step)	→	DIR 信号により指定した方向へ Read/Write ヘッドを移動させるパルス信号.
WDT (Write Data)	→	媒体に書き込むデータを供給するパルス信号.
WGT (Write Gate)	→	Low レベルの時媒体への書き込みを，High レベルの時媒体からの読み出しを指示する.
TK0 (Track 00)	←	ヘッドが00トラック上にあることを示す．(アクティブレベルは Low).
PRT (Write Protect)	←	媒体への書き込みが禁止状態であることを示す(アクティブレベルは Low).
RDT (Read Data)	←	媒体から読出したデータ信号．VFO 回路によって WID 信号と同期した信号でなければならない.
SSL (Side Select)	→	書き込み／読み出しに使用する媒体面を選択する．High レベルの時は媒体の"0"面側のヘッドを選択し，Low レベルの時は媒体の"1"面側のヘッドを選択する.
RDY (Ready)	←	デバイスが動作可能状態であることを示す(アクティブレベルは Low).

4.2.3 タイミングチャート

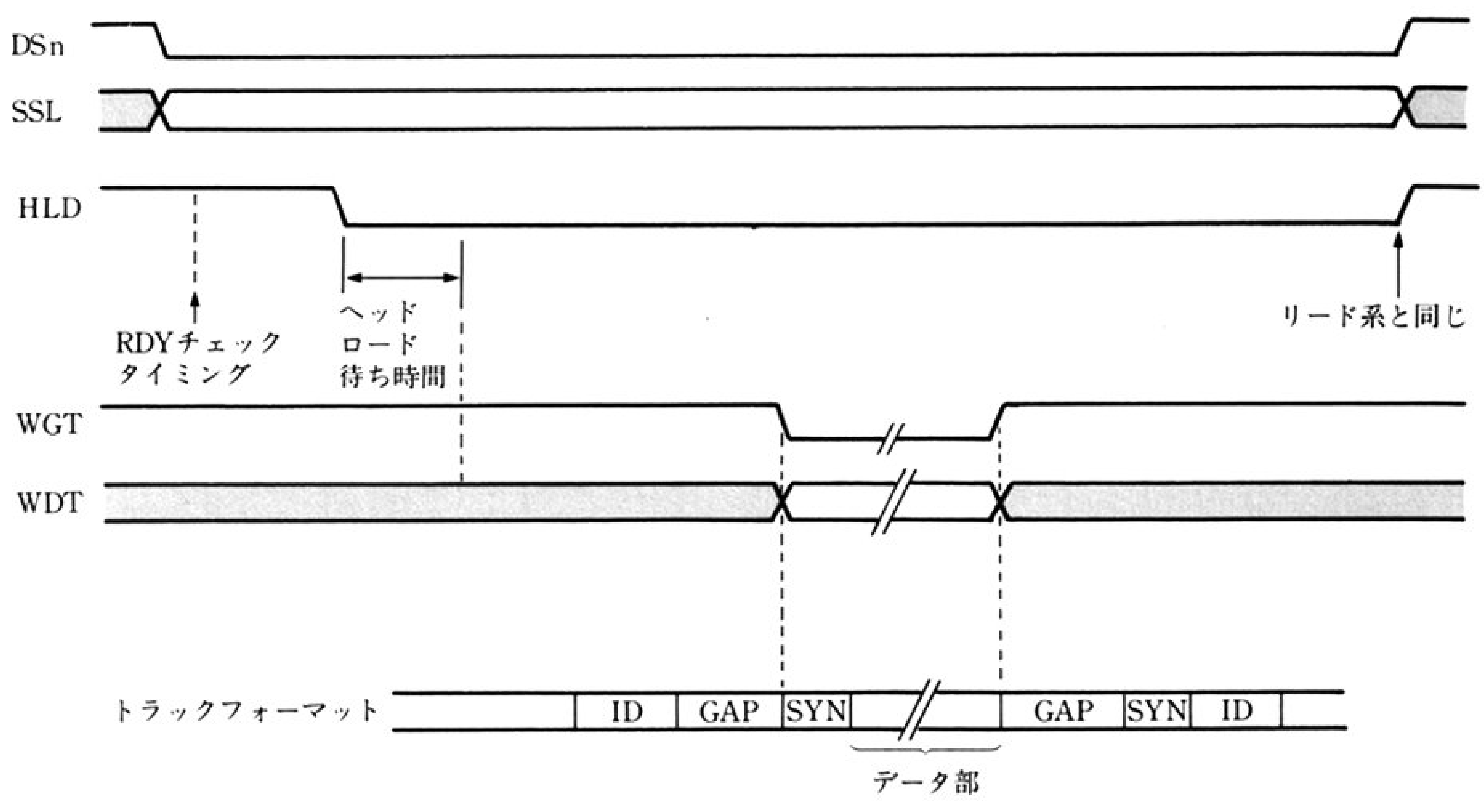
(1) シーク系タイミング

1MBFDの場合と同じ

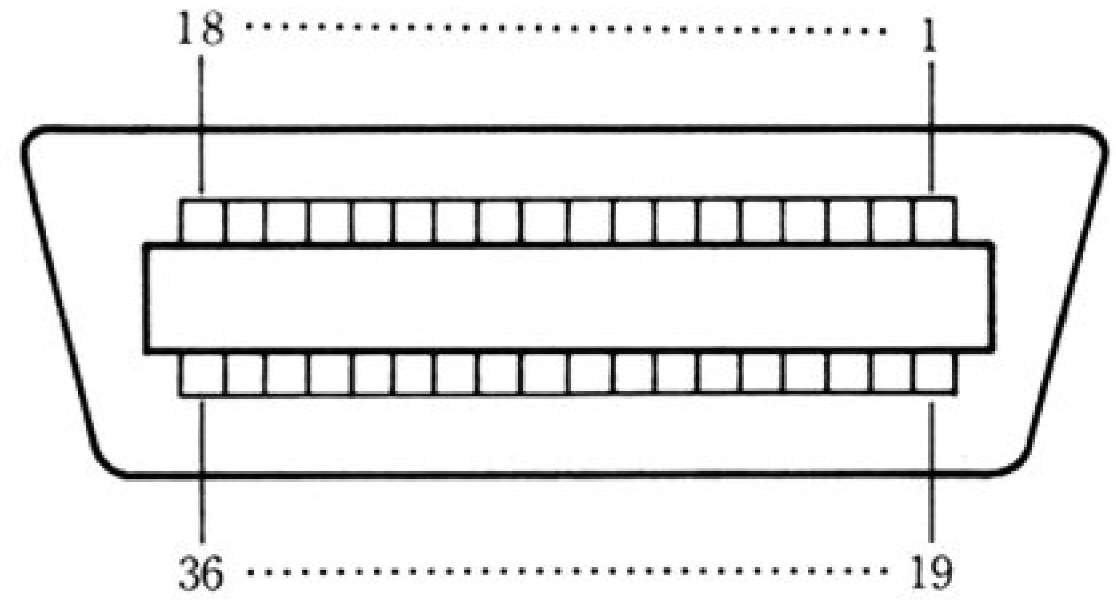
(2) リードデータ系タイミング



(3) ライトデータ系タイミング



4.3　320KBFD インターフェイス

端子番号	信号名	端子番号	信号名	ピンコネクション
1	PB0	19	PA0	
2	PB1	20	PA1	
3	PB2	21	PA2	
4	PB3	22	PA3	
5	PB4	23	PA4	
6	PB5	24	PA5	
7	PB6	25	PA6	
8	PB7	26	PA7	
9	GND	27	PC4	
10	GND	28	PC5	
11	GND	29	PC6	
12	GND	30	PC7	
13	GND	31	PC0	
14	GND	32	PC1	
15	GND	33	PC2	
16	GND	34	PC3	
17	GND	35	$\overline{\text{RESET}}$	
18	GND	36	GND	

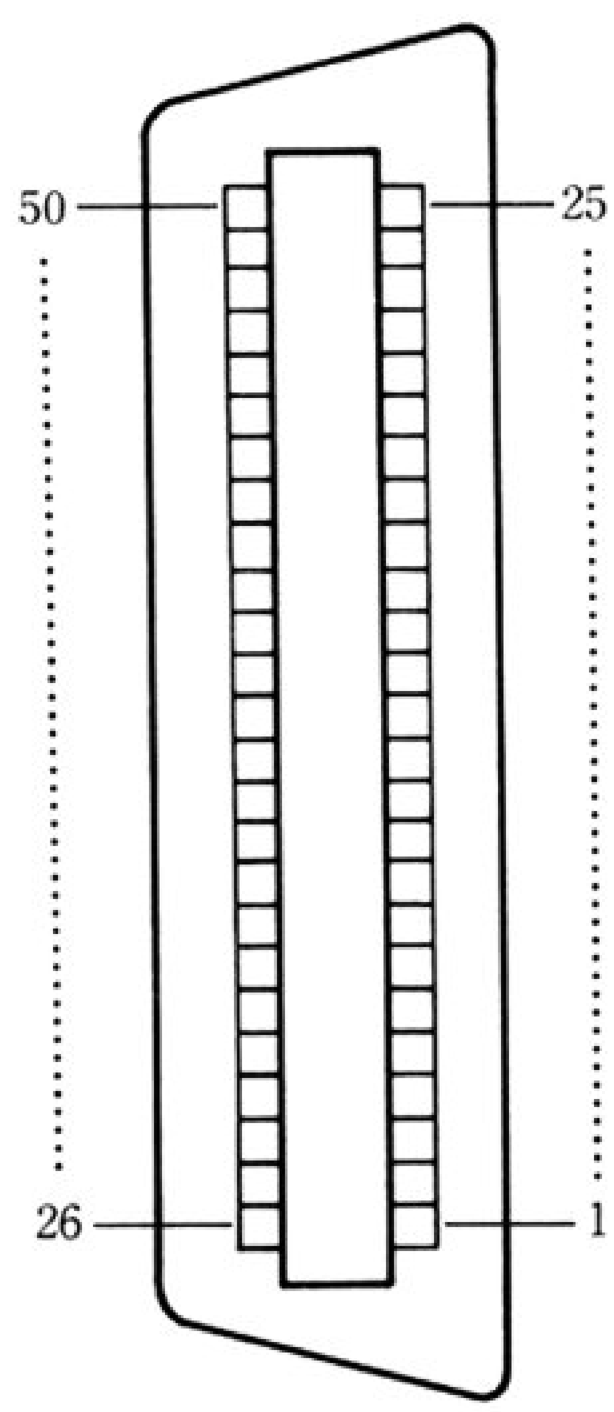
第5章

固定ディスクインターフェイス

5.1 インターフェイス信号とコネクタの形状

端子番号	信号名	端子番号	信号名
1	GND	26	DT0
2	GND	27	DT1
3	GND	28	DT2
4	GND	29	DT3
5	GND	30	DT4
6	GND	31	DT5
7	GND	32	DT6
8	GND	33	DT7
9	GND	34	—
10	GND	35	—
11	GND	36	—
12	GND	37	—
13	GND	38	—
14	GND	39	—
15	GND	40	—
16	GND	41	—
17	GND	42	—
18	GND	43	BSY
19	GND	44	ACK
20	GND	45	RST
21	GND	46	MSG
22	GND	47	SEL
23	GND	48	CXD
24	GND	49	REQ
25	GND	50	IXO

ピンコネクション



注：ケーブル上ではすべての信号は負論理であり，インターフェイスボードで正論理に変換される．

5.2 信号の機能

固定ディスクユニットのインターフェイス信号をH/Aバス信号と呼ぶ．H/Aバス信号は，データ信号と制御信号に大別される．

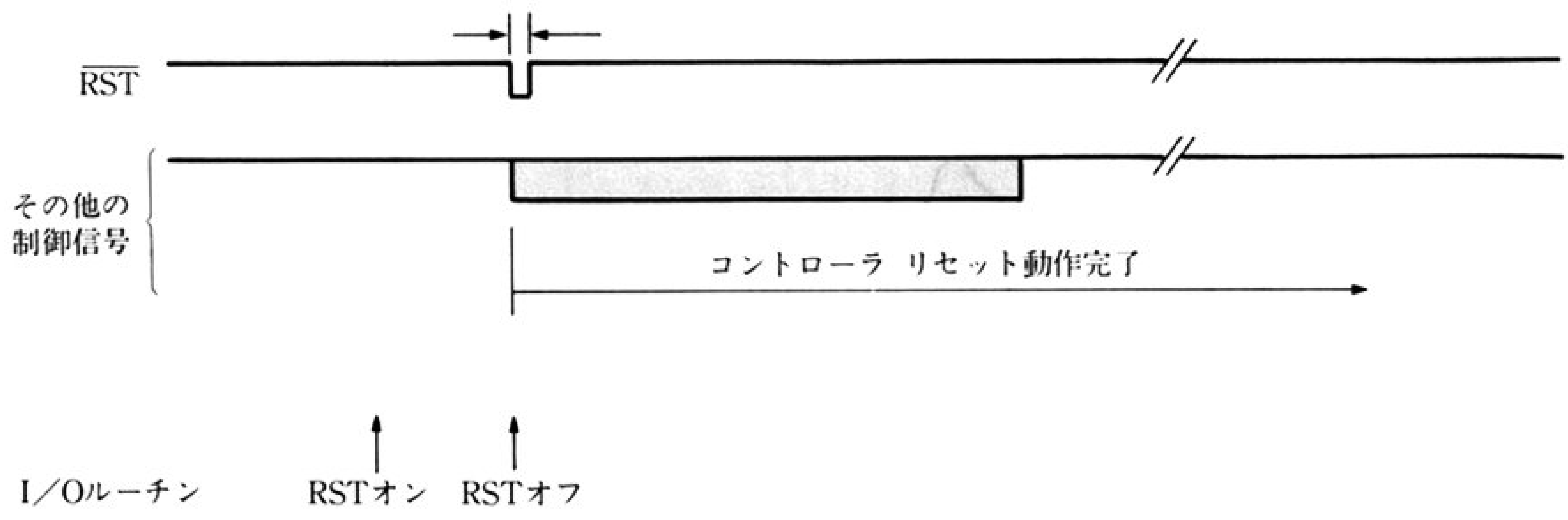
1）データ信号は，8本のデータ信号で構成され，バイト単位のデータが転送される．
　データ転送の制御は後述のREQ/ACK信号を用いた，ハンドシェーク方式による．

2）制御信号は次に示す8本がある．

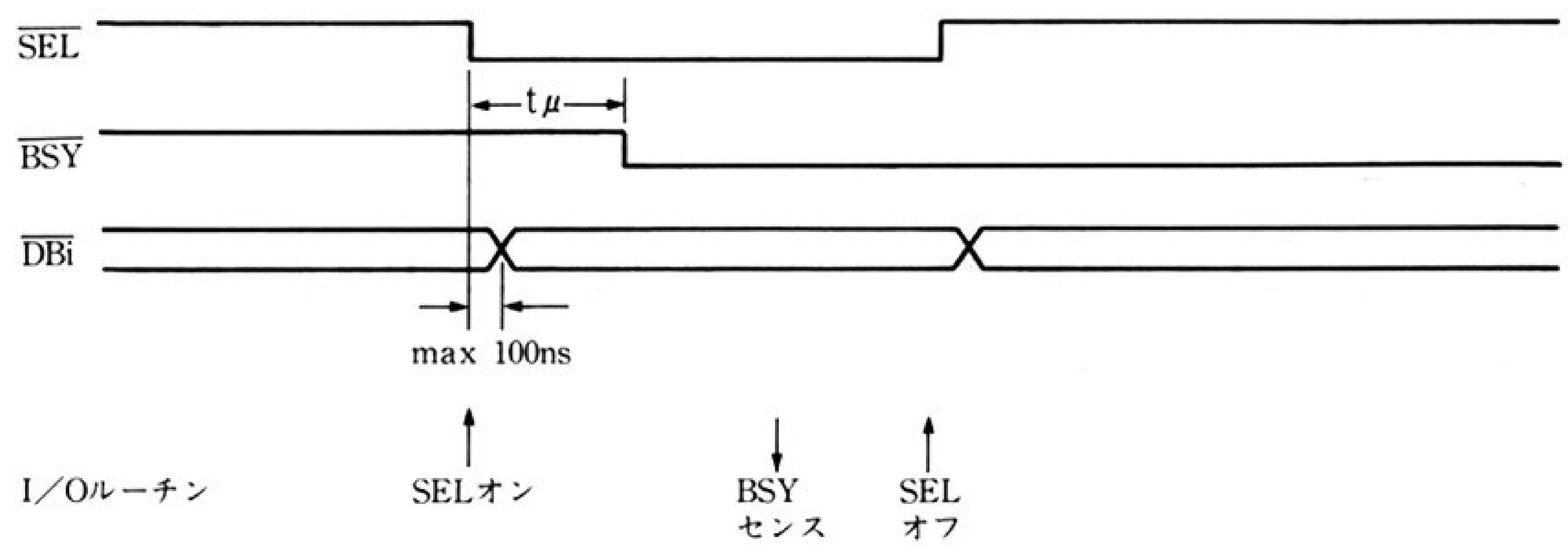
信号名	方向 PC9800 ←→ HD	機能
BSY (Busy)	←	H／Aバスが動作中であることを示す．
ACK (Acknowledge)	→	REQ/ACK信号を用いたハンドシェーク方式によるデータ転送の際の応答信号．ACKはIDRをリードしたとき，またはODRにライトしたときハードウェアによりセットされ，REQ信号がオフになるとリセットされる．
RST (Reset)	→	CCRのRST bitを〝1〞から〝0〞にした時オンになり，コントローラをセットする．
MSG (Message)	←	コントローラの出力信号で，REQ/ACKハンドシェークによるデータ転送が，「動作完了状態」(Message State)にあり，情報が「ポストステータスバイト」(Message byte)であることを示す．
SEL (Select)	←	コントローラを選択するときオンにする．SELがオン時のデータ信号は，選択すべきコントローラ番号で01Hとする．
CXD (Control/Data)	←	コントローラが出力する信号で，RFG/ACKハンドシェークによるデータ転送の情報が，制御(Control)情報であるか，データ(Data)情報であるかを区別する．
REQ (Request)	←	REQ/ACKハンドシェーク方式によるデータ転送の際の要求信号としてコントローラが出力する信号．
IXO (Input/Output)	←	IXOはコントローラが出力する信号で，REQ/ACKハンドシェークによるデータ転送の方向を区別する．IXOがオンのときは，コントローラからH／Aへの転送方向である．

5.3 タイミングチャート

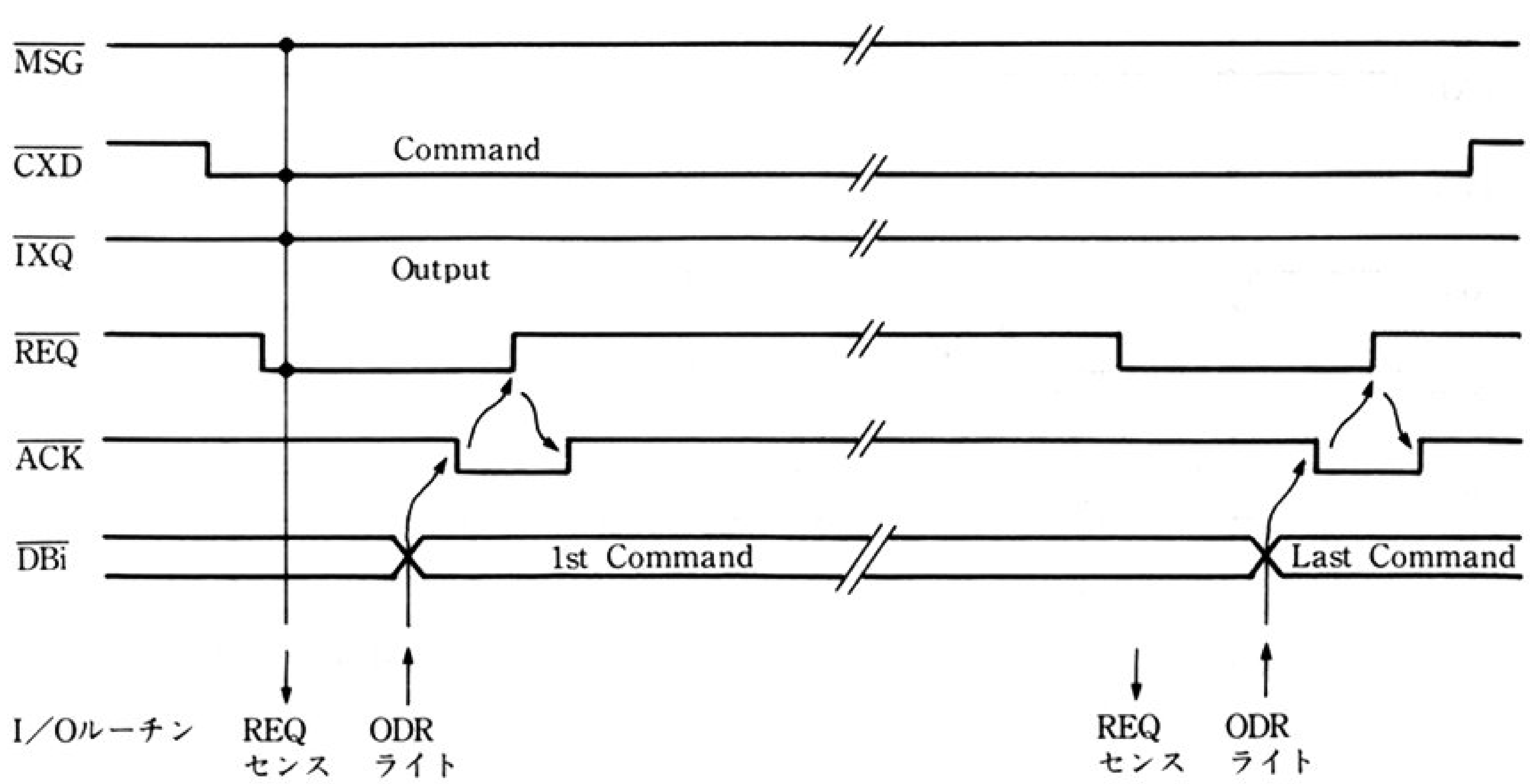
(1) Reset



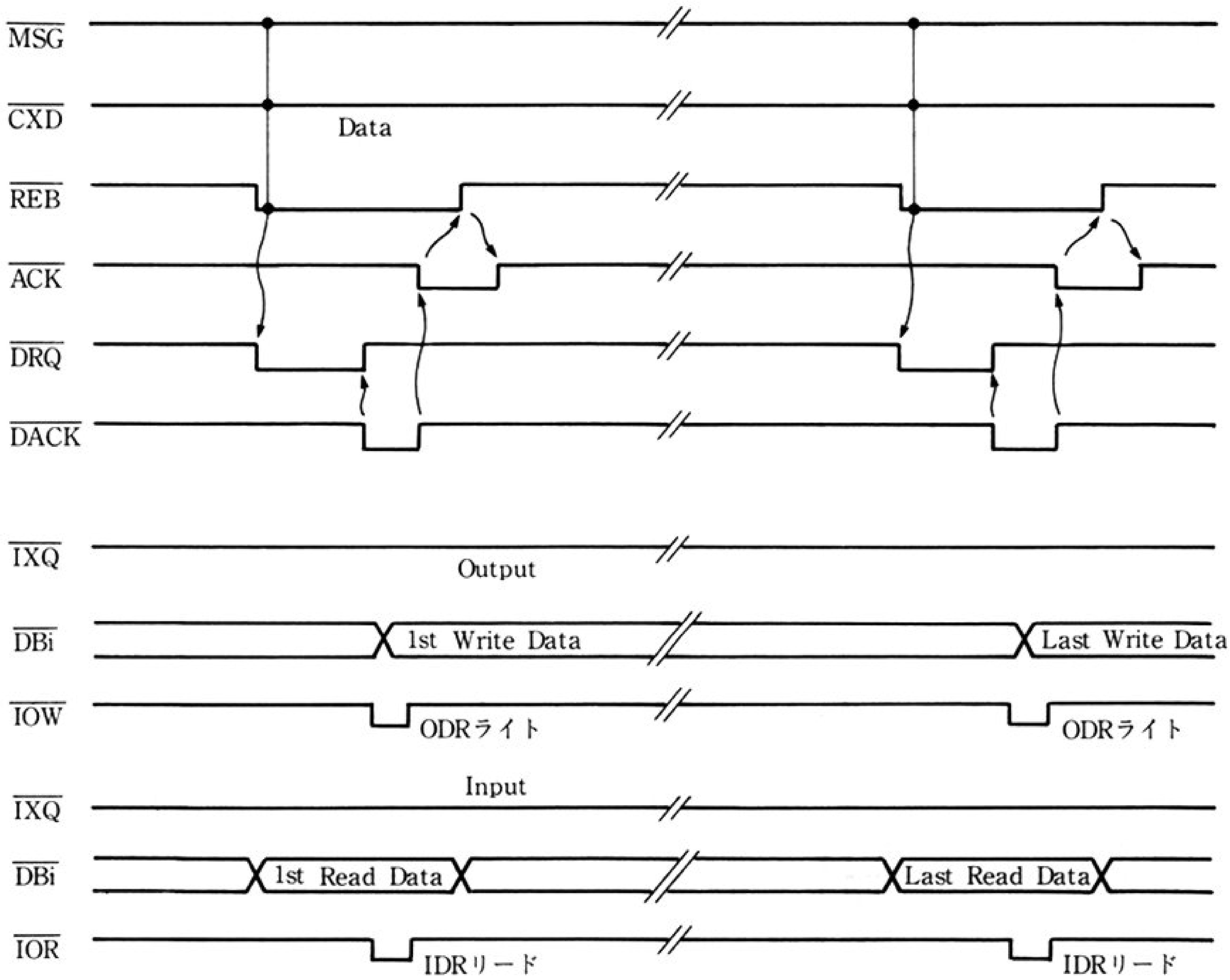
(2) Selection Phase



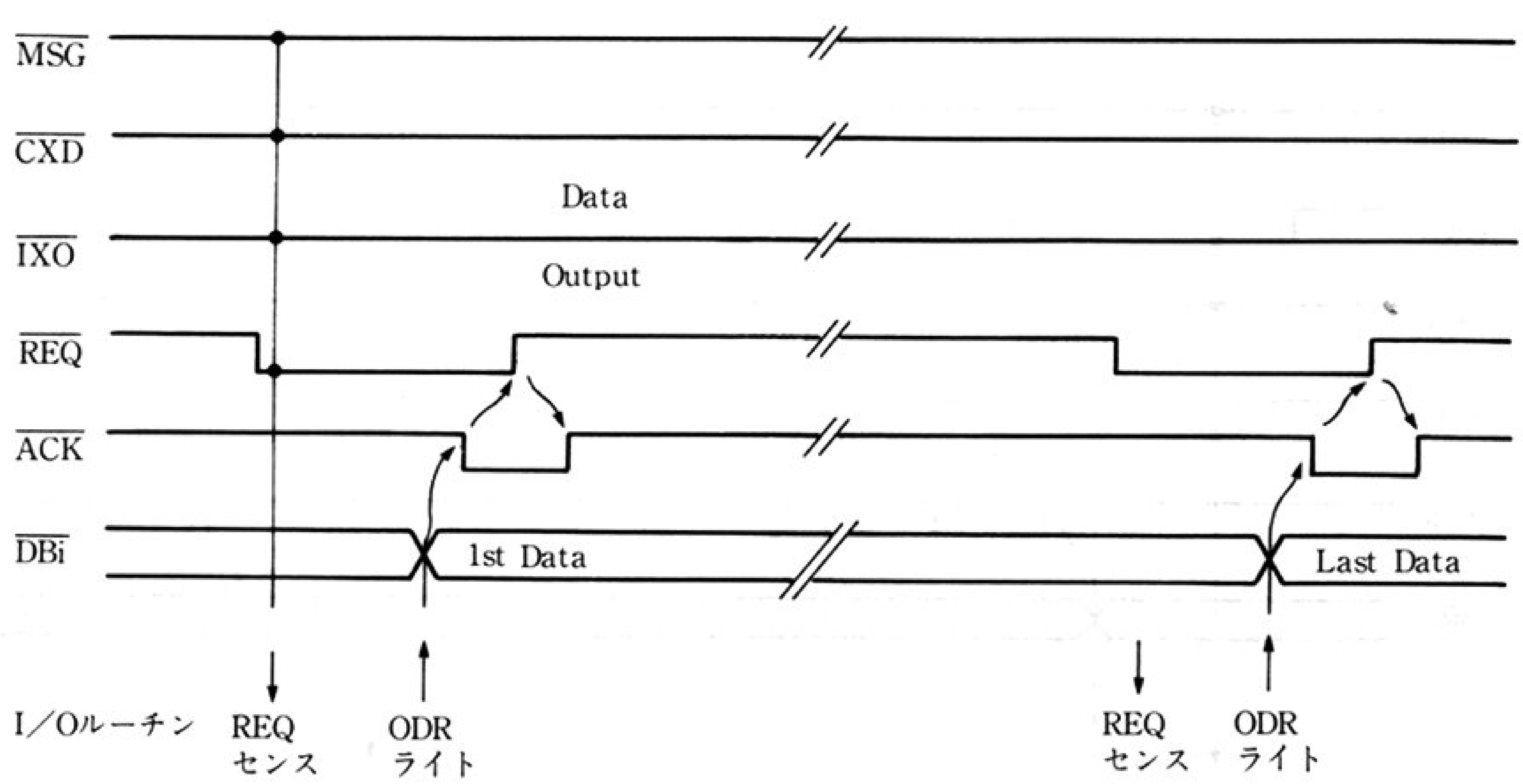
(3) Command Phase

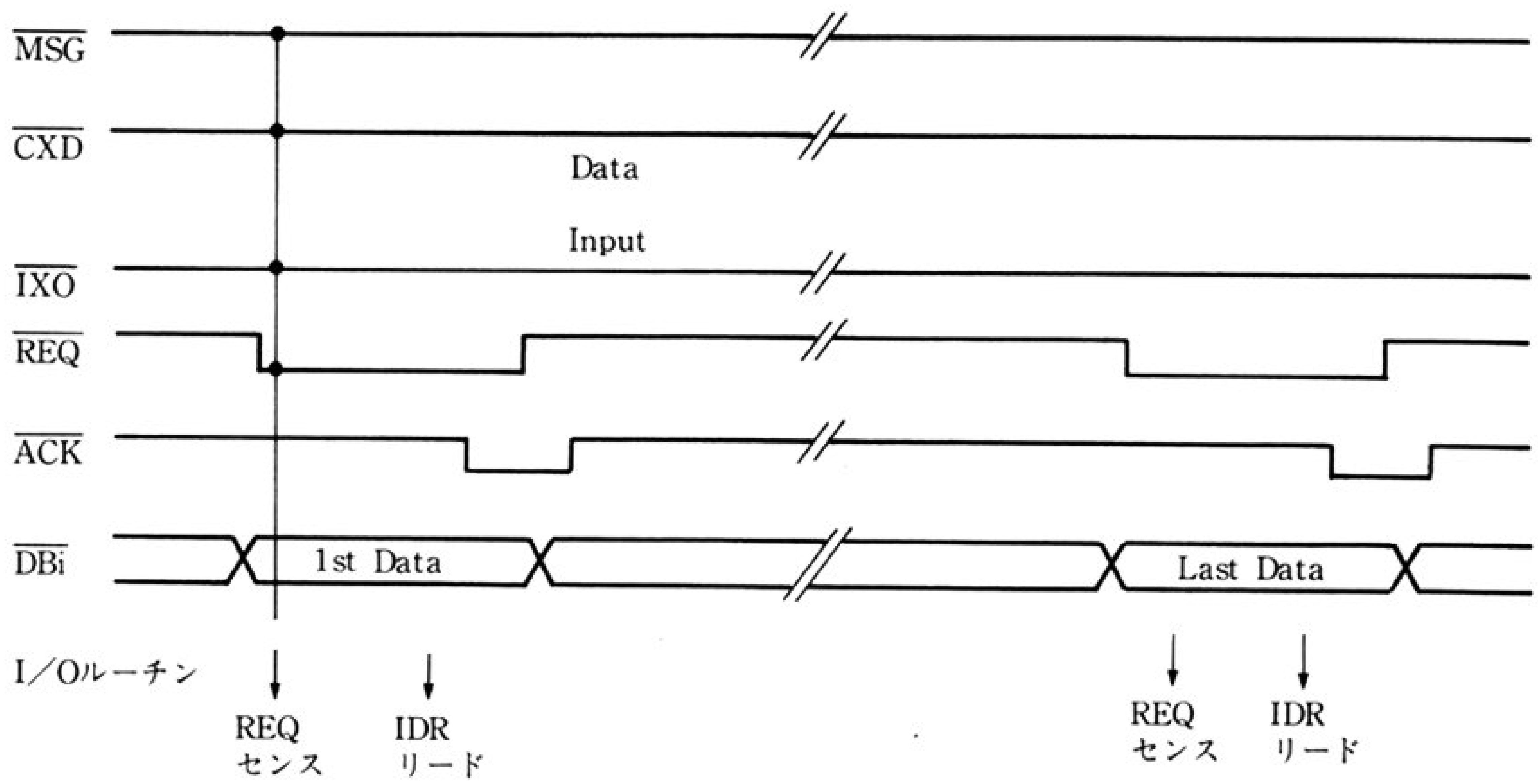


(4) Data Phase(DMA mode)

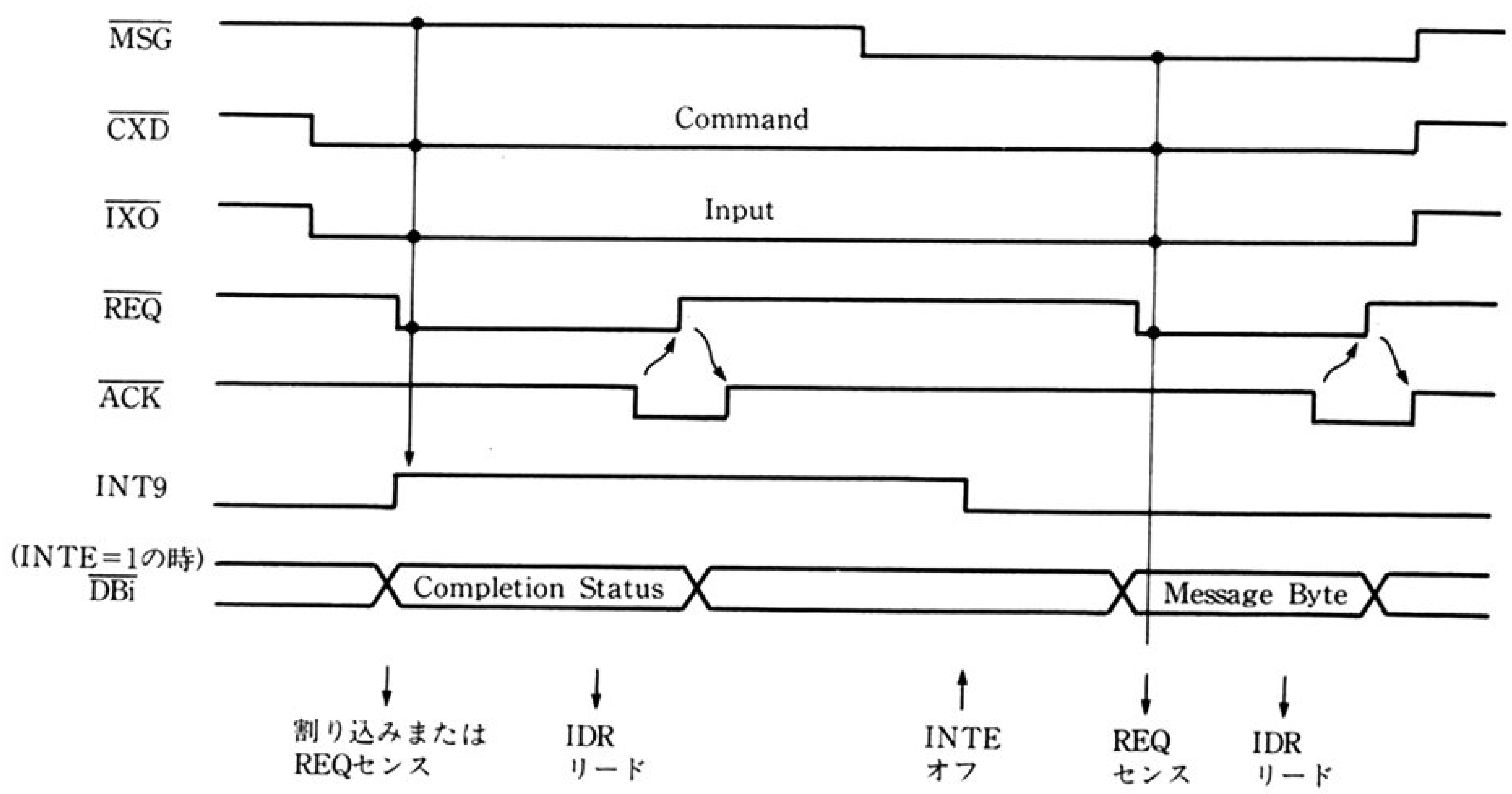


(5) Data Phase(Program I/O Mode)



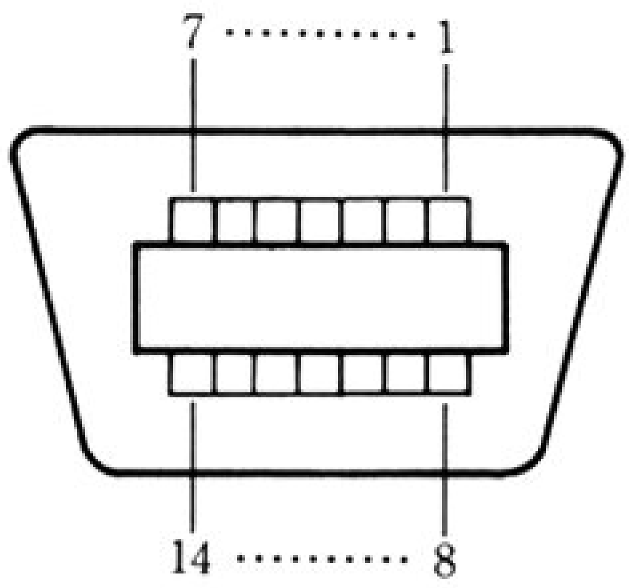


(6) Completion Phase & Message Phase



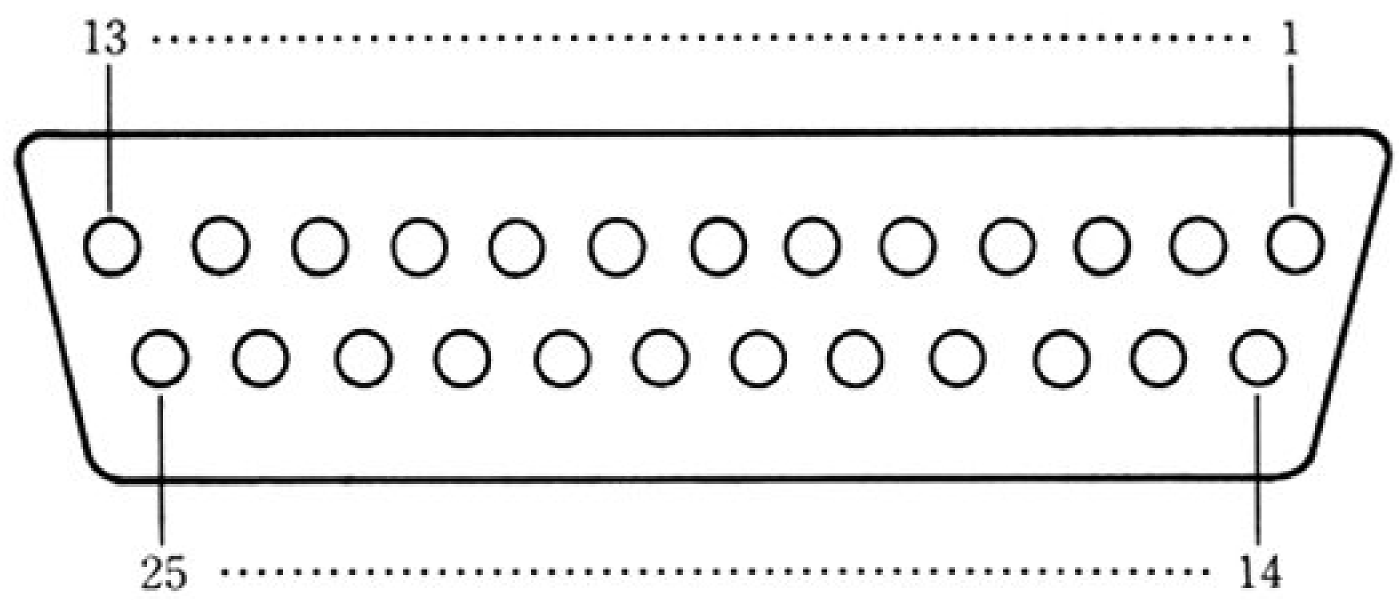
第6章
その他のインターフェイス

6.1 プリンタインターフェイス

端子番号	信号名	ピンコネクション
1	$\overline{\mathrm{PSTB}}$	
2	PDB0	
3	PDB1	
4	PDB2	
5	PDB3	
6	PDB4	
7	PDB5	
8	PDB6	
9	PDB7	
10	NC	
11	BUSY	
12	NC	
13	NC	
14	GND	

信　号　名	意　　　　味
PDB0 ～PDB8	プリンタの8ビットの送信データ.
$\overline{\mathrm{PSTB}}$	データをプリンタ側が引取るための同期用信号.
BUSY	プリンタがデータ受信不可能(BUSY 中)である事を示す. ・プリンタ側の受信データバッファがフルになった時, ・プリンタがセレクト状態でない時,
GND	Ground

6.2 RS-232Cインターフェイス

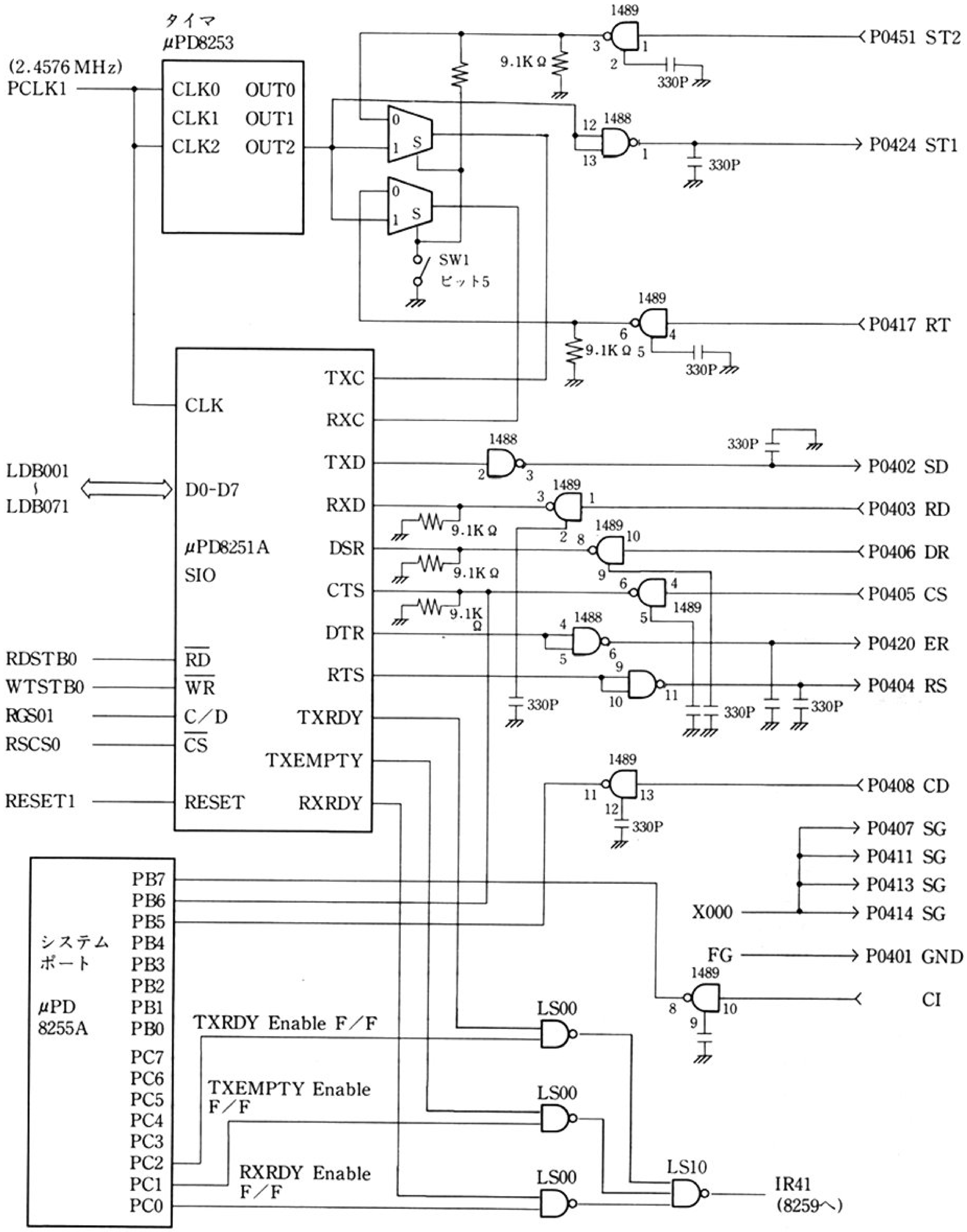
端子番号	信号名	ピンコネクション
1	GND	
2	TXD	
3	RXD	
4	RTS	
5	CTS	
6	DSR	
7	GND	
8	DCD	
9	NC	
10	NC	
11	GND	
12	NC	
13	GND	
14	GND	
15	TXC(2)	
16	NC	
17	RXC	
18	NC	
19	NC	
20	DTR	
21	NC	
22*	RI	
23	NC	
24	TXC(1)	
25	NC	

(1)送信エレメントタイミング1　(2)送信エレメントタイミング2

＊PC-9801では，22番ピンRIはNCとなっている．

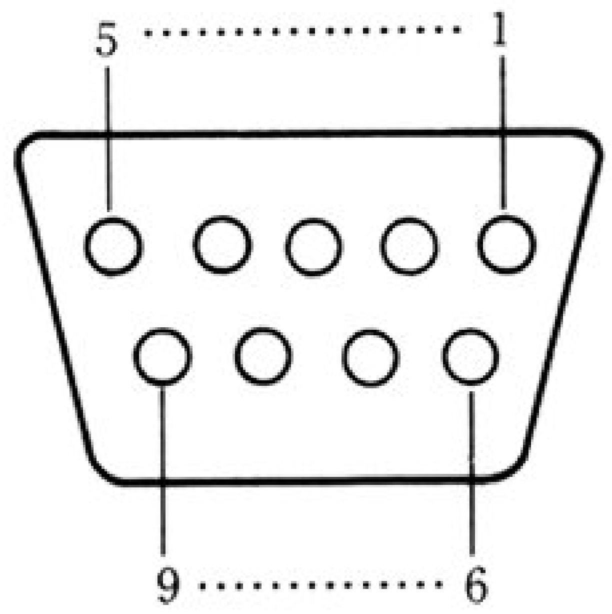
●参考

・PC-9801U/VF/VMでの回路図



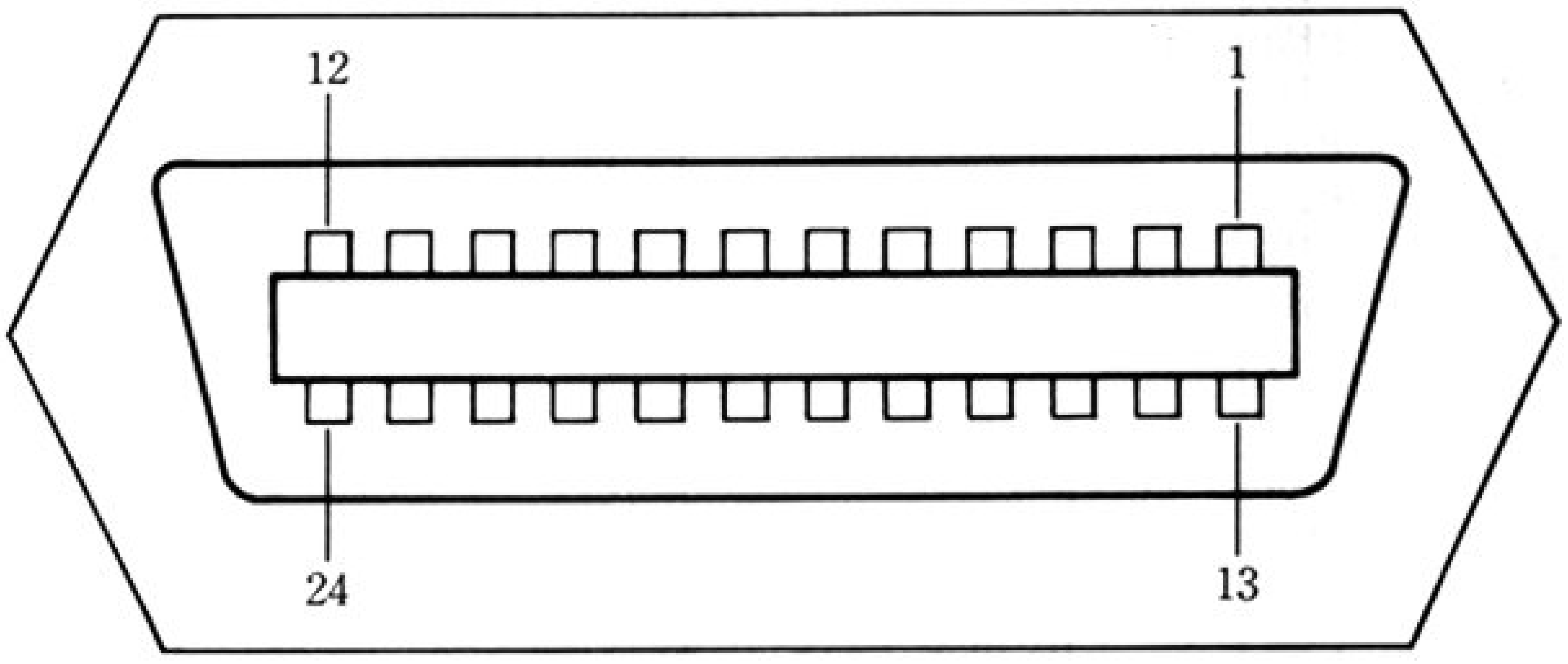
注：1．PC-9801/E/F/Mでは，クロックと切り換えを，ディップスイッチSW1の7，8，9，10の4ビットにより行っている．
2．PC-9801には，CI信号の回路が無い．
3．PC-9801UVでは，クロックの選択が4種になり，同期刻時機構が使用可能．

6.3 マウスインターフェイス

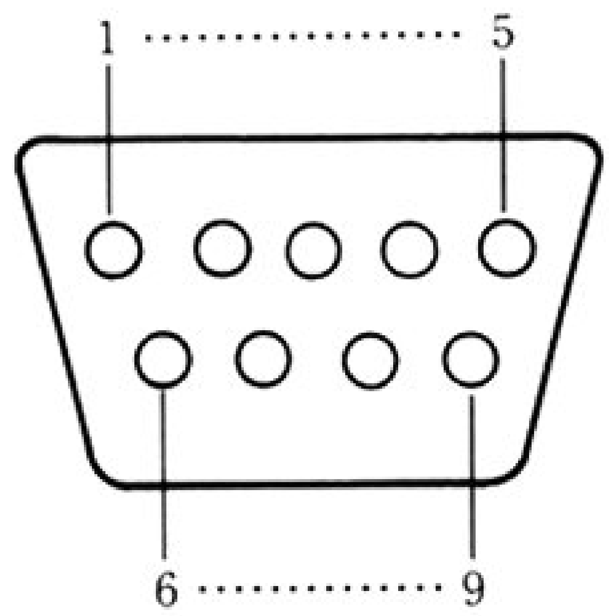
端子番号	信号名	ピンコネクション
1	+5V	
2	XA	
3	XB	
4	YA	
5	YB	
6	LEFT	
7	NC	
8	RIGHT	
9	GND	

信号名	説　　明
XA, XB YA, YB	MS マウスからのエンコーダ入力
LEFT RIGHT	MS マウス上にあるボタンの入力 ボタンを押すと 0 になる.
NC	未接続

6.4 GP-IB インターフェイス

端子番号	信号名	ピンコネクション
1	DIO1	
2	DIO2	
3	DIO3	
4	DIO4	
5	EOI	
6	DAV	
7	NRFD	
8	NDAC	
9	IFC	
10	SRQ	
11	ATN	
12	シールド	
13	DIO5	
14	DIO6	
15	DIO7	
16	DIO8	
17	REN	
18	GND	
19	GND	
20	GND	
21	GND	
22	GND	
23	GND	
24	ロジック GND	

6.5 ジョイスティックインターフェイス

端子番号	信号名	ピンコネクション
1	FWD	
2	BACK	
3	LEFT	
4	RIGHT	
5	＋5 V	
6	TRG1	
7	TRG2	
8	OUTPUT	
9	GND	

端子番号	信号名	方向	機　　　能
1	FWD	I	ジョイスティックレバー上方向からの入力信号
2	BACK	I	ジョイスティックレバー下方向からの入力信号
3	LEFT	I	ジョイスティックレバー左方向からの入力信号
4	RIGHT	I	ジョイスティックレバー右方向からの入力信号
5	＋5 V		電源
6	TRG1 (OUT1)	I／O	トリガボタン1からの入力信号
7	TRG2 (OUT2)	I／O	トリガボタン2からの入力信号
8	OUTPUT (OUT3)	O	ジョイスティックのコモン出力
9	GND		Ground

索　引

M

N

O

P

R

S

T

PC-9800シリーズ
テクニカルデータブック

1986年8月15日　初版発行
1988年8月1日　第1版第7刷

定価 6,000円

編　集　アスキー出版局テクライト
発行者　塚本慶一郎
発行所　株式会社アスキー
〒107-24 東京都港区南青山6-11-1 スリーエフ南青山ビル
振　替　東京4-161144
電　話　03-486-7111(代表)
情報電話　03-498-0299(ダイヤルイン)
出版営業部　03-486-1977(ダイヤルイン)

編集担当　永島智二
制作担当　古屋佳子
CTS　福田工芸株式会社
制　作　株式会社ガロ
印　刷　壮光舎印刷株式会社

ISBN4-87148-423-8 C3055 ¥6000E

■PC-9800シリーズ

- ●PC-9801
- ●PC-9801E
- ●PC-9801F1
- ●PC-9801F2
- ●PC-9801F3
- ●PC-9801M2
- ●PC-9801M3
- ●PC-9801U2
- ●PC-9801UV2
- ●PC-9801VF2
- ●PC-9801VM0
- ●PC-9801VM2
- ●PC-9801VM4

ISBN4-87148-423-8 C3055 ¥6000E

定価6,000円